

SIMATIC

Automate programmable S7-300 Caractéristiques des CPU, CPU 312 IFM–318-2 DP

Manuel de référence

Avant-propos, Sommaire

Les CPU

CPU 31x-2 en tant que maître
DP/esclave DP et échange de
données direct

Temps de cycle et de réponse

Fonctions des CPU selon les ver-
sions de CPU et de STEP 7

Conseils et astuces

Annexe

Normes et homologations

Plans d'encombrement

Liste des abréviations

Glossaire, Index

1

2

3

4

5

A

B

C



Cette documentation **ne peut plus** être commandée
sous le numéro de référence indiqué !

Ce manuel fait partie du pack de
documentation, numéro de référence
6ES7398-8FA10-8CA0

Edition 10/2001

A5E00111191-01

Consignes de sécurité

Ce manuel donne des consignes que vous devez respecter pour votre propre sécurité ainsi que pour éviter des dommages matériels. Elles sont mises en évidence par un triangle d'avertissement et sont présentées, selon le risque encouru, de la façon suivante :



Danger

signifie que la non-application des mesures de sécurité appropriées **conduit** à la mort, à des lésions corporelles graves ou à un dommage matériel important.



Précaution

signifie que la non-application des mesures de sécurité appropriées **peut** conduire à la mort, à des lésions corporelles graves ou à un dommage matériel important.



Avertissement

signifie que la non-application des mesures de sécurité appropriées peut conduire à des lésions corporelles légères.

Avertissement

signifie que la non-application des mesures de sécurité appropriées peut conduire à un dommage matériel.

Attention

doit vous rendre tout particulièrement attentif à des informations importantes sur le produit, aux manipulations à effectuer avec le produit ou à la partie de la documentation correspondante.

Personnel qualifié

La mise en service et l'utilisation de l'appareil ne doivent être effectuées que conformément au manuel. Seules des **personnes qualifiées** sont autorisées à effectuer des interventions sur l'appareil. Il s'agit de personnes qui ont l'autorisation de mettre en service, de mettre à la terre et de repérer des appareils, des systèmes et circuits électriques conformément aux règles de sécurité en vigueur.

Utilisation conforme

Tenez compte des points suivants :



Attention

L'appareil, le système ou le composant ne doit être utilisé que pour les applications spécifiées dans le catalogue ou dans la description technique, et exclusivement avec des périphériques et composants recommandés par Siemens.

Le transport, le stockage, le montage, la mise en service ainsi que l'utilisation et la maintenance adéquats de l'appareil sont les conditions indispensables pour garantir son fonctionnement correct et sûr.

Marques de fabrique

SIMATIC®, SIMATIC HMI® et SIMATIC NET® sont des marques déposées de SIEMENS AG.

Les autres désignations dans ce document peuvent être des marques dont l'utilisation par des tiers à leurs propres fins peut enfreindre les droits des propriétaires desdites marques.

Copyright © Siemens AG 2001 Tous droits réservés

Toute communication et reproduction de ce support d'information, toute exploitation ou communication de son contenu sont interdites, sauf autorisation expresse. Tout manquement à cette règle est illicite et expose son auteur au versement de dommages et intérêts. Tous nos droits sont réservés, notamment pour le cas de la délivrance d'un brevet ou celui de l'enregistrement d'un modèle d'utilité.

Siemens AG
Bereich Automatisierungs- und Antriebstechnik
Geschäftsgebiet Industrie-Automatisierungssysteme
Postfach 4848, D-90327 Nuernberg

Siemens Aktiengesellschaft

Exclusion de responsabilité

Nous avons vérifié la conformité du contenu du présent manuel avec le matériel et le logiciel qui y sont décrits. Or des divergences n'étant pas exclues, nous ne pouvons pas nous porter garants pour la conformité intégrale. Si l'usage de ce manuel devait révéler des erreurs, nous en tiendrons compte et apporterons les corrections nécessaires dès la prochaine édition. Veuillez nous faire part de vos suggestions.

© Siemens AG 2001
Sous réserve de modifications techniques

A5E00111191



Avant-propos

Objet du manuel

Le présent manuel vous donne un aperçu des CPU 312 IFM à 318-2 d'un S7-300. Vous pouvez y consulter les commandes, les fonctions et les caractéristiques techniques spécifiques aux CPU.

Connaissances requises

La compréhension de ce manuel requiert des connaissances générales dans le domaine des automates programmables. Vous devez également être familiarisé avec le logiciel de base *STEP 7*, décrit dans le manuel *Programmer avec STEP 7 V 5.1*.

Champ d'application du manuel

Le manuel est valable pour les CPU suivantes avec les versions matérielle et logicielle précises :

| CPU | N° de référence | à partir de la version | |
|--------------|--|------------------------|----------|
| | | Microprogramme | Matériel |
| CPU 312 IFM | 6ES7312-5AC02-0AB0 6ES7312-5AC82-0AB0 | 1.1.0 | 01 |
| CPU 313 | 6ES7313-1AD03-0AB0 | 1.1.0 | 01 |
| CPU 314 | 6ES7314-1AE04-0AB0 6ES7314-1AE84-0AB0 | 1.1.0 | 01 |
| CPU 314 IFM | 6ES7314-5AE03-0AB0 6ES7314-5AE83-0AB0 | 1.1.0 | 01 |
| CPU 314 IFM | 6ES7314-5AE10-0AB0 | 1.1.0 | 01 |
| CPU 315 | 6ES7315-1AF03-0AB0 | 1.1.0 | 01 |
| CPU 315-2 DP | 6ES7315-2AF03-0AB0 6ES7315-2AF83-0AB0 | 1.1.0 | 01 |
| CPU 316-2 DP | 6ES7316-2AG00-0AB0 | 1.1.0 | 01 |
| CPU 318-2 | 6ES7318-2AJ00-0AB0 | V30.0 | 03 |

Le présent manuel renferme la description de tous les modules valables au moment de son édition. Nous fournirons avec chaque nouveau module et chaque nouvelle version de module une information produit décrivant les caractéristiques actuelles du module.

Modifications par rapport à la version précédente

La version précédente du manuel *Installation et configuration, caractéristiques des CPU* référencé 6ES7398-8AA03-8AA0, édition 2, a été complétée dans la version actuelle par :

- Le manuel ne comporte plus que la description de la CPU. Les informations relatives à l'installation d'un automate programmable S7-300 sont données dans le *manuel d'installation*.
- CPU 318-2 DP : A partir de la version V3.0 du microprogramme, la CPU 318-2 DP se comporte comme un maître DP selon PROFIBUS DPV1.

Convention concernant la CPU 314 IFM

La CPU 314 IFM existe en 2 variantes :

- avec logement pour carte mémoire (6ES7314-5EA10-0AB0)
- sans logement pour carte mémoire (6ES7314-5EA0x-0AB0)

Toutes les indications de ce manuel sont valables pour les deux variantes de la CPU 314 IFM, sauf s'il est fait mention expresse de leurs différences.

Homologations, normes et certificats

La gamme des produits SIMATIC S7-300 :

- satisfait aux exigences et aux critères de la norme CEI 61131, partie 2
- possède le marquage CE
 - satisfait à la directive CEE 73/23/EWG sur les faibles tensions
 - satisfait à la directive CEE 89/336/EWG sur la compatibilité électromagnétique
- possède l'homologation Canadian Standards Association : CSA C22.2 numéro 142 (Process Control Equipment)
- possède le marquage Underwriters Laboratories, Inc. : UL 508 (Industrial Control Equipment)
- possède le marquage Underwriters Laboratories, Inc. : UL 508 (Industrial Control Equipment)
- possède l'homologation Factory Mutual Research : Approval Standard Class Number 3611
- possède l'homologation C-Tick australienne

Classification du manuel

Ce manuel fait partie du pack de documentation S7-300 :
















| | | |
|----------------|--|---|
| présent manuel | <p>Manuel de référence “Caractéristiques des CPU”</p> <p>→  Caractéristiques des CPU 312 IFM à 318-2 DP</p> <p> Caractéristiques des CPU 312C à 314C-2 PtP/DP</p> | Description des commandes, des fonctions et des caractéristiques techniques de la CPU |
| | <p>Manuel “Fonctions technologiques”</p> <p> Manuel</p> <p> Exemples</p> | <p>Description de chaque fonction technologique :</p> <ul style="list-style-type: none"> • Positionnement • Comptage • Couplage point à point • Régulation <p>Le CD contient des exemples relatifs aux fonctions technologiques</p> |
| | <p>Manuel d’installation</p> <p> Manuel</p> | Description de la configuration, du montage, du câblage, de la mise en réseau et de la mise en service d’un S7-300 |
| | <p>Manuel de référence “Caractéristiques des modules”</p> <p> Manuel</p> | Description fonctionnelle et caractéristiques techniques des modules de signaux, des modules d’alimentation et des modules de couplage |
| | <p>Liste des opérations</p> <p> “CPU 312 IFM, 314 IFM, 313, 315, 315-2 DP, 316-2 DP, 318-2 DP”</p> <p> “CPU 312C à 314C-2 PtP/DP”</p> | <p>Liste du jeu d’opérations des CPU et de leur temps d’exécution</p> <p>Liste des blocs exécutables (OB/SFC/SFB) et de leurs temps d’exécution</p> |
| | <p>Getting Started</p> <p> “CPU 31xC : positionnement avec une sortie analogique”</p> <p> “CPU 31xC : positionnement avec des sorties TOR”</p> <p> “CPU 31xC : comptage”</p> <p> “CPU 31xC : couplage point à point”</p> <p> “CPU 31xC : régulation”</p> <p> “CPU 31xC :”</p> <p> “S7-300”</p> | Les divers manuels Getting Started fournissent une aide à la mise en service en fonction de vos applications |

Figure 1-1 Classification des manuels S7-300

En plus de ce pack de documentation, vous avez besoin des manuels suivants :



| | |
|---|--|
| <p>Manuel “Fonctions intégrées CPU 312 IFM/314 IFM”</p> <p> Manuel N° de référence : 6ES7 398-8CA00-8CA0</p> | <p>Description des fonctions technologiques des CPU 312 IFM/314 IFM.</p> |
| <p>Manuel de référence “Logiciel système pour S7-300/400 Fonctions système et fonctions standard”</p> <p> Manuel de référence Fait partie du pack de documentation STEP7 de numéro de référence 6ES7 810-4CA05-8CR0</p> | <p>Description des SFC, SFB et OB des CPU. Vous trouverez également leur description dans l'aide en ligne de STEP 7.</p> |

Figure 1-2 Documentation complémentaire

Aide complémentaire

Pour toute question sur l'utilisation des produits décrits à laquelle vous ne trouvez pas de réponse dans ce manuel, adressez-vous à votre agence Siemens.

<http://www.ad.siemens.de/partner>

Centre de formation

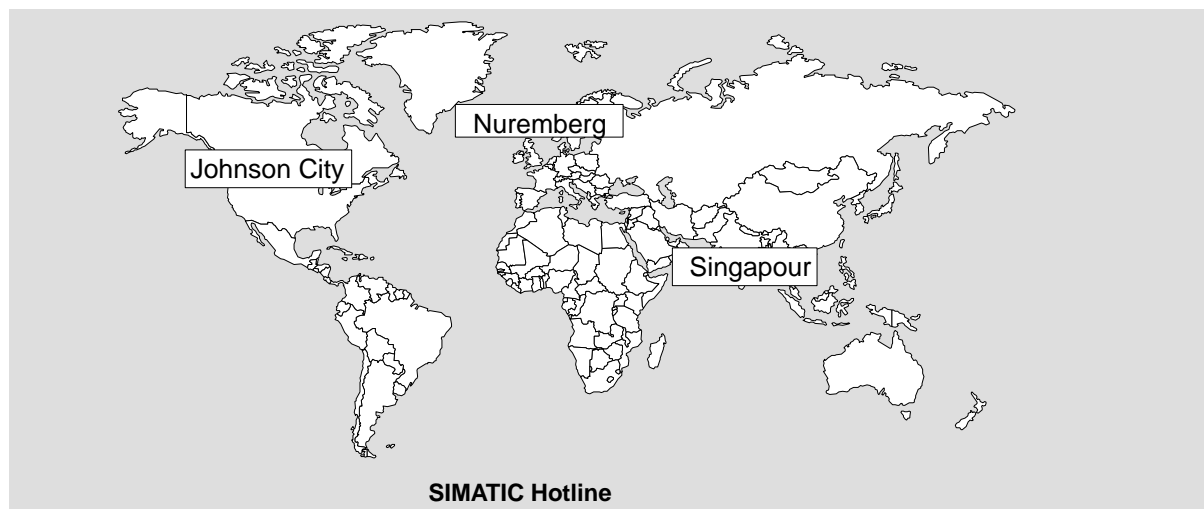
Siemens vous propose des formations afin de vous familiariser avec les automates programmables SIMATIC S7. Veuillez vous adresser à votre centre de formation régional ou bien au centre de formation principal du groupe à Nürnberg :

Tél. : +49 (911) 895-3200.

<http://www.sitrain.com>

Automation and Drives, Service & Support

A toute heure et partout dans le monde :



| | | |
|--|---|--|
| <p>Monde (Nürnberg) Support technique (appel gratuit) Heure locale : Lu.-Ve. 7:00 à 17:00 Tél. : +49 (180) 5050-222 Fax : +49 (180) 5050-223 E-mail : techsupport@ad.siemens.de GMT : +1:00</p> | <p>Monde (Nürnberg) Support technique (appel payant, uniquement sur présentation de la carte SIMATIC) Heure locale : Lu.-Ve. 0:00 à 24:00 Tél. : +49 (911) 895-7777 Fax : +49 (911) 895-7001 GMT : +01:00</p> | |
| <p>Europe / Afrique (Nürnberg) Autorisation Heure locale : Lu.-Ve. 7:00 à 17:00 Tél. : +49 (911) 895-7200 Fax : +49 (911) 895-7201 E-mail : authorization@nbgm.siemens.de GMT : +1:00</p> | <p>Amérique (Johnson City) Support technique et autorisation Heure locale : Lu.-Ve. 8:00 à 19:00 Tél. : +1 423 262-2522 Fax : +1 423 262-2289 E-mail : simatic.hotline@sea.siemens.com GMT : -5:00</p> | <p>Asie / Australie (Singapour) Support technique et autorisation Heure locale : Lu.-Ve. 8:30 à 17:30 Tél. : +65 740-7000 Fax : +65 740-7001 E-mail : simatic.hotline@sae.siemens.com.sg GMT : +8:00</p> |
| <p>Notre service d'assistance par téléphone est proposé en allemand et en anglais ; le service de téléassistance "autorisation" est également disponible en français, en espagnol et en italien.</p> | | |

Documentation SIMATIC dans l'Internet Siemens

Vous pouvez télécharger gratuitement des documents sous l'adresse Internet :

<http://www.ad.siemens.de/support>

Utilisez le gestionnaire de documentation (Knowledge Manager) proposé pour identifier rapidement la documentation recherchée. Vous pouvez faire part de vos questions et suggestions au groupe de discussion "documentation" de notre forum Internet.

Service & Support sur l'Internet

En plus de la documentation offerte, vous trouvez la totalité de notre savoir-faire en ligne sur Internet à l'adresse suivante.

<http://www.ad.siemens.de/support>

Vous y trouvez notamment :

- Informations actuelles sur le produit, FAQ (Frequently Asked Questions), téléchargements, des conseils ou astuces.
- Notre bulletin d'information (Newsletter) vous tient au courant de nos dernières innovations.
- Le Knowledge Manager vous facilite la recherche de documents.
- Utilisateurs et spécialistes peuvent échanger informations sur le Forum.
- Consultez la base de données Interlocuteurs pour trouver votre interlocuteur Automation & Drives sur place.
- Vous trouvez des informations sur le service après-vente, les réparations, les pièces de rechange à la rubrique "Service".

Sommaire

1 Les CPU

| | | |
|-------|--|------|
| 1.1 | Organes de commande et de visualisation | 1-2 |
| 1.1.1 | LED de visualisation d'état et de défaut | 1-3 |
| 1.1.2 | Commutateur de mode de fonctionnement | 1-4 |
| 1.1.3 | Pile de sauvegarde/accumulateur | 1-5 |
| 1.1.4 | Carte mémoire | 1-6 |
| 1.1.5 | Interface MPI et PROFIBUS DP | 1-7 |
| 1.1.6 | Horloge et compteur d'heures de fonctionnement | 1-10 |
| 1.2 | Possibilités de communication de la CPU | 1-12 |
| 1.3 | Fonctions de test et diagnostic | 1-19 |
| 1.3.1 | Fonctions de test | 1-19 |
| 1.3.2 | Diagnostic par LED de visualisation | 1-22 |
| 1.3.3 | Diagnostic avec STEP 7 | 1-22 |
| 1.4 | CPU - Caractéristiques techniques | 1-24 |
| 1.4.1 | CPU 312 IFM | 1-25 |
| 1.4.2 | CPU 313 | 1-37 |
| 1.4.3 | CPU 314 | 1-40 |
| 1.4.4 | CPU 314 IFM | 1-43 |
| 1.4.5 | CPU 315 | 1-59 |
| 1.4.6 | CPU 315-2 DP | 1-62 |
| 1.4.7 | CPU 316-2 DP | 1-65 |
| 1.4.8 | CPU 318-2 | 1-68 |

2 CPU 31x-2 en tant que maître DP/esclave DP et échange de données direct

| | | |
|--------|--|------|
| 2.1 | Informations sur la fonctionnalité DPV1 | 2-2 |
| 2.2 | Plages d'adresses DP des CPU 31x-2 | 2-4 |
| 2.3 | La CPU 31x-2 en tant que maître DP | 2-5 |
| 2.4 | Diagnostic de la CPU 31x-2 en tant que maître DP | 2-6 |
| 2.5 | La CPU 31x-2 en tant qu'esclave DP | 2-13 |
| 2.6 | Diagnostic de la CPU 31x-2 en tant qu'esclave DP | 2-18 |
| 2.6.1 | Diagnostic par LED de visualisation | 2-19 |
| 2.6.2 | Diagnostic avec STEP 5 ou STEP 7 | 2-19 |
| 2.6.3 | Lecture du diagnostic | 2-20 |
| 2.6.4 | Structure du diagnostic d'un esclave | 2-24 |
| 2.6.5 | Etat 1 à 3 de station | 2-25 |
| 2.6.6 | Adresse maître PROFIBUS | 2-27 |
| 2.6.7 | Identificateur de constructeur | 2-27 |
| 2.6.8 | Diagnostic orienté identificateur | 2-28 |
| 2.6.9 | Diagnostic orienté station | 2-29 |
| 2.6.10 | Alarmes | 2-31 |
| 2.7 | Echange direct de données | 2-32 |
| 2.8 | Diagnostic dans un échange direct de données | 2-33 |

| | | |
|----------|---|------|
| 3 | Temps de cycle et de réponse | |
| 3.1 | Temps de cycle | 3-2 |
| 3.2 | Temps de réponse | 3-3 |
| 3.3 | Exemple de calcul des temps de cycle et de réponse | 3-10 |
| 3.4 | Temps de réponse à une alarme | 3-14 |
| 3.5 | Exemple de calcul du temps de réponse à une alarme | 3-16 |
| 3.6 | Reproductibilité des alarmes temporisée et cyclique | 3-16 |
| 4 | Fonctions des CPU selon les versions de CPU et de STEP 7 | |
| 4.1 | Différences entre la CPU 318-2 et les CPU 312 IFM à 316-2 DP | 4-2 |
| 4.2 | Différences des CPU 312 IFM à 318 avec les versions antérieures | 4-6 |
| 5 | Conseils et astuces | |
| A | Normes et homologations | |
| B | Plans d'encombrement | |
| C | Liste des abréviations | |
| | Glossaire | |
| | Index | |

Figures

| | | |
|------|--|------|
| 1-1 | Organes de commande et de visualisation des CPU | 1-2 |
| 1-2 | LED de visualisation d'état et de défaut des CPU | 1-3 |
| 1-3 | Principe des ressources de liaison pour la CPU 318-2 | 1-15 |
| 1-4 | Principe du forçage permanent avec les CPU du S7-300 (CPU 312 IFM à 316-2 DP) | 1-21 |
| 1-5 | Signalisation des états des entrées d'alarme de la CPU 312 IFM | 1-26 |
| 1-6 | Vue de face de la CPU 312 IFM | 1-27 |
| 1-7 | Schéma de raccordement de la CPU 312 IFM | 1-34 |
| 1-8 | Schéma de principe de la CPU 312 IFM | 1-36 |
| 1-9 | Signalisation des états des entrées d'alarme de la CPU 314 IFM | 1-45 |
| 1-10 | Vue de face de la CPU 314 IFM | 1-46 |
| 1-11 | Schéma de raccordement de la CPU 314 IFM | 1-56 |
| 1-12 | Schéma de principe de la CPU 314 IFM (entrées spéciales et entrées/sorties analogiques) | 1-57 |
| 1-13 | Schéma de principe de la CPU 314 IFM (entrées/sorties TOR) | 1-57 |
| 1-14 | Câblage des entrées analogiques de la CPU 314 IFM avec un transducteur de mesure 2 fils | 1-58 |
| 1-15 | Câblage des entrées analogiques de la CPU 314 IFM avec un transducteur de mesure 4 fils | 1-58 |
| 2-1 | Diagnostic avec la CPU 315-2 DP < 315-2AF03 | 2-8 |
| 2-2 | Diagnostic avec la CPU 31x-2 (315-2 DP à partir de 315-2AF03) | 2-9 |
| 2-3 | Adresses de diagnostic pour le maître DP et l'esclave DP | 2-10 |
| 2-4 | Mémoire de transfert dans la CPU 31x-2 utilisée en esclave DP | 2-14 |
| 2-5 | Adresses de diagnostic pour le maître DP et l'esclave DP | 2-22 |
| 2-6 | Structure du diagnostic d'un esclave | 2-24 |
| 2-7 | Structure du diagnostic orienté identificateur de la CPU 31x-2 | 2-28 |
| 2-8 | Structure du diagnostic orienté station | 2-29 |
| 2-9 | Octets x +4 à x +7 pour alarme de diagnostic et alarme du processus | 2-30 |
| 2-10 | Echange direct de données avec des CPU 31x-2 | 2-32 |
| 2-11 | Adresse de diagnostic pour le récepteur dans le cas de la communication directe | 2-33 |
| 3-1 | Composantes du temps de cycle | 3-2 |
| 3-2 | Le temps de réponse le plus court | 3-4 |
| 3-3 | Le temps de réponse le plus long | 3-5 |
| 3-4 | Aperçu des temps de cycle du bus DP PROFIBUS à 1,5 Mbit/s et 12 Mbit/s ... | 3-9 |
| 4-1 | Exemple de configuration | 4-4 |
| B-1 | Plan d'encombrement de la CPU 312 IFM | B-1 |
| B-2 | Plan d'encombrement des CPU 313/314/315/315-2 DP/316-2 DP | B-2 |
| B-3 | Plan d'encombrement de la CPU 318-2 | B-3 |
| B-4 | Plan d'encombrement de la face avant de la CPU 314 IFM | B-3 |
| B-5 | Plan d'encombrement de la CPU 314 IFM vue de côté | B-4 |

Tableaux

| | | |
|------|--|------|
| 1-1 | Différences des organes de commande et de visualisation pour les diverses CPU | 1-2 |
| 1-2 | Utilisation de la pile de sauvegarde ou d'un accumulateur | 1-5 |
| 1-3 | Cartes mémoire | 1-6 |
| 1-4 | Interfaces des CPU | 1-7 |
| 1-5 | Propriétés de l'horloge des CPU | 1-10 |
| 1-6 | Possibilités de communication des CPU | 1-12 |
| 1-7 | Ressources de liaison des CPU 312 IFM à 316-2 DP | 1-14 |
| 1-8 | Ressources de liaison de la CPU 318-2 | 1-15 |
| 1-9 | LED de diagnostic de la CPU | 1-22 |
| 1-10 | Information de lancement de l'OB 40 pour les entrées d'alarme des entrées/sorties intégrées | 1-26 |
| 1-11 | Information de lancement de l'OB 40 pour les entrées d'alarme des entrées/sorties intégrées | 1-44 |
| 1-12 | Caractéristiques des entrées/sorties intégrées de la CPU 314 IFM | 1-50 |
| 2-1 | Signification de la LED « BUSF » de la CPU 31x-2 en tant que maître DP | 2-6 |
| 2-2 | Lecture du diagnostic avec STEP 7 | 2-7 |
| 2-3 | Détection d'événement de la CPU 31x-2 comme maître DP | 2-11 |
| 2-4 | Exploitation des changements d'état RUN-STOP de l'esclave DP dans le maître DP | 2-12 |
| 2-5 | Exemple de configuration pour les plages d'adresses de la mémoire de transfert | 2-15 |
| 2-6 | Signification des LED « BUSF » de la CPU 31x-2 en tant qu'esclave DP | 2-19 |
| 2-7 | Lecture du diagnostic avec STEP 5 et STEP 7 dans le système maître | 2-20 |
| 2-8 | Détection d'événement de la CPU 31x-2 comme esclave DP | 2-23 |
| 2-9 | Exploitation des changements d'état RUN-STOP dans le maître DP/esclave DP | 2-23 |
| 2-10 | Structure de l'état 1 de station (octet 0) | 2-25 |
| 2-11 | Structure de l'état 2 de station (octet 1) | 2-26 |
| 2-12 | Structure de l'état 3 de station (octet 2) | 2-26 |
| 2-13 | Structure de l'adresse maître PROFIBUS (octet 3) | 2-27 |
| 2-14 | Structure de l'identificateur de constructeur (octets 4, 5) | 2-27 |
| 2-15 | Détection d'événements des CPU 31x-2 utilisées comme récepteur dans un échange direct de données | 2-33 |
| 2-16 | Exploitation d'une défaillance station de l'émetteur dans le cas de la communication directe | 2-34 |
| 3-1 | Temps de traitement du système d'exploitation des CPU | 3-6 |
| 3-2 | Actualisation de la mémoire image des CPU | 3-7 |
| 3-3 | Facteurs spécifiques aux CPU pour le temps de traitement du programme utilisateur | 3-7 |
| 3-4 | Actualisation des temporisations S7 | 3-7 |
| 3-5 | Temps d'actualisation et temps d'exécution des SFB | 3-8 |
| 3-6 | Prolongation de cycle par imbrication d'alarmes | 3-10 |
| 3-7 | Temps de réponse des CPU à une alarme du processus | 3-14 |
| 3-8 | Temps de réponse des CPU à une alarme de diagnostic | 3-15 |
| 3-9 | Reproductibilité des alarmes temporisées et des alarmes cycliques des CPU | 3-17 |

Les CPU

1

Dans ce chapitre

| Chapitre | Contenu | Page |
|----------|---|------|
| 1.1 | Organes de commande et de visualisation | 1-2 |
| 1.2 | Possibilités de communication de la CPU | 1-12 |
| 1.3 | Fonctions de test et diagnostic | 1-19 |
| 1.4 | CPU - Caractéristiques techniques | 1-24 |

Convention concernant la CPU 314 IFM

La CPU 314 IFM existe en 2 variantes :

- avec logement pour carte mémoire (6ES7314-5EA10-0AB0)
- sans logement pour carte mémoire (6ES7314-5EA0x-0AB0/ 6ES7314-5EA8x-0AB0)

Toutes les indications de ce chapitre sont valables pour les deux variantes de la CPU 314 IFM, sauf s'il est fait mention expresse de leurs différences.

1.1 Organes de commande et de visualisation

La figure 1-1 montre les organes de commande et de visualisation d'une CPU.
 Sur certaines CPU, la disposition des organes diffère de celle représentée ici. Les CPU ne disposent pas toujours de tous les organes représentés.
 Les différences sont exposées dans le tableau 1-1.

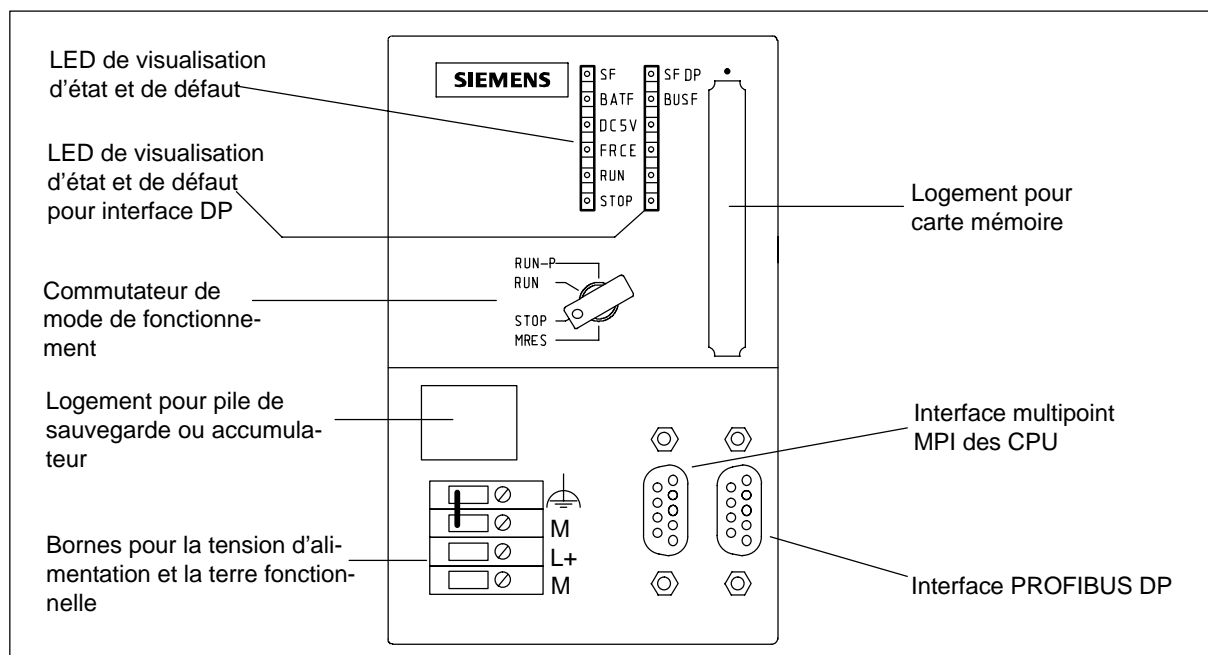


Figure 1-1 Organes de commande et de visualisation des CPU

Différences entre les CPU

Tableau 1-1 Différences des organes de commande et de visualisation pour les diverses CPU

| Organe | 312 IFM | 313 | 314 | 314 IFM | | 315 | 315-2 DP | 316-2 DP | 318-2 |
|---------------------------------------|---------------------------------|--------------------|-----|---------|---------|-----|----------|----------|-------|
| | | | | -5AE0x- | -5AE10- | | | | |
| LED pour interface DP | non | | | | | | oui | | |
| Pile de sauvegarde/accumulateur | non | pas d'accumulateur | oui | | | | | | |
| Bornes pour la tension d'alimentation | non ; par le connecteur frontal | oui | | | | | | | |
| Carte mémoire | non | oui | non | oui | oui | | | | |
| Interface PROFIBUS DP | non | | | | | | oui | | |

1.1.1 LED de visualisation d'état et de défaut

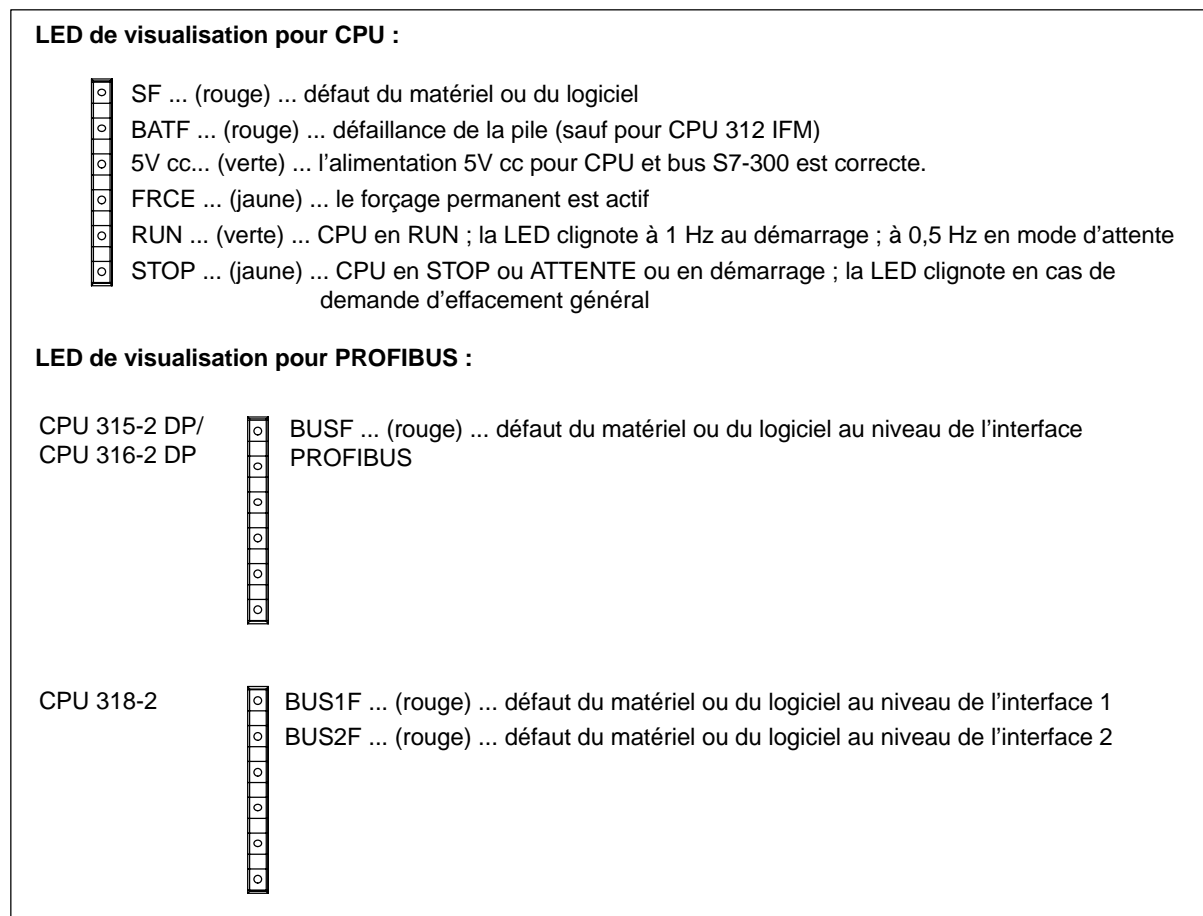


Figure 1-2 LED de visualisation d'état et de défaut des CPU

1.1.2 Commutateur de mode de fonctionnement

Le commutateur de mode de fonctionnement est identique sur toutes les CPU.

Positions du commutateur de mode de fonctionnement

Les positions du commutateur de mode de fonctionnement sont présentées dans l'ordre dans lequel elles se trouvent sur la CPU.

L'aide en ligne de *STEP 7* contient des informations détaillées sur les modes de fonctionnement des CPU.

| Position | Signification | Explications |
|----------|--|---|
| RUN-P | Mode de fonctionnement RUN-PRO-GRAM | La CPU traite le programme utilisateur. Dans cette position, la clé ne peut pas être retirée. |
| RUN | Mode de fonctionnement RUN | La CPU traite le programme utilisateur. Le programme utilisateur ne peut être modifié qu'avec légitimation par mot de passe. Dans cette position, la clé peut être retirée pour éviter qu'une personne non habilitée change le mode de fonctionnement. |
| STOP | Mode de fonctionnement STOP | La CPU ne traite aucun programme utilisateur. Dans cette position, la clé peut être retirée pour éviter qu'une personne non habilitée change le mode de fonctionnement. |
| MRES | Effacement général | Position instable du commutateur de mode de fonctionnement pour effacement général de la CPU (pour la 318-2, également pour démarrage à froid). Pour réaliser un effacement général avec le commutateur de mode, il faut respecter un ordre particulier de commutation |

1.1.3 Pile de sauvegarde/accumulateur

Exception

Les CPU 312 IFM et 313 n'ont pas d'horloge temps réel et n'ont donc pas besoin d'accumulateur.

La CPU 312 IFM n'est pas tamponnée et vous ne pouvez donc pas y insérer de pile.

Pile de sauvegarde ou accumulateur ?

Le tableau 1-2 récapitule les différences entre la sauvegarde au moyen d'un accumulateur ou d'une pile de sauvegarde.

Tableau 1-2 Utilisation de la pile de sauvegarde ou d'un accumulateur

| Alimenta- tion de sauve- garde avec ... | ... sauvegarde | Observation | Durée de sauve- garde |
|---|---|--|---|
| Accumula- teur | uniquement l'horloge temps réel | L'accumulateur est rechargé lors de la remise sous tension de la CPU. Nota : Le programme utilisateur doit être sauvegardé sur une carte mémoire ou, pour la CPU 314 IFM (-5AE0x-), dans la mémoire morte ! | 120 h (à 25°C) 60 h (à 60°C) ... après une durée de charge d'une heure |
| Pile de sau- vegarde | <ul style="list-style-type: none"> Le programme utilisateur (s'il n'est pas sauvegardé sur une carte mémoire) De plus grandes zones de données que celles qui sont rémanentes dans les blocs de données sans pile L'horloge temps réel | Nota : La CPU peut sauvegarder une partie des données, même sans pile. Le recours à une pile n'est nécessaire que si vous désirez étendre la rémanence à une plus grande quantité de données. | 1 année |

1.1.4 Carte mémoire

Exception

Vous ne pouvez pas utiliser de carte mémoire avec les CPU 312 IFM et 314 IFM (-5AE0x-). Ces CPU sont dotées d'une mémoire morte intégrée.

Rôle de la carte mémoire

Avec la carte mémoire, vous étendez la mémoire de chargement de la CPU.

La carte mémoire permet de sauvegarder le programme utilisateur et les paramètres qui déterminent le comportement de la CPU et des modules.

Vous pouvez également sauvegarder le système d'exploitation de votre CPU sur une carte mémoire, à l'exception de la CPU 318-2.

Si le programme utilisateur a été sauvegardé sur la carte mémoire, il est conservé après une mise hors tension de la CPU même si celle-ci ne contient pas de pile de sauvegarde.

Cartes mémoire utilisables

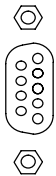
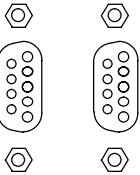
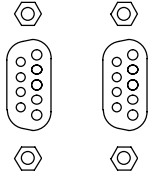
Les cartes mémoire suivantes sont disponibles :

Tableau 1-3 Cartes mémoire

| Capacité | Type | Observation |
|----------|------------|--|
| 16 Ko | FEPROM 5 V | La CPU prend en charge les fonctions suivantes : <ul style="list-style-type: none"> Charger le programme utilisateur du module dans la CPU Avec cette fonction, un effacement général de la CPU est effectué, le programme utilisateur est chargé sur la carte mémoire, puis de la carte mémoire dans la mémoire vive de la CPU. Copier de la RAM vers la ROM (sauf pour CPU 318-2) |
| 32 Ko | | |
| 64 Ko | | |
| 256 Ko | | |
| 128 Ko | | |
| 512 Ko | | |
| 1 Mo | | |
| 2 Mo | | |
| 4 Mo | RAM 5 V | Seulement pour la CPU 318-2 |
| 128 Ko | | |
| 256 Ko | | |
| 512 Ko | | |
| 1 Mo | | |
| 2 Mo | | |

1.1.5 Interface MPI et PROFIBUS DP

Tableau 1-4 Interfaces des CPU

| CPU 312 IFM CPU 313 CPU 314 IFM CPU 314 | CPU 315-2 DP CPU 316-2 DP | | CPU 318-2 | |
|--|---|-----------------------|--|-----------------------|
| Interface MPI | Interface MPI | Interface PROFIBUS DP | Interface MPI/DP | Interface PROFIBUS DP |
|  MPI |  MPI DP | |  MPI/DP DP | |
| – | – | – | Possibilité de reconfiguration comme interface PROFIBUS DP | – |

Interface MPI

L'interface MPI est l'interface de la CPU utilisée pour votre PG/OP ou pour la communication au sein d'un sous-réseau MPI.

La vitesse de transmission typique (par défaut) est de 187,5 kbauds (CPU 318-2 : possibilité de régler jusqu'à 12 MBauds).

Pour la communication avec un S7-200, vous devez régler une vitesse de 19,2 kbauds.

Sur l'interface MPI, la CPU envoie automatiquement ses paramètres réseau (la vitesse de transmission par exemple). Une console de programmation peut ainsi s'inclure automatiquement dans un sous-réseau MPI.

Interface PROFIBUS DP

Les CPU possédant deux interfaces disposent de l'interface PROFIBUS DP pour la connexion au réseau PROFIBUS DP. Elle autorise une vitesse de transmission maximale de 12 Mbauds.

Sur l'interface PROFIBUS DP, la CPU envoie automatiquement ses paramètres réseau (la vitesse de transmission par exemple). En particulier une console de programmation peut ainsi s'inclure automatiquement dans un sous-réseau PROFIBUS.

Dans STEP 7, vous pouvez arrêter l'envoi automatique des paramètres réseau.

Appareils raccordables

| MPI | PROFIBUS DP |
|---|---|
| <ul style="list-style-type: none">• PG/PC et OP• Automates S7 avec interface MPI (S7-300, M7-300, S7-400, M7-400, C7-6xx)• S7-200 (Nota : seulement 19,2 kbauds) | <ul style="list-style-type: none">• PG/PC et OP• Automates S7 avec interface PROFIBUS DP (S7-200, S7-300, M7-300, S7-400, M7-400, C7-6xx)• Autres maîtres DP et esclaves DP |

S7-200 sur MPI seulement à 19,2 kbauds

Nota

A 19,2 kbauds, pour la communication avec S7-200 :

- **maximum 8 stations**(CPU, PG/OP, FM/CP à adresse MPI individuelle) sont autorisées dans un sous-réseau
 - et vous n'avez pas le droit de procéder à une **communication globale de données**.
-

Pour de plus amples informations, lisez le *Manuel système S7-200* !

Enfichage et débroschage des modules dans le sous-réseau MPI

Aucun module (SM, FM, CP) d'une configuration de S7-300 ne doit être enfiché ou débrosché durant un échange de données via l'interface multipoint.



Attention

Si des modules (SM, FM, CP) sont enfichés ou débroschés dans le S7-300 alors qu'un transfert de données est en cours via atrices.

Durant l'échange de données à travers l'interface MPI, aucun module (SM, FM, CP) du S7-300 ne doit pas être débrosché ou enfiché.

Perte de paquets de données globales en cas de modification du sous-réseau MPI pendant le fonctionnement



Attention

Perte de paquets de données dans le sous-réseau MPI !

Si une CPU supplémentaire est intégrée au sous-réseau MPI durant le fonctionnement de celui-ci, cela peut entraîner la perte de paquets de données globales et prolonger le temps de cycle.

Solution :

1. Mettre la station à raccorder hors tension.
 2. Raccorder la station au sous-réseau MPI.
 3. Mettre la station sous tension.
-

1.1.6 Horloge et compteur d'heures de fonctionnement

Le tableau 1-5 contient les propriétés et fonctions de l'horloge de chaque CPU.

Le paramétrage de la CPU dans *STEP 7* permet également de régler des fonctions telles que la synchronisation et le facteur de correction. Consulter à ce sujet l'aide en ligne de *STEP 7*.

Tableau 1-5 Propriétés de l'horloge des CPU

| Propriétés | 312 IFM | 313 | 314 | 314 IFM | 315 | 315-2 DP | 316-2 DP | 318-2 |
|---|------------------------------|-----|--|---------|-----|----------|----------|------------------|
| Type | Horloge logicielle | | Horloge matérielle (horloge "temps réel" intégrée) | | | | | |
| Préréglage à la livraison | DT#1994-01-01-00:00:00 | | | | | | | |
| Sauvegarde | pas possible | | <ul style="list-style-type: none"> • Pile de sauvegarde • Accumulateur | | | | | |
| Compteur d'heures de fonctionnement | – | 1 | | | | | 8 | |
| Numéro | | | 0 | | | | | 0 à 7 |
| Plage de valeurs | | | 0 à 32767 heures | | | | | 0 à 32767 heures |
| Précision | ... écart maximal par jour : | | | | | | | |
| <ul style="list-style-type: none"> • avec tension d'alimentation en service 0 à 60° C • avec tension d'alimentation hors service 0° C | | | ± 9s | | | | | |
| 25° C | | | | | | | | |
| 40° C | | | +2s à –5s | | | | | |
| 60° C | | | ± 2s | | | | | |
| | | | +2s à –3s | | | | | |
| | | | +2s à –7s | | | | | |

Comportement de l'horloge HORS TENSION

Le tableau suivant indique - en fonction du mode de sauvegarde - le comportement de l'horloge de la CPU en cas de coupure de tension :

| Sauvegarde | CPU 314 à 318-2 | CPU 312 IFM et 313 |
|-------------------------|--|--|
| Avec pile de sauvegarde | Le fonctionnement de l'horloge n'est pas interrompu en cas de coupure de tension. | Après rétablissement de la tension, l'horloge de la CPU continue de fonctionner à l'heure et à la date à laquelle a eu lieu la coupure de tension. Sa sauvegarde n'étant pas assurée, l'horloge n'est pas actualisée pendant une coupure de tension. |
| Avec accumulateur | Le fonctionnement de l'horloge de la CPU en cas de coupure de tension est assuré pendant toute la durée de sauvegarde par l'accumulateur. L'accumulateur est rechargé une fois la tension rétablie. | |
| | En cas de sauvegarde erronée, aucun message d'erreur n'est émis. Après rétablissement de la tension, l'horloge continue de fonctionner à l'heure et à la date à laquelle a eu lieu la coupure de tension. | |
| Aucune | Après rétablissement de la tension, l'horloge de la CPU continue de fonctionner à l'heure et à la date à laquelle a eu lieu la coupure de tension. La sauvegarde de la CPU n'étant pas assurée, l'horloge n'est pas actualisée pendant une coupure de tension. | |

1.2 Possibilités de communication de la CPU

Les CPU mettent les possibilités de communication suivantes à disposition :

Tableau 1-6 Possibilités de communication des CPU

| Communication | MPI | DP | Explication |
|------------------------------------|-----|----|---|
| Communication PG/OP | x | x | Une CPU peut soutenir en même temps plusieurs liaisons en ligne vers un ou plusieurs PG/OP. Pour une communication PG/OP via l'interface DP, il faut activer la fonction « Programmation et visualisation/forçage... » lors de la configuration et du paramétrage de la CPU. |
| Communication de base S7 | x | x | Avec les fonctions système I, vous pouvez transmettre des données via le réseau MPI/DP à l'intérieur d'un S7-300 (échange de données acquitté). L'échange de données s'effectue via des liaisons S7 non configurées. |
| | x | – | Avec les fonctions système X, vous pouvez transmettre des données dans le sous-réseau MPI vers d'autres partenaires de communication. L'échange de données s'effectue via des liaisons S7 non configurées. |
| | | | Vous trouverez la liste des SFC I/X dans la <i>liste des opérations</i> , une description détaillée dans l'aide en ligne de <i>STEP 7</i> ou dans le manuel de référence <i>Fonctions système et standard</i> . |
| Routage de fonctions PG | x | x | Avec les CPU 31x-2 et <i>STEP 7</i> à partir de V 5/0, vous pouvez, avec le PG/PC, accéder à des stations S7 en ligne hors des limites du sous-réseau, et ainsi, par exemple, charger des programmes utilisateur ou une configuration matérielle ou exécuter des fonctions de test et de mise en service. Pour réaliser un routage via l'interface DP, il faut activer la fonction « Programmation et visualisation/forçage... » lors de la configuration et du paramétrage de la CPU. Une description détaillée du routage est donnée dans l'aide en ligne de <i>STEP 7</i> . |
| Communication S7 | x | – | La communication S7 s'effectue via des liaisons S7 configurées. Dans ces liaisons, les CPU des S7-300 sont des serveurs pour les CPU des S7-400. Cela signifie que les CPU des S7-400 peuvent écrire et lire des données dans les CPU des S7-300. |
| Communication par données globales | x | – | Les CPU des S7-300/400 peuvent échanger entre elles des données globales (échange de données non acquitté). |

Ressources de liaison

Sur la CPU S7, chaque liaison a besoin d'une ressource de liaison comme élément de gestion de la durée de la liaison. En fonction des caractéristiques techniques, chaque CPU S7 dispose d'un certain nombre de ressources de liaison, occupées par divers services de communication (communication PG/OP, communication S7 ou communication de base S7).

La répartition des ressources de liaison est différente entre les CPU 312 IFM à 316-2 DP (voir tableau 3-6) et la CPU 318-2 (voir tableau 1-8) :

Ressources de liaison des CPU 312 IFM à 316-2 DP

Avec les CPU 315-2 DP et 316-2 DP, les ressources de liaison sont indépendantes de l'interface. Cela signifie qu'une liaison de communication PG occupe une ressource de liaison, que la liaison ait été établie via l'interface MPI ou DP.

Tableau 1-7 Ressources de liaison des CPU 312 IFM à 316-2 DP

| Fonctions de communication | Explication |
|---|---|
| Communication PG/ Communication OP/ Communication de base S7 | <p>Pour que l'occupation des ressources de liaison ne dépende pas seulement de l'ordre chronologique de la connexion des divers services de communication, il est possible de réserver des ressources pour les services suivants :</p> <ul style="list-style-type: none"> • Communication PG et communication OP • Communication de base S7 <p>Pour chaque communication PG/OP, au moins une ressource de liaison est réservée par défaut. Des valeurs inférieures sont impossibles.</p> <p>Dans les caractéristiques techniques des CPU, vous trouverez les ressources de liaison paramétrables ainsi que les réglages par défaut pour chaque CPU. Vous pouvez décider d'une "nouvelle répartition" des ressources de liaison dans <i>STEP 7</i> lors du paramétrage de la CPU.</p> |
| Communication S7 | <p>D'autres services de communication, par exemple la communication S7 avec des fonctions PUT/GET ne peuvent pas occuper cette ressource, même si leur liaison est établie antérieurement. Au lieu de cela, ce sont les ressources de liaison restant disponibles et non réservées à un service spécifique qui seront occupées.</p> <p>Exemple pour la CPU 314 qui fournit 12 ressources de liaison :</p> <ul style="list-style-type: none"> - pour la communication PG, réservez 2 ressources de liaison, - pour la communication OP, réservez 6 ressources de liaison, - pour la communication de base S7, réservez 1 ressource de liaison. <p>→ il vous reste alors 3 ressources pour la communication S7, la communication PG/OP et la communication de base S7.</p> <p>Nota concernant les ressources de liaison OP : s'il y a plus de 3 OP, des messages d'erreur basés sur des difficultés temporaires de ressources dans la CPU sont possibles. Exemple d'un tel message d'erreur : "44 erreur de transmission #13" ou "#368 erreur de communication S7 classe 131 Nr. 4". Solution : acquittez les messages d'erreur manuellement ou après une durée configurée dans PROTOOL (dans "Messages système" → "Durée d'affichage")</p> |
| Routage de fonctions PG (CPU 31x-2 DP) | <p>Les CPU vous fournissent des ressources pour 4 liaisons de routage. Ces ressources de liaison sont en supplément.</p> |
| Communication via un CP 343-1 avec longueurs de données > 240 octets en émission/réception | <p>Le CP a besoin d'une ressource libre non réservée pour la communication PG/OP/base S7.</p> |

Ressources de liaison de la CPU 318-2

Tableau 1-8 Ressources de liaison de la CPU 318-2

| Fonctions de communication | Explications |
|----------------------------|---|
| Communication PG/OP | <p>La CPU 318-2 fournit au total 32 ressources de liaison (avec la CPU comme point terminal de liaison) pour ces fonctions de communication. Vous pouvez attribuer librement ces 32 ressources aux différentes fonctions de communication.</p> <p>Lors de la répartition des ressources de liaison, veillez aux points suivants :</p> <ul style="list-style-type: none"> • Le nombre des ressources varie pour chaque interface : <ul style="list-style-type: none"> – Interface MPI/DP : 32 ressources de liaison – Interface DP : 16 ressources de liaison • Pour les connexions n'ayant pas la CPU comme point terminal (par exemple : un FM ou dans le cas d'un routage), vous devez enlever 2 ressources du total et 1 par interface. <p>La figure 1-3 montre le principe de la répartition des ressources de liaison. Vous trouverez un exemple de calcul des ressources de liaison au chapitre 5.</p> |
| Communication de base S7 | |
| Routage de fonctions PG | |
| Communication S7 | |

Principe des ressources de liaison pour la CPU 318-2

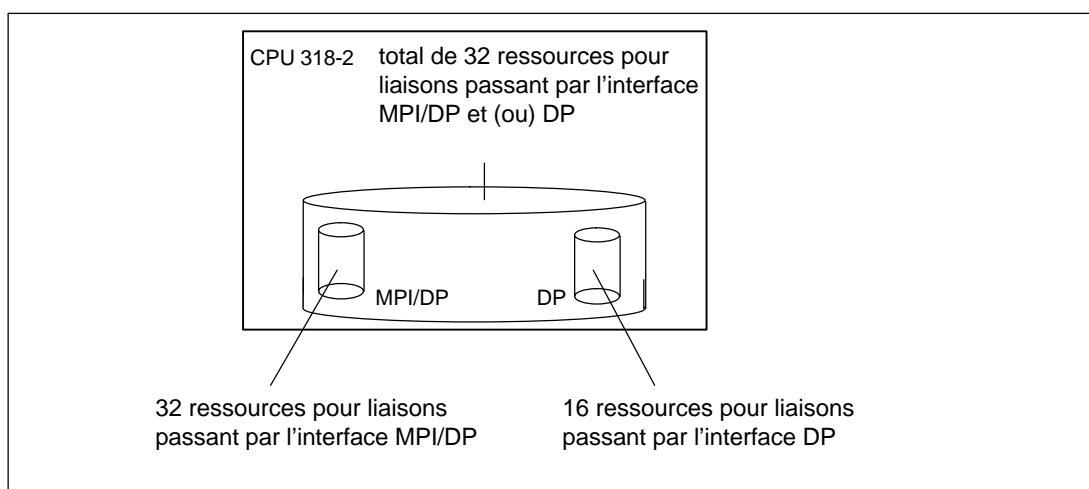


Figure 1-3 Principe des ressources de liaison pour la CPU 318-2

Ressources d'interface de la CPU 318-2 - exemple de calcul :

1. : 2 passerelles réseau par routage dans la CPU

C'est-à-dire :

- 2 ressources pour liaisons de l'interface MPI/DP sont occupées ;
- 2 ressources de l'interface DP sont occupées ;
- 4 ressources de liaison, disponibles ensemble pour les deux interfaces, sont occupées

2. : 4 liaisons pour communication de base S7 et communication PG/OP avec la CPU comme point terminal de liaison, via l'interface MPI/DP

C'est-à-dire :

- 4 ressources pour liaisons de l'interface MPI/DP sont occupées ;
- 4 ressources de liaison, disponibles ensemble pour les deux interfaces, sont occupées

C'est-à-dire : **au total, restent donc libres :**

- 26 des ressources de liaison de l'interface MPI/DP ;
- 14 des ressources de liaison de l'interface DP ;
- 24 des ressources de liaison, disponibles ensemble pour les deux interfaces,

Cohérence des données dans la communication

Un aspect essentiel de la transmission de données entre stations est leur cohérence. Les données transmises ensemble doivent provenir d'un cycle de traitement et donc être cohérentes.

S'il existe dans le programme utilisateur une fonction programmée de communication, par exemple X-SEND/ X-RCV, qui accède à des données communes, l'accès à cette zone de données peut être coordonné via le paramètre "BUSY" lui-même.

Toutefois, avec les fonctions de communication S7, par exemple PUT/GET ou écriture/lecture via communication OP, qui ne nécessitent pas de bloc dans le programme utilisateur de la CPU 31x (utilisée comme serveur), il faut tenir compte de la taille de la cohérence des données dès le stade de la programmation. Vous devez tenir compte des différences suivantes entre les CPU 312IFM à 316-2 DP et la CPU 318-2 :

| CPU 312 IFM à 316-2 DP | CPU 318-2 |
|---|--|
| <p>Les fonctions PUT/GET de la communication S7, ou lecture/écriture de variables via la communication OP, sont exécutées dans le point de contrôle de cycle de la CPU .</p> <p>Pour assurer un temps défini de réaction à une alarme de processus, les variables de communication sont copiées de manière cohérente, dans la mémoire utilisateur ou à partir de cette dernière, en blocs de 32 octets (versions de la CPU antérieures à ce qui est décrit dans le présent manuel : blocs de 8 octets) dans le point de contrôle de cycle du système d'exploitation. Pour toutes les zones de données plus grandes, la cohérence des données n'est pas garantie.</p> <p>Lorsqu'une cohérence définie des données est exigée, il faut donc que les variables de communication dans le programme utilisateur ne soient pas supérieures à 8 ou 32 octets.</p> <p>Si vous copiez les variables de communication avec le SFC 81 "UBLKMOV", la copie ne sera pas interrompue par des classes de priorité supérieures.</p> | <p>Avec la CPU 318-2, les fonctions PUT/GET de la communication S7, ou lecture/écriture de variables via la communication OP, sont exécutées par le système d'exploitation en tranches de temps définies. Pour cette raison, le programme utilisateur peut être interrompu après chaque instruction (octet, mot, double mot) si un accès à une variable de communication a lieu. La cohérence des données d'une variable de communication n'est donc possible que jusqu'aux limites d'instruction utilisées dans le programme utilisateur.</p> <p>Si la cohérence exigée pour les données est supérieure à l'octet, au mot, au double mot, il faut toujours copier la variable de communication dans le programme utilisateur avec le SFC 81 "UBLKMOV" qui garantit une écriture/lecture cohérentes de l'ensemble de la zone des variables de communication.</p> |

Des informations détaillées

... sur la communication figurent dans l'aide en ligne de *STEP 7* et dans le manuel *Communication avec SIMATIC*.

... sur les SFC/SFB de communications, se trouvent dans l'aide en ligne de *STEP 7* et dans le Manuel de référence *Fonctions standard et fonctions système*.

Communication par données globales avec les CPU du S7-300

Les paragraphes ci-après sont consacrés à des propriétés importantes de la communication par données globales avec le S7-300.

Conditions d'émission et de réception

La communication par l'intermédiaire de cercles de données globales nécessite que les conditions suivantes soient remplies :

- Pour l'émetteur d'un paquet de données globales, on doit avoir :
 $\text{taux de réduction}_{\text{émetteur}} \times \text{temps de cycle}_{\text{émetteur}} \geq 60 \text{ ms}$ (CPU 318-2 : $\geq 10 \text{ ms}$)
- Pour le récepteur d'un paquet de données globales, on doit avoir :
 $\text{taux de réduction}_{\text{récepteur}} \times \text{temps de cycle}_{\text{récepteur}} < \text{taux de réduction}_{\text{émetteur}} \times \text{temps de cycle}_{\text{émetteur}}$

Si ces conditions ne sont pas remplies, une perte d'un paquet de données globales ne peut pas être exclue. Les causes en sont :

- les performances de la « plus petite » CPU dans le cercle de données globales
- les émetteurs et récepteurs émettent et reçoivent les données globales de manière asynchrone.

La perte d'un paquet de données est indiquée dans le champ d'état de la table de données globales si elle a été configurée avec *STEP 7*.

Nota

Dans le cas de la communication par données globales, il faut tenir compte du fait que les données globales émises ne sont pas acquittées par le récepteur !

L'émetteur ne sait pas si le récepteur a reçu les données globales émises ni quel récepteur les a reçues.

Cycles d'émission pour les données globales

Le cas suivant risque de se produire si le paramètre "Emission après chaque cycle CPU" est activé dans *STEP 7* (à partir de la version 3.0) et si le cycle de la CPU est court ($< 60 \text{ ms}$) : le système d'exploitation écrase un paquet de données globales qui n'a pas encore été émis par la CPU. **Conseil** : La perte d'un paquet de données est indiquée dans le champ d'état de la table de données globales si elle a été configurée avec *STEP 7*.

1.3 Fonctions de test et diagnostic

Les CPU mettent à disposition

- des fonctions de test pour la mise en service et
- des diagnostics par LED et avec *STEP 7*

1.3.1 Fonctions de test

Les CPU mettent les fonctions de test suivantes à disposition :

- Etat de variables
- Forçage de variables
- Forçage permanent (différent selon les CPU)
- Etat bloc
- Définir un point d'arrêt

Une description détaillée des fonctions de test est donnée dans l'aide en ligne de *STEP 7*.

Important pour Etat bloc !

La fonction *STEP 7* « Etat bloc » prolonge le temps de cycle de la CPU !

STEP 7 permet de paramétrer la valeur maximale admissible pour la prolongation du temps de cycle (sauf pour la CPU 318-2). Vous devez pour cela régler le mode processus pour les paramètres de CPU dans *STEP 7*.

Différences pour le forçage permanent avec le S7-300

Les propriétés du forçage permanent diffèrent selon la CPU, comme indiqué ci-après :

| CPU 318-2 | CPU 312 IFM à 316-2 DP |
|--|--|
| <p>Les variables d'un programme utilisateur qui sont forcées à des valeurs fixes ne peuvent être ni modifiées ni écrasées par le programme utilisateur.</p> <p>Le forçage de zones de périphérie ou de zones de mémoire image se trouvant dans la plage des données utiles n'est pas autorisé.</p> | <p>Les variables d'un programme utilisateur qui sont forcées à des valeurs fixes peuvent être écrasées par le programme utilisateur ! (cf. figure1-4 page 1-21)</p> |
| <p>Les variables peuvent être des :</p> <ul style="list-style-type: none"> entrées/sorties entrées/sorties de périphérie mémentos <p>256 variables au maximum peuvent être soumises au forçage permanent.</p> | <p>Les variables peuvent être des :</p> <ul style="list-style-type: none"> entrées/sorties <p>10 variables au maximum peuvent être soumises au forçage permanent.</p> |

Forçage permanent avec les CPU 312 IFM à 316-2 DP :



Avertissement

Les valeurs de forçage permanent dans la mémoire image des entrées peuvent être écrasées par des instructions d'écriture (par ex. T EB x, = E x.y, copier avec SFC etc.) et par des instructions d'accès en lecture aux périphériques (par ex. L PEW x) dans le programme utilisateur ou encore par des fonctions d'écriture PG/OP !

Les sorties auxquelles ont été assignées des valeurs de forçage permanent ne délivrent ces valeurs de forçage que si le programme utilisateur ne contient pas d'instructions d'accès en écriture aux périphériques (par ex. T PAB x) sur les sorties et si aucune fonction PG/OP n'écrit sur ces sorties.

Veillez impérativement à ce que les valeurs de forçage permanent dans la mémoire image des E/S ne puissent pas être écrasées par le programme utilisateur, ni par des fonctions PG/OP !

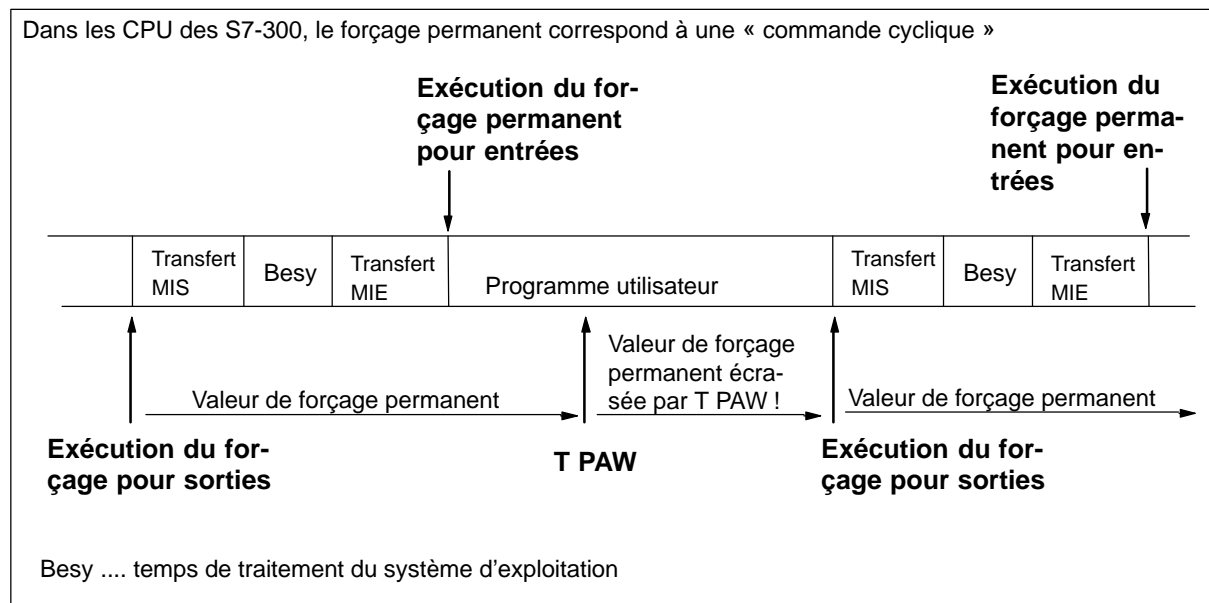


Figure 1-4 Principe du forçage permanent avec les CPU du S7-300 (CPU 312 IFM à 316-2 DP)

1.3.2 Diagnostic par LED de visualisation

Le tableau 1-9 est consacré exclusivement aux LED utiles pour le diagnostic de la CPU ou du S7-300. La signification des LED de l'interface PROFIBUS DP est indiquée au chapitre 2.

Tableau 1-9 LED de diagnostic de la CPU

| LED | Signification | |
|------|---|---|
| SF | allumée pour | erreurs matérielles erreurs de programmation erreurs de paramétrage erreurs de calcul erreurs d'horloge carte mémoire défectueuse défaillance de pile ou absence d'alimentation de sauvegarde à l'état SOUS TENSION erreur de périphérie (uniquement pour périphérie externe) erreur de communication |
| BATF | allumée si | la pile de sauvegarde est défectueuse, manque ou est déchargée. Nota : s'allume aussi si un accumulateur est enfiché. Raison : le programme utilisateur n'est pas sauvegardé par l'accumulateur. |
| STOP | allumée si clignote si | la CPU n'exécute pas de programme utilisateur la CPU demande un effacement général |

1.3.3 Diagnostic avec STEP 7

Nota

Il convient de noter que, malgré la présence de vastes fonctions de surveillance et de réaction aux défauts, le résultat obtenu n'est pas un système de sécurité ou à haute disponibilité.

En cas d'apparition d'une erreur, la CPU écrit la cause de l'erreur dans le tampon de diagnostic. Le tampon de diagnostic peut être consulté au moyen de la console PG.

En cas d'erreur ou d'événement d'alarme, la CPU passe en STOP, mais vous pouvez également prévoir dans le programme utilisateur une réaction par le biais d'OB d'erreur ou d'alarme. Une description détaillée du diagnostic avec *STEP 7* se trouve dans l'aide en ligne de *STEP 7*.

Vous trouverez une vue d'ensemble dans la *liste des opérations*.

- des erreurs ou événements d'alarme auxquels il est possible de réagir ainsi que les OB correspondants et
- des OB qui peuvent être programmés avec les diverses CPU.

Comportement des CPU en cas d'absence d'OB d'erreur

En l'absence de programmation d'un OB d'erreur, la CPU se comporte alors comme suit :

| La CPU passe en STOP s'il manque ... | La CPU reste en RUN s'il manque ... |
|---|--|
| OB 80 (alarme horaire) | OB 81 (défaut d'alimentation électrique) |
| OB 85 (défaut d'exécution du programme) | |
| OB 86 (défaillance d'une station dans le sous-réseau PROFIBUS DP) | |
| OB 87 (défaut de communication) | |
| OB 121 (défaut de programmation) | |
| OB 122 (défaut d'accès direct à la périphérie) | |

Comportement de la CPU en cas d'absence d'OB d'alarme

En l'absence de programmation d'un OB d'alarme, la CPU se comporte alors comme suit :

| La CPU passe en STOP s'il manque ... | La CPU reste en RUN s'il manque ... |
|---|-------------------------------------|
| OB 10/11 (alarme horaire) | OB 32/35 (alarme cyclique) |
| OB 20/21 (alarme temporisée) | |
| OB 40/41 (alarme de processus) | |
| OB 55 (alarme horaire) | |
| OB 56 (alarme temporisée) | |
| OB 57 (pour une alarme spécifique au fabricant) | |
| OB 82 (alarme de diagnostic) | |
| OB 83 (alarme de débrogage/enfichage) | |

Conseil pour l'OB 35 (CPU 318-2 : également l'OB 32)

Pour l'alarme cyclique OB 35/32, vous pouvez régler des temps à partir de 1 ms. Il convient de noter que plus la période d'alarme cyclique est courte, plus la probabilité d'erreur d'alarme cyclique est élevée. Vous devez absolument tenir compte des temps du système d'exploitation de la CPU correspondante, du temps d'exécution du programme utilisateur et de l'allongement du cycle, par exemple par des fonctions PG actives.

1.4 CPU - Caractéristiques techniques

Dans ce chapitre

- vous trouverez : les caractéristiques techniques des CPU,
- les caractéristiques techniques des entrées/sorties intégrées pour les CPU 312 IFM et 314 IFM ;
- vous ne trouverez **pas** les propriétés des CPU 31x-2 DP en tant que maître DP/esclave DP. Reportez-vous pour cela au chapitre 2.

| Chapitre | Contenu | Page |
|----------|--------------|------|
| 1.4.1 | CPU 312 IFM | 1-25 |
| 1.4.2 | CPU 313 | 1-37 |
| 1.4.3 | CPU 314 | 1-40 |
| 1.4.4 | CPU 314 IFM | 1-43 |
| 1.4.5 | CPU 315 | 1-59 |
| 1.4.6 | CPU 315-2 DP | 1-62 |
| 1.4.7 | CPU 316-2 DP | 1-65 |
| 1.4.8 | CPU 318-2 | 1-68 |

1.4.1 CPU 312 IFM

Caractéristiques particulières

- Entrées/sorties intégrées (câblage par le biais d'un connecteur frontal 20 points)
- Exemption de maintenance car fonctionnement sans pile de sauvegarde
- La configuration d'un S7-300 avec une CPU 312 IFM n'est possible que sur un profilé-support (unité)

Fonctions intégrées aux CPU 312 IFM

| Fonctions intégrées | Explication |
|---------------------|--|
| Alarme de processus | Les entrées d'alarme sont des entrées paramétrées de manière à déclencher une alarme du processus sur le front de signal correspondant. Pour utiliser les entrées TOR 124.6 à 125.1 en tant qu'entrées d'alarme, il faut les paramétrer en conséquence avec <i>STEP 7</i> . |
| Compteur | Ces fonctions spéciales sont proposées par la CPU 312 IFM comme alternative aux entrées TOR 124.6 à 125.1. |
| Fréquence-mètre | La description des fonctions spéciales « compteur » et « fréquence-mètre » figure dans le manuel <i>Fonctions intégrées</i> . |

« Entrées d'alarme » de la CPU 312 IFM

Pour utiliser les entrées TOR 124.6 à 125.1 en tant qu'entrées d'alarme, il faut les paramétrer en conséquence avec *STEP 7* dans le cadre des paramètres de CPU.

Il faut alors tenir compte des particularités suivantes :

- Ces entrées TOR n'ont qu'un très faible temps de retard. Cette entrée d'alarme permet au module de détecter des impulsions d'une longueur d'environ 10 à 50 μ s. Pour éviter que des impulsions perturbatrices ne déclenchent des alarmes, les câbles raccordés aux entrées d'alarme activées doivent être blindés.
Nota : la durée d'une impulsion provoquant une alarme doit être d'au moins 50 μ s.
- Dans la mémoire image des entrées ou pour L PEB, l'état d'une entrée d'alarme est toujours modifié avec un retard d'entrée "normal" d'environ 3 ms.

Information de lancement pour l'OB 40

Le tableau 1-10 décrit les variables temporaires (TEMP) de l'OB 40 pour les « entrées d'alarme » de la CPU 312 IFM. La description de l'OB 40 d'alarme du processus figure dans le manuel de référence *Fonctions système et fonctions standard*.

Tableau 1-10 Information de lancement de l'OB 40 pour les entrées d'alarme des entrées/sorties intégrées

| Oc-tet | Variable | Type de données | Description | |
|---------------|-----------------|-----------------|----------------|---|
| 6/7 | OB40_MDL_ADDR | MOT | B#16#7C | Adresse du module déclenchant l'alarme (ici : la CPU) |
| à partir de 8 | OB40_POINT_ADDR | DOUBLE MOT | cf. figure 1-5 | Signalisation des entrées intégrées à l'origine de l'alarme |

Signalisation des entrées d'alarme

La variable OB40_POINT_ADDR permet de lire les entrées d'alarme ayant déclenché une alarme du processus. La figure 1-5 indique la correspondance entre les entrées d'alarme et les bits du double mot.

Nota : en cas d'apparition très rapprochée (< 100 µs) d'alarmes issues de différentes entrées, il se peut que plusieurs bits soient simultanément à 1. Autrement dit, un démarrage de l'OB 40 peut être dû à plusieurs alarmes.

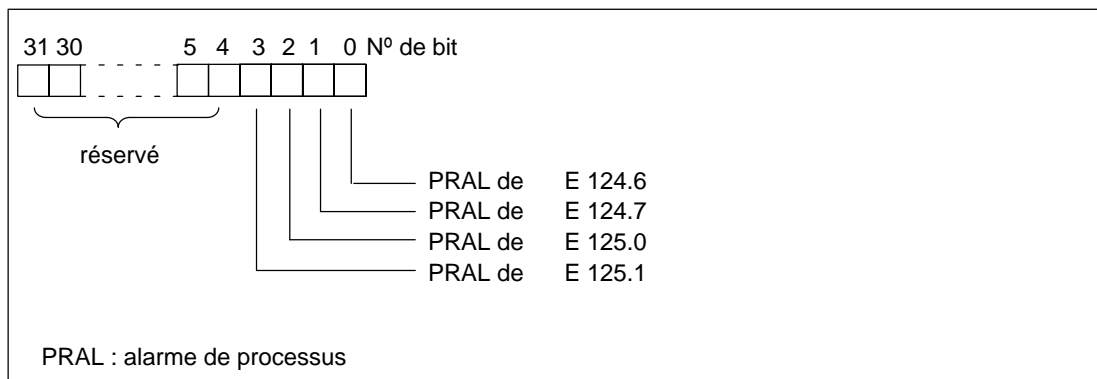


Figure 1-5 Signalisation des états des entrées d'alarme de la CPU 312 IFM

Vue de face

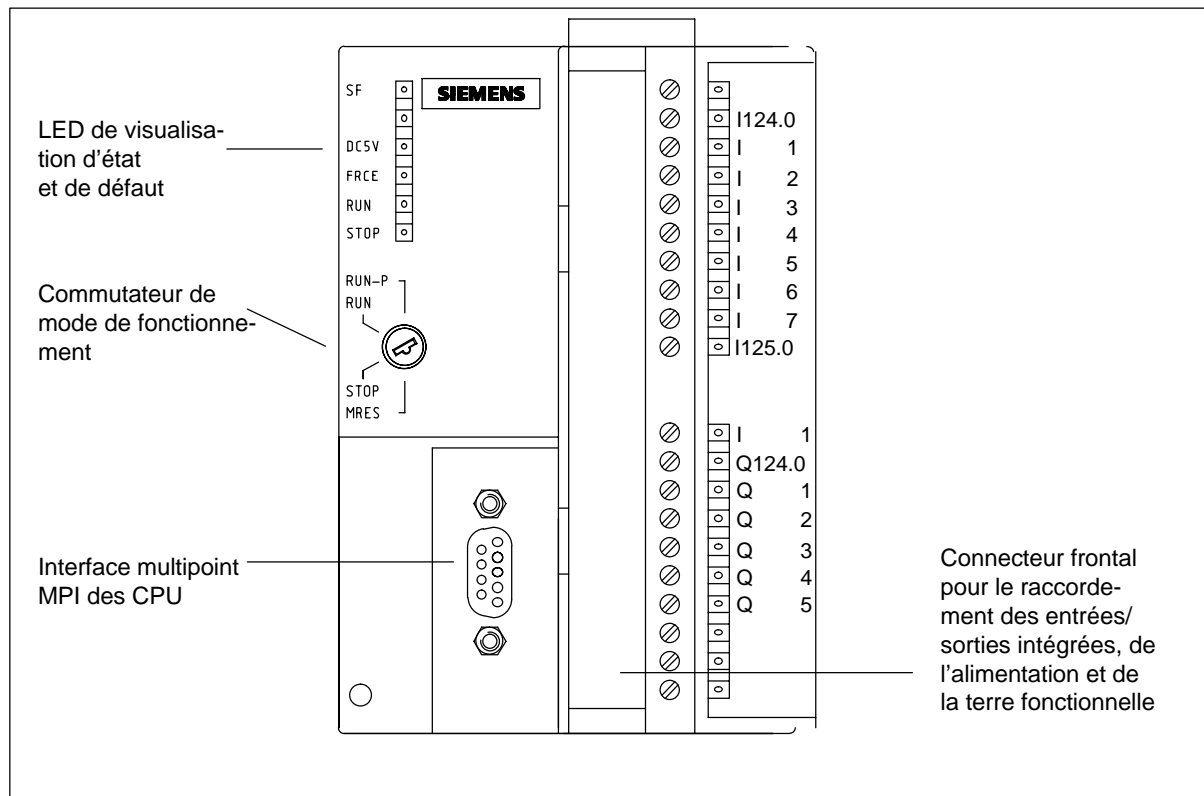


Figure 1-6 Vue de face de la CPU 312 IFM

Caractéristiques techniques de la CPU 312 IFM

| CPU et version | | Zones de données et leur rémanence | |
|--|---|--|--|
| MLFB | 6ES7 312-5AC02-0AB0 | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) | max. 1 DB, 72 octets de données |
| • Version du matériel | 01 | Mémentos | 1024 |
| • Version du microprogramme | V 1.1.0 | • Rémanence réglable | de MB 0 à MB 71 |
| • Pack de programmation correspondant | STEP 7 V 5.0 ; Service Pack 03 | • Par défaut | de MB 0 à MB 15 |
| Mémoire | | Mémentos de cadence | 8 (1 octet de memento) |
| Mémoire de travail | | Blocs de données | max. 63 (DB 0 réservé) |
| • Intégrée | 6 Ko | • Taille | max. 6 Ko |
| • Extensible | non | • Rémanence réglable | max. 1 DB, 72 octets |
| Mémoire de chargement | | • Par défaut | pas de rémanence |
| • Intégrée | 20 Ko de RAM EEPROM 20 ko | Données locales (non réglable) | max. 512 octets |
| • FEPRM extensible | non | • Par classe de priorité | 256 octets |
| • RAM extensible | non | Blocs | |
| Sauvegarde | oui | OB | voir liste des opérations |
| • avec pile | non | • taille | max. 6 Ko |
| • sans pile | 72 octets, rémanent, paramétrable (données, mémentos, temporisations) | Profondeur d'imbrication | |
| Temps de traitement | | • Par classe de priorité | 8 |
| Temps de traitement pour | | • Supplémentaire à l'intérieur d'un OB d'erreur | aucune |
| • opérations en bit | min. 0,6 µs | FB | max. 32 |
| • opérations en mot | min. 2 µs | • Taille | max. 6 Ko |
| • opérations arithmétiques sur nombres entiers | min. 3 µs | FC | max. 32 |
| • opérations arithmétiques sur nombres à virgule flottante | min. 60 µs | • Taille | max. 6 Ko |
| Temporisations/compteurs et leur rémanence | | Zones d'adresses (entrées/sorties) | |
| compteurs S7 | 32 | Zone d'adresses de périphérie | |
| • Rémanence réglable | Z 0 à Z 31 | • Numérique | 0 à 31/0 à 31 |
| • Par défaut | Z 0 à Z 7 | – intégrée | 124, 125 E/124 S |
| • Plage de comptage | 1 à 999 | • Analogique | 256 à 383/256 à 383 |
| Compteurs CEI | oui | Mémoire image (non réglable) | 32 octets+4 octets intégrées/ 32 octets+4 octets intégrés |
| • Type | SFB | Voies numériques | 256+10 intégrés/ 256+6 intégrés |
| Temporisation S7 | 64 | Voies analogiques | 64/32 |
| • Rémanence réglable | non | | |
| • plage de temps | 10 ms à 9990 s | | |
| Temporisations CEI | oui | | |
| • Type | SFB | | |

| Configuration | | Fonctions de communication | |
|--|--|-------------------------------------|---|
| Profilé-support | 1 | Communication PG/OP | oui |
| Modules par profilé-support | max. 8 | Communication par données globales | oui |
| Maître DP | | • Nombre des paquets GD | |
| • Intégré | aucun | – émetteur | 1 |
| • Via CP | oui | – récepteur | 1 |
| Fonctions de signalisation S7 | | • Taille des paquets GD | max. 22 octets |
| Blocs S d'alarme | aucune | – dont cohérentes | 8 octets |
| Actives en même temps | | communication de base S7 | oui |
| Heure | | • Données utiles par tâche | max. 76 octets |
| Horloge | oui | – dont cohérentes | 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV |
| • Tamponnée | non | Communication S7 | oui (serveur) |
| • Précision | cf. chap 1.1.6 | • Données utiles par tâche | max. 160 octets |
| Compteur d'heures de fonctionnement | non | – dont cohérentes | 32 octets |
| Synchronisation horaire | oui | Communication de base S5 | non |
| • Dans l'AS | maître | Communication standard | non |
| • Sur MPI | maître/esclave | Nombre de ressources de liaison | 6 pour communication PG/OP/de base S7/S7 |
| Fonctions de test et de mise en service | | • Réserve pour | |
| Etat/forçage de variables | oui | – Communication PG réglable | max. 5 de 1 à 5 |
| • Variable | entrées, sorties, mémentos, DB, temps, compteurs | Par défaut | 1 |
| • Nombre | | – Communication OP réglable | max. 5 de 1 à 5 |
| – Etat de variables | max. 30 | Par défaut | 1 |
| – Forçage de variables | max. 14 | – Communication de base S7 réglable | max. 2 de 0 à 2 |
| Forçage permanent | oui | Par défaut | 2 |
| • Variable | entrées, sorties | Interfaces | |
| • Nombre | max. 10 | 1ère interface | |
| Etat bloc | oui | Fonctionnalités | |
| Pas unique | oui | • MPI | oui |
| Point d'arrêt | 2 | • Maître DP | non |
| Tampon de diagnostic | oui | • Esclave DP | non |
| • Nombre d'entrées (non réglable) | 100 | • Séparation galvanique | non |

| | | | |
|--|-----------------------------|--|--|
| MPI | | Tensions, courants | |
| <ul style="list-style-type: none"> ● services <ul style="list-style-type: none"> – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) ● Vitesses de transmission 19,2 ; 187,5 kbauds | | <ul style="list-style-type: none"> tension d'alimentation 24 V cc ● Plage admissible 20,4 à 28,8 V Consommation (en marche à vide) typ. 0,7 A Courant d'appel à l'enclenchement typ. 8 A $I^2 t$ 0,4 A²s Protection externe des conducteurs de l'alimentation (conseillée) petit disjoncteur ; 10 A type B ou C Alimentation PG sur MPI (15 à 30 V cc) max. 200 mA Puissance dissipée typ. 9 W Pile non Accumulateur non | |
| Dimensions | | Entrées/sorties intégrées | |
| Cotes de montage L × H × P (mm) | 80 × 125 × 130 | Adresses des | |
| Poids | 0,45 kg environ | <ul style="list-style-type: none"> ● Entrées TOR E 124.0 à E 127.7 ● Sorties TOR A 124.0 à A 124.7 | |
| Programmation | | Fonctions intégrées | |
| Langage de programmation | STEP 7 | compteur 1 (voir manuel <i>Fonctions intégrées</i>) | |
| Jeu d'opérations | voir liste des opérations | Fréquencemètre à max. 10 kHz (voir manuel <i>Fonctions intégrées</i>) | |
| Niveaux de parenthèses | 8 | | |
| Fonctions système (SFC) | voir liste des opérations | | |
| Blocs fonctionnels système (SFB) | voir liste des opérations | | |
| Protection du programme utilisateur | protection par mot de passe | | |

Caractéristiques techniques des entrées spéciales de la CPU 312 IFM

| Caractéristiques spécifiques du module | | Caractéristiques pour la sélection d'un capteur | |
|--|----------------------|---|------------------------|
| Nombre d'entrées | 4 E 124.6 à 125.1 | Tension d'entrée | |
| Longueur de câble | | • Valeur nominale | 24 V cc |
| • Blindé | max. 100 m | • Pour signal « 1 » E 125.0 et E 125.1 | 15 à 30 V |
| Tensions, courants, potentiels | | E 124.6 et 124.7 | 15 à 30 V |
| Nombre d'entrées pouvant être commandées simultanément | 4 | • Pour signal « 0 » | -3 à 5 V |
| • Montage horizontal jusqu'à 60 °C | 4 | Courant d'entrée | |
| • Montage vertical jusqu'à 40 °C | 4 | • Pour signal « 1 » E 125.0 et E 125.1 | min. 2 mA |
| Etats, alarmes ; diagnostics | | E 124.6 et 124.7 | min. 6,5 mA |
| Visualisation d'état | LED verte par voie | Temps de retard d'entrée | |
| Alarmes | | • de « 0 » à « 1 » | max. 50 µs |
| • Alarme de processus | paramétrable | • de « 1 » à « 0 » | max. 50 µs |
| Fonctions de diagnostic | aucune | Caractéristique d'entrée | |
| | | E 125.0 et E 125.1 | selon CEI 1131, type 1 |
| | | E 124.6 et 124.7 | selon CEI 1131, type 1 |
| | | Raccordement de détecteurs BERO 2 fils | non |
| | | • Courant de repos admissible | max. 0,5 mA |
| | | E 125.0 et E 125.1 | max. 2 mA |
| | | E 124.6 et 124.7 | |
| | | Temps, fréquence | |
| | | Temps de mise en forme pour | |
| | | • Traitement d'alarme | max. 1,5 ms |
| | | Fréquence d'entrée | ≤ 10 kHz |

Caractéristiques techniques des entrées TOR de la CPU 312 IFM

Nota

Vous pouvez également paramétrer les entrées TOR E 124.6 à E 124.7 comme des entrées spéciales. Les caractéristiques techniques des entrées E 124.6 et E 124.7 sont celles indiquées pour les entrées spéciales !

| Caractéristiques spécifiques du module | | Etats, alarmes ; diagnostics | |
|--|-------------|---|------------------------|
| Nombre d'entrées | 8 | Visualisation d'état | LED verte par voie |
| Longueur de câble | | Alarmes | aucune |
| • Non blindé | max. 600 m | Fonctions de diagnostic | aucune |
| • Blindé | max. 1000 m | | |
| Tensions, courants, potentiels | | Caractéristiques pour la sélection d'un capteur | |
| Nombre d'entrées pouvant être commandées simultanément | 8 | Tension d'entrée | |
| • Montage horizontal | 8 | • Valeur nominale | 24 V cc |
| jusqu'à 60 °C | | • Pour signal « 1 » | 11 à 30 V |
| • Montage vertical | 8 | • Pour signal « 0 » | -3 à 5 V |
| jusqu'à 40 °C | | Courant d'entrée | |
| Séparation galvanique | non | • Pour signal « 1 » | typ. 7 mA |
| | | Temps de retard d'entrée | |
| | | • de « 0 » à « 1 » | 1,2 à 4,8 ms |
| | | • de « 1 » à « 0 » | 1,2 à 4,8 ms |
| | | Caractéristique d'entrée | selon CEI 1131, type 2 |
| | | Raccordement de détecteurs BERO 2 fils | possible |
| | | • Courant de repos admissible< | max. 2 mA |

Caractéristiques techniques des sorties TOR de la CPU 312 IFM

| Caractéristiques spécifiques du module | | Caractéristiques pour la sélection d'un capteur | |
|--|--------------------|--|-------------------------------|
| Nombre de sorties | 6 | Tension de sortie | |
| Longueur de câble | | • pour signal « 1 » | min. L+ (– 0,8 V) |
| • non blindé | max. 600 m | Courant de sortie | |
| • blindé | max. 1000 m | • pour signal « 1 » | |
| Tensions, courants, potentiels | | valeur nominale | 0,5 A |
| Courant total des sorties (par groupe) | | plage admissible | 5 mA à 0,6 A |
| • montage horizontal | | • pour signal « 0 » | |
| jusqu'à 40 °C | max. 3 A | courant résiduel | max. 0,5 mA |
| jusqu'à 60 °C | max. 3 A | Plage de résistance de charge | 48 Ω à 4 kΩ |
| • montage vertical | | Charge de lampe | max. 5 W |
| jusqu'à 40 °C | max. 3 A | Montage en parallèle de 2 sorties | |
| Séparation galvanique | non | • pour commande redondante d'une charge | possible |
| Etats, alarmes ; diagnostics | | • pour une augmentation de la puissance | pas possible |
| Visualisation d'état | LED verte par voie | Commande d'une entrée TOR | possible |
| Alarmes | aucune | Fréquence de commutation | |
| Fonctions de diagnostic | aucune | • pour charge ohmique | max. 100 Hz |
| | | • pour charge inductive selon CEI 947-5-1, DC 13 | max. 0,5 Hz max. 100 Hz |
| | | • pour charge de lampes | |
| | | Limitation (interne) des surtensions inductives de coupure | typ. 30 V |
| | | Protection de la sortie contre les courts-circuits | oui, cadencement électronique |
| | | • seuil de réponse | typ. 1 A |

Schéma de raccordement de la CPU 312 IFM

La figure 1-7 représente le schéma de branchement de la CPU 312 IFM. Les entrées/sorties intégrées de la CPU seront raccordées par le biais d'un connecteur frontal 20 points.



Avertissement

La CPU 312 IFM ne dispose pas de protection contre l'inversion de polarité. En cas d'inversion des pôles, les sorties intégrées sont détériorées mais la CPU ne passe pas en STOP et les LED de visualisation d'état restent allumées. C'est-à-dire qu'aucun défaut n'est signalé.

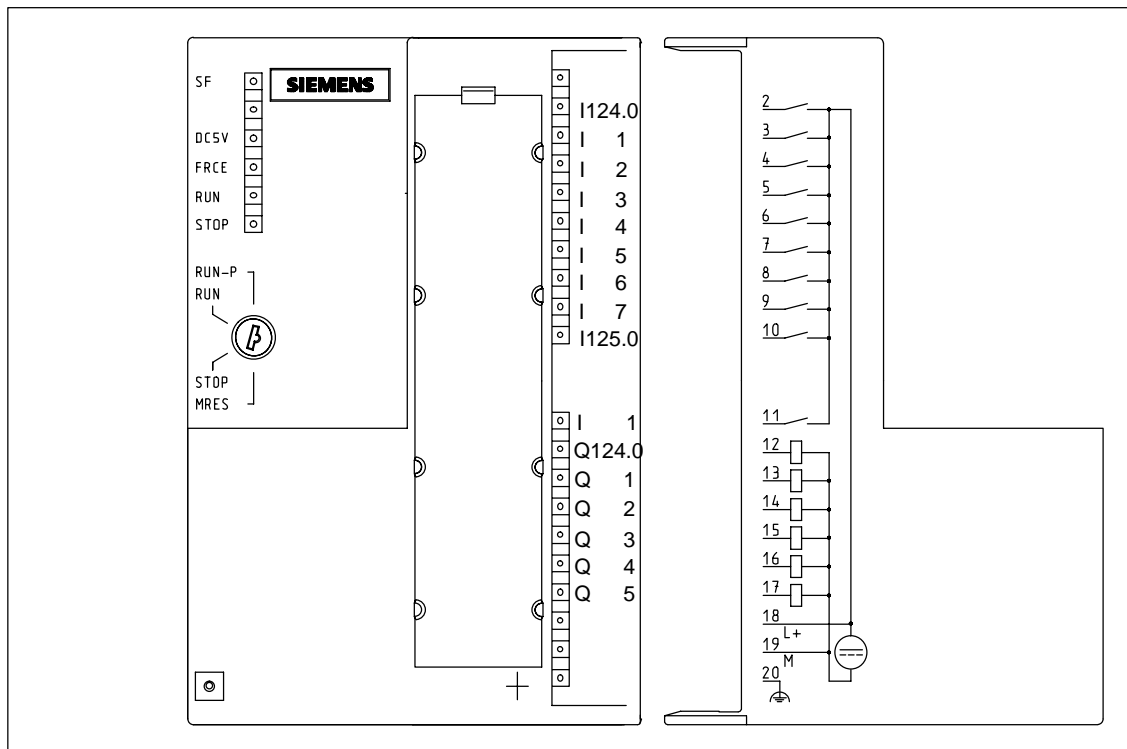


Figure 1-7 Schéma de raccordement de la CPU 312 IFM

Uniquement montage avec mise à la terre

La CPU 312 IFM ne peut être utilisée qu'en montage avec mise à la terre. La terre fonctionnelle est reliée de manière interne à la borne M de masse de la CPU 312 IFM (cf. figure 1-8, page 1-36).

Raccordement de l'alimentation

L'alimentation

- pour la CPU 312 IFM et
- pour les entrées/sorties intégrées

est amenée aux bornes 18 et 19 (cf. Fig. 1-7).

Comportement en cas de court-circuit

Veillez procéder de la manière suivante si l'une des sorties intégrées de la CPU 312 IFM est court-circuitée :

1. Commuter la CPU 312 IFM sur STOP ou couper la tension d'alimentation.
2. Eliminer la cause du court-circuit.
3. Recommuter la CPU 312 IFM en RUN ou rétablir la tension d'alimentation.

Schéma de principe de la CPU 312 IFM

La figure 1-8 représente le schéma de principe de la CPU 312 IFM.

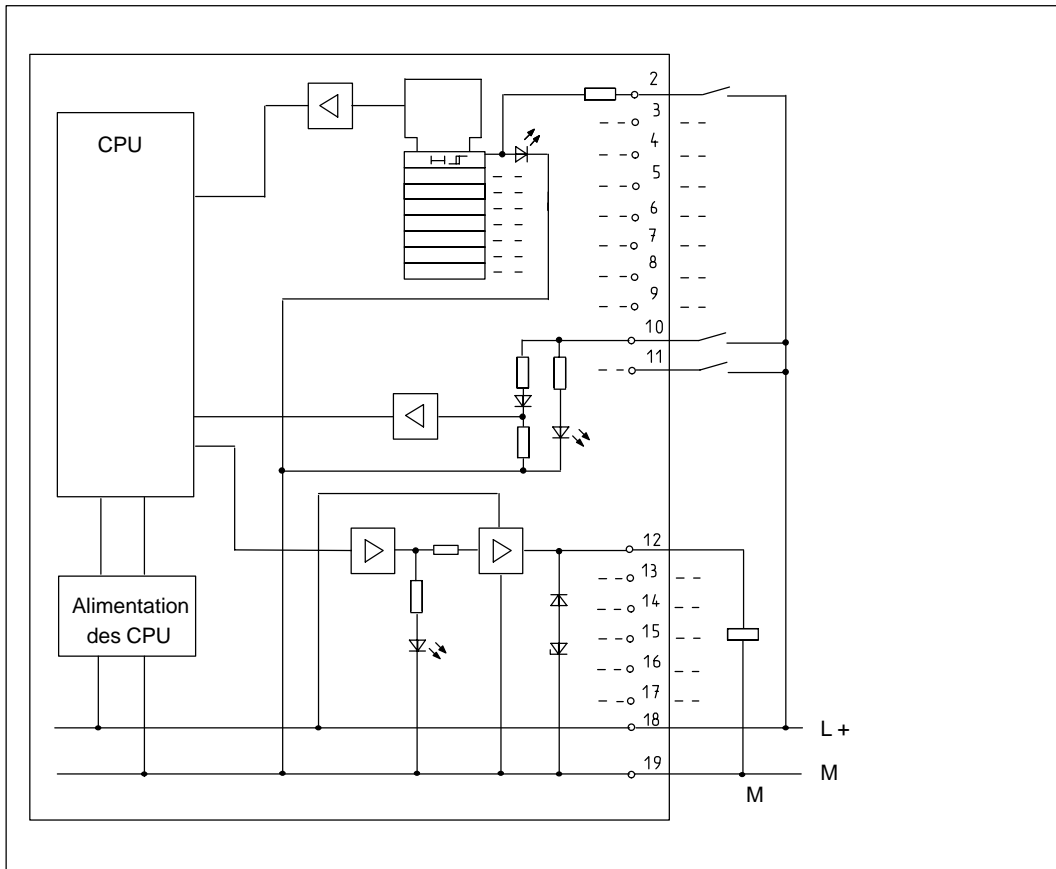


Figure 1-8 Schéma de principe de la CPU 312 IFM

1.4.2 CPU 313

Caractéristiques techniques de la CPU 313

| | | | |
|--|---|--|---------------------------------|
| CPU et version | | Zones de données et leur rémanence | |
| MLFB | 6ES7 313-1AD03-0AB0 | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) | max. 1 DB, 72 octets de données |
| • Version du matériel | 01 | Mémentos | 2048 |
| • Version du microprogramme | V 1.1.0 | • Rémanence réglable | de MB 0 à MB 71 |
| • Pack de programmation correspondant | STEP 7 V 5.0 ; Service Pack 03 | • Par défaut | de MB 0 à MB 15 |
| Mémoire | | Mémentos de cadence | 8 (1 octet de memento) |
| Mémoire de travail | | Blocs de données | max. 127 (DB 0 réservé) |
| • Intégrée | 12 Ko | • Taille | max. 8 Ko |
| • Extensible | non | • Rémanence réglable | 1 DB, 72 octets |
| Mémoire de chargement | | • Par défaut | pas de rémanence |
| • Intégrée | 20 Ko de RAM | Données locales (non réglable) | max. 1536 octets |
| • FEPRM extensible | jusqu'à 4 Mo | • Par classe de priorité | 256 octets |
| • RAM extensible | non | Blocs | |
| Sauvegarde | | OB | voir liste des opérations |
| • Avec pile | toutes les données | • Taille | max. 8 Ko |
| • Sans pile | 72 octets, rémanent, paramétrable (données, mémentos, temporisations) | Profondeur d'imbrication | |
| Temps de traitement | | • Par classe de priorité | 8 |
| Temps de traitement pour | | • Supplémentaire à l'intérieur d'un OB d'erreur | 4 |
| • Opérations en bit | min. 0,6 µs | FB | 128 |
| • Opérations en mot | min. 2 µs | • taille | max. 8 Ko |
| • Opérations arithmétiques sur nombres entiers | min. 2 µs | FC | 128 |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 60 µs | • taille | max. 8 Ko |
| Temps/compteurs et leur rémanence | | Zones d'adresses (entrées/sorties) | |
| compteurs S7 | 64 | Zone d'adresses de périphérie | |
| • Rémanence réglable | Z 0 à Z 63 | • Numérique | 0 à 31/0 à 31 |
| • Par défaut | Z 0 à Z 7 | • Analogique | 256 à 383/256 à 383 |
| • Plage de comptage | 1 à 999 | Mémoire image (non réglable) | 32 octets/32 octets |
| Compteurs CEI | | Voies numériques | max. 256/256 |
| • Type | SFB | Voies analogiques | max. 64/32 |
| Temps S7 | | | |
| • Rémanence réglable | de T 0 à T 31 | | |
| • Par défaut | aucune temporisation rémanente | | |
| • Plage de temps | 10 ms à 9990 s | | |
| Temporisations CEI | | | |
| • type | SFB | | |

| Configuration | |
|---|--|
| Profilé-support | 1 |
| Modules par profilé-support | max. 8 |
| Nombre de maîtres DP | |
| • Intégré | non |
| • Via CP | 1 |
| Fonctions de signalisation S7 | |
| Blocs S d'alarme actives en même temps | aucune |
| Heure | |
| Horloge | oui |
| • Tamponnée | non |
| • Précision | cf. chap 1.1.6 |
| Compteur d'heures de fonctionnement | 1 |
| • Numéro | 0 |
| • Plage de valeurs | 0 à 32767 heures |
| • Granularité | 1 heure |
| • Rémanent | oui |
| Synchronisation horaire | oui |
| • Dans l'AS | maître |
| • Sur MPI | maître/esclave |
| Fonctions de test et de mise en service | |
| Etat/forçage de variables | oui |
| • Variable | entrées, sorties, mémentos, DB, temps, compteurs |
| • nombre | |
| – Etat de variables | max. 30 |
| – Forçage de variables | max. 14 |
| Forçage permanent | oui |
| • Variable | entrées, sorties |
| • Nombre | max. 10 |
| Etat bloc | oui |
| Pas unique | oui |
| Point d'arrêt | 2 |
| Tampon de diagnostic | oui |
| • Nombre d'entrées (non réglable) | 100 |

| Fonctions de communication | |
|---|---|
| Communication PG/OP | oui |
| Communication par données globales | oui |
| • Nombre des paquets GD | |
| – émetteur | 1 |
| – récepteur | 1 |
| • Taille des paquets GD | max. 22 octets |
| – dont cohérents | 8 octets |
| Communication de base S7 | oui |
| • Données utiles par tâche | max. 76 octets |
| – dont cohérentes | 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV |
| Communication S7 | oui (serveur) |
| • Données utiles par tâche | max. 160 octets |
| – dont cohérentes | 32 octets |
| Communication de base S5 | non |
| Communication standard | non |
| Nombre de ressources de liaison | 8 pour communication PG/OP/de base S7/S7 |
| • Réserve pour | |
| – Communication PG réglable pré-réglé | max. 7 de 1 à 7 1 |
| – Communication OP réglable pré-réglé | max. 7 de 1 à 7 1 |
| – Communication de base S7 Réglable Pré-réglé | max. 4 de 0 à 4 4 |
| Interfaces | |
| 1ère interface | |
| Fonctionnalités | |
| • MPI | oui |
| • Maître DP | non |
| • Esclave DP | non |
| • Séparation galvanique | non |

| MPI | | Tensions, courants | |
|--|------------------------------|--|--|
| <ul style="list-style-type: none"> • Services <ul style="list-style-type: none"> – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) • Vitesses de transmission 19,2 ; 187,5 kbauds | | tension d'alimentation 24 V cc • Plage admissible 20,4 à 28,8 Consommation (en marche à vide) typ. 0,7 A Courant d'appel à l'enclenchement typ. 8 A $I^2 t$ 0,4 A ² s Protection externe des conducteurs de l'alimentation (conseillée) petit disjoncteur ; 2 A type B ou C Alimentation PG sur MPI (15 à 30 V cc) max. 200 mA Puissance dissipée typ. 8 W Pile <ul style="list-style-type: none"> • Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an • Autonomie de la pile à 25° C env. 5 ans Accumulateur non | |
| Dimensions | | | |
| Cotes de montage L × H × P (mm) | 80 × 125 × 130 | | |
| Poids | 0,53 kg environ | | |
| Programmation | | | |
| Langage de programmation | STEP 7 | | |
| Jeu d'opérations | voir liste des opérations | | |
| Niveaux de parenthèses | 8 | | |
| Fonctions système (SFC) | voir liste des opérations | | |
| Blocs fonctionnels système (SFB) | voir liste des opérations/kt | | |
| Protection du programme utilisateur | protection par mot de passe | | |

1.4.3 CPU 314

Caractéristiques techniques de la CPU 314

| | | | |
|--|--|--|--|
| CPU et version | | Zones de données et leur rémanence | |
| MLFB | 6ES7 314-1AE04-0AB0 | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) | 4736 octets |
| • Version du matériel | 01 | Mémentos | 2048 |
| • Version du microprogramme | V 1.1.0 | • Rémanence réglable | de MB 0 à MB 255 |
| • Pack de programmation correspondant | STEP 7 V 5.0 ; Service Pack 03 | • Par défaut | de MB 0 à MB 15 |
| Mémoire | | Mémentos de cadence | 8 (1 octet de memento) |
| Mémoire de travail | | Blocs de données | max. 127 (DB 0 réservé) |
| • Intégrée | 24 Ko | • Taille | max. 8 Ko |
| • Extensible | non | • Rémanence réglable | max. 8 DB, 4096 octets de données au total |
| Mémoire de chargement | | • Par défaut | pas de rémanence |
| • Intégrée | 40 Ko de RAM | Données locales (non réglable) | max. 1536 octets |
| • FEPRM extensible | jusqu'à 4 Mo | • Par classe de priorité | 256 octets |
| • RAM extensible | non | Blocs | |
| Sauvegarde | | OB | voir liste des opérations |
| • Avec pile | toutes les données | • Taille | max. 8 Ko |
| • Sans pile | 4736 octets, paramétrable, (données, mémentos, temporisations) | Profondeur d'imbrication | |
| Temps de traitement | | • Par classe de priorité | 8 |
| Temps de traitement pour | | • Supplémentaire à l'intérieur d'un OB d'erreur | 4 |
| • Opérations en bit | min. 0,3 µs | FB | max. 128 |
| • Opérations en mot | min. 1 µs | • Taille | max. 8 Ko |
| • Opérations arithmétiques sur nombres entiers | min. 2 µs | FC | max. 128 |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 50 µs | • Taille | max. 8 Ko |
| Temps/compteurs et leur rémanence | | Zones d'adresses (entrées/sorties) | |
| compteurs S7 | 64 | Zone d'adresses de périphérie | |
| • Rémanence réglable | Z 0 à Z 63 | • Numérique | 0 à 127/0 à 127 |
| • Par défaut | Z 0 à Z 7 | • Analogique | 256 à 767/256 à 767 |
| • Plage de comptage | 0 à 999 | Mémoire image (non réglable) | 128 octets/128 octets |
| Compteurs CEI | oui | Voies numériques | max. 1024/1024 |
| • type | SFB | Voies analogiques | max. 256/128 |
| Temps S7 | 128 | | |
| • Rémanence réglable | de T 0 à T 127 | | |
| • Par défaut | aucune temporisation rémanente | | |
| • Plage de temps | 10 ms à 9990 s | | |
| Temporisations CEI | oui | | |
| • Type | SFB | | |

| Configuration | | Fonctions de communication | |
|--|--|--------------------------------------|---|
| Profilé-support | max. 4 | Communication PG/OP | oui |
| Modules par profilé-support | max. 8 | Communication par données globales | oui |
| Nombre de maîtres DP | | • Nombre des paquets GD | |
| • intégré | aucun | – émetteur | 1 |
| • via CP | 1 | – récepteur | 1 |
| Fonctions de signalisation S7 | | • Taille des paquets GD | max. 22 octets |
| Blocs S d'alarme actives en même temps | max. 40 | – dont cohérentes | 8 octets |
| Heure | | communication de base S7 | oui |
| Horloge | oui | • Données utiles par tâche | max. 76 octets |
| • Tamponné | oui | – dont cohérentes | 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV |
| • Précision | cf. chap 1.1.6 | Communication S7 | oui (serveur) |
| Compteur d'heures de fonctionnement | 1 | • Données utiles par tâche | max. 160 octets |
| • Numéro | 0 | – dont cohérentes | 32 octets |
| • Plage de valeurs | 0 à 32767 heures | Communication de base S5 | oui (via CP et FC chargeable) |
| • Granularité | 1 heure | • Données utiles par tâche | en fonction du CP |
| • Rémanent | oui | – dont cohérentes | en fonction du CP |
| Synchronisation horaire | oui | Communication standard | oui (via CP et FC chargeable) |
| • dans l'AS | maître | • Données utiles par tâche | en fonction du CP |
| • sur MPI | maître/esclave | – dont cohérentes | en fonction du CP |
| Fonctions de test et de mise en service | | Nombre de ressources de liaison | 12 pour communication PG/OP/de base S7/S7 |
| Etat/forçage de variables | oui | • Réserve pour | |
| • Variable | entrées, sorties, mémentos, DB, temps, compteurs | – Communication PG réglable | max. 11 |
| • Nombre | | – Communication OP réglable | max. 11 |
| – Etat de variables | max. 30 | – Communication de base S7 réglable | de 0 à 8 |
| – Forçage de variables | max. 14 | – Communication de base S7 pré-réglé | 8 |
| Forçage permanent | oui | Interfaces | |
| • Variable | entrées, sorties | 1ère interface | |
| • Nombre | max. 10 | Fonctionnalités | |
| Etat bloc | oui | • MPI | oui |
| Pas unique | oui | • Maître DP | non |
| Point d'arrêt | 2 | • Esclave DP | non |
| Tampon de diagnostic | oui | • Séparation galvanique | non |
| • Nombre d'entrées (non réglable) | 100 | | |

| MPI | | Tensions, courants | |
|--|-----------------------------|--|--|
| <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) ● Vitesses de transmission 19,2 ; 187,5 kbauds | | tension d'alimentation 24 V cc ● Plage admissible 20,4 V à 28,8 V Consommation (en marche à vide) typ. 0,7 A Courant d'appel à l'enclenchement typ. 8 A $I^2 t$ 0,4 A ² s Protection externe des conducteurs de l'alimentation (conseillée) petit disjoncteur ; 2 A type B ou C Alimentation PG sur MPI (15 à 30 V cc) max. 200 mA Puissance dissipée typ. 8 W Pile oui ● Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an ● Autonomie de la pile à 25° C env. 5 ans Accumulateur oui ● Durée de sauvegarde de l'horloge <ul style="list-style-type: none"> – entre 0 et 25° C 4 semaines environ – à 40° C 3 semaines environ – à 60° C 1 semaine environ ● Temps de charge de l'accumulateur 1 heure environ | |
| Dimensions | | | |
| Cotes de montage L × H × P (mm) | 80 × 125 × 130 | | |
| Poids | 0,53 kg environ | | |
| Programmation | | | |
| Langage de programmation | STEP 7 | | |
| Jeu d'opérations | voir liste des opérations | | |
| Niveaux de parenthèses | 8 | | |
| Fonctions système (SFC) | voir liste des opérations | | |
| Blocs fonctionnels système (SFB) | voir liste des opérations | | |
| Protection du programme utilisateur | protection par mot de passe | | |

1.4.4 CPU 314 IFM

Caractéristiques particulières

- Entrées/sorties intégrées (câblage par le biais d'un connecteur frontal 40 points)

Des informations détaillées sur le traitement des valeurs analogiques ainsi que sur le raccordement de capteurs de mesure et de charges/actionneurs sur les entrées/sorties analogiques figurent dans le Manuel de référence *Caractéristiques des modules*. Des exemples de câblage sont représentés dans les figures 1-14 et 1-15, page 1-58.

Carte mémoire

La CPU 314 IFM existe en 2 variantes : avec et sans logement pour carte mémoire.

- avec logement pour carte mémoire :
6ES7 314-5AE10-0AB0
- sans logement pour carte mémoire :
6ES7 314-5AE0x-0AB0

Fonctions intégrées de la CPU 314 IFM

| Fonctions intégrées | Explication |
|---------------------|---|
| Alarme de processus | Les entrées d'alarme sont des entrées paramétrées de sorte à déclencher une alarme du processus sur le front de signal correspondant. Pour utiliser les entrées TOR 126.0 à 126.3 en tant qu'entrées d'alarme, il faut les paramétrer en conséquence avec <i>STEP 7</i> . Nota : Afin de ne pas rallonger les temps de réponse aux alarmes de la CPU, il conviendrait d'accéder individuellement aux entrées analogiques de la CPU dans le programme utilisateur à l'aide de L PEW. L'accès à des doubles mots peut augmenter les temps d'accès jusqu'à 200 µs ! |
| Compteur | Ces fonctions spéciales sont proposées par la CPU 314 IFM comme alternative aux entrées TOR 126.0 à 126.3. La description de ces fonctions spéciales figure dans le manuel <i>Fonctions intégrées</i> . |
| Fréquencemètre | |
| Compteur A/B | |
| Positionnement | |
| CONT_C | L'exécution de cette fonction n'est pas liée à des entrées/sorties particulières de la CPU 314 IFM. La description de ces fonctions figure dans le manuel <i>Fonctions standard et fonctions système</i> . |
| CONT_S | |
| PULSEGEN | |

« Entrées d'alarme » de la CPU 314 IFM

Pour utiliser les entrées TOR 126.0 à 126.4 en tant qu'entrées d'alarme, il faut les paramétrer en conséquence avec *STEP 7* dans le cadre des paramètres de CPU.

Il faut alors tenir compte des particularités suivantes :

Ces entrées TOR n'ont qu'un très faible temps de retard. Cette entrée d'alarme permet au module de détecter des impulsions d'une longueur de seulement 10 à 50 μ s. Pour éviter que des impulsions perturbatrices ne déclenchent des alarmes, les câbles raccordés aux entrées d'alarme activées doivent être blindés.

Nota : la durée d'une impulsion provoquant une alarme doit être d'au moins 50 μ s.

Information de lancement pour l'OB 40

Le tableau 1-10 décrit les variables temporaires (TEMP) de l'OB 40 pour les « entrées d'alarme » de la CPU 314 IFM. La description de l'OB 40 d'alarme du processus figure dans le manuel de référence *Fonctions système et fonctions standard*.

Tableau 1-11 Information de lancement de l'OB 40 pour les entrées d'alarme des entrées/sorties intégrées

| Octet | Variable | Type de données | Description | |
|---------------|-----------------|-----------------|----------------|---|
| 6/7 | OB40_MDL_ADDR | MOT | B#16#7C | Adresse du module déclenchant l'alarme (ici : la CPU) |
| A partir de 8 | OB40_POINT_ADDR | DOUBLE MOT | cf. figure 1-9 | Signalisation des entrées intégrées à l'origine de l'alarme |

Signalisation des entrées d'alarme

La variable OB40_POINT_ADDR permet de lire les entrées d'alarme ayant déclenché une alarme du processus. La figure 1-9 indique la correspondance entre les entrées d'alarme et les bits du double mot.

Nota : en cas d'apparition très rapprochée ($< 100 \mu\text{s}$) d'alarmes issues de différentes entrées, il se peut que plusieurs bits soient simultanément à 1. Autrement dit, un démarrage de l'OB 40 peut être dû à plusieurs alarmes.

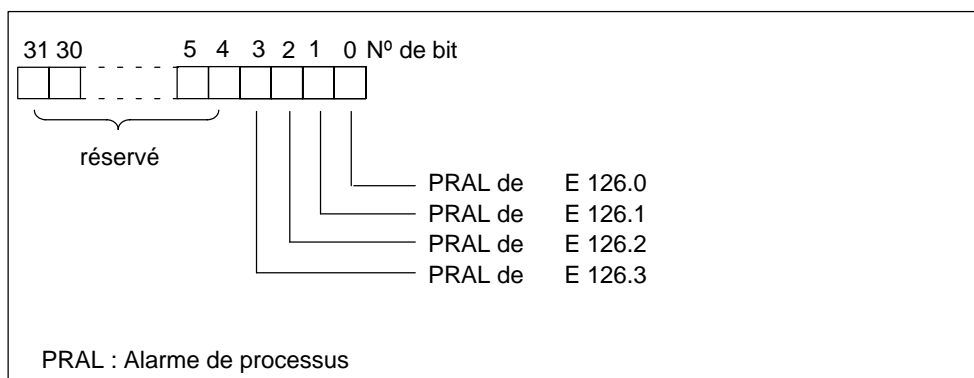


Figure 1-9 Signalisation des états des entrées d'alarme de la CPU 314 IFM

Vue de face de la CPU 314 IFM

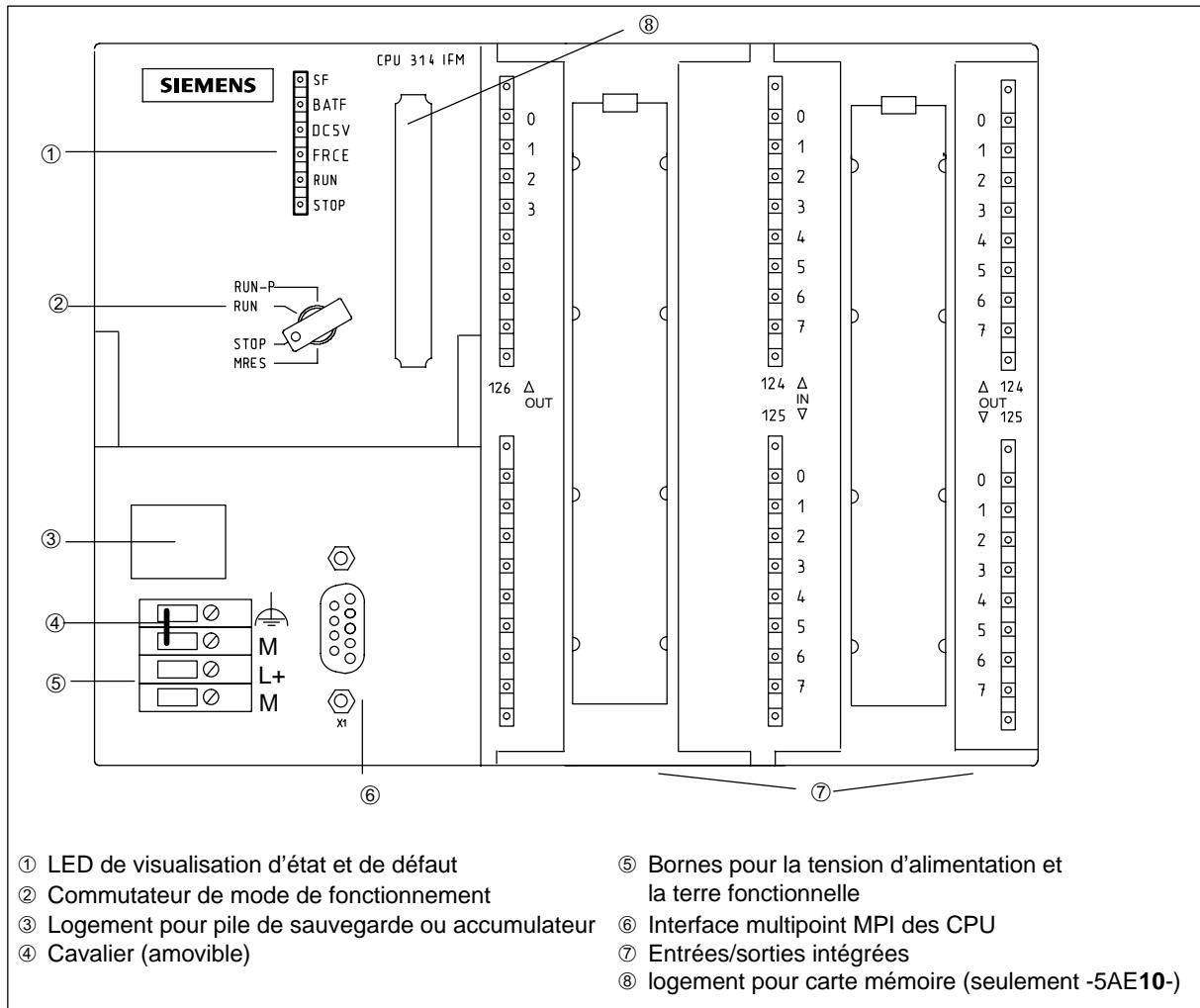


Figure 1-10 Vue de face de la CPU 314 IFM

Caractéristiques techniques de la CPU 314 IFM

| CPU et version | | | Zones de données et leur rémanence | |
|--|----------------------------------|---------|---|--|
| MLFB | 6ES7 314-...-0AB0 | -5AE03- | -5AE10- | |
| • Version du matériel | 01 | | 01 | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) |
| • Version du microprogramme | V 1.1.0 | | V 1.1.0 | Mémentos |
| • Pack de programmation correspondant | STEP 7 V5.0, Service Pack 3 | | | 2048 |
| Mémoire | | | | |
| Mémoire de travail | | | | |
| • Intégrée | 32 Ko | | 32 Ko | • Rémanence réglable |
| • Extensible | non | | non | de MB 0 à MB 143 |
| Mémoire de chargement | | | | |
| • Intégrée | 48 Ko de RAM 48 Ko de FE-PROM | | 48 Ko de RAM | • Par défaut |
| • FEPROM extensible | non | | jusqu'à 4 Mo | de MB 0 à MB 15 |
| • RAM extensible | non | | non | Mémentos de cadence |
| Sauvegarde | | | | |
| • Avec pile | oui | | | 8 (1 octet de memento) |
| • Sans pile | toutes les données | | | Blocs de données |
| | 144 octets | | | max. 127 (DB 0 réservé) |
| Temps de traitement | | | | |
| Temps de traitement pour | | | | |
| • Opérations en bit | min. 0,3 µs | | | • Taille |
| • Opérations en mot | min. 1 µs | | | max. 8 Ko |
| • Opérations arithmétiques sur nombres entiers | min. 2 µs | | | • Rémanence réglable |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 50 µs | | | max. 2 DB, 144 octets de données |
| Temps/compteurs et leur rémanence | | | | |
| compteurs S7 | | | | |
| | 64 | | | • Par défaut |
| • Rémanence réglable | Z 0 à Z 63 | | | pas de rémanence |
| • Par défaut | Z 0 à Z 7 | | | Données locales (non réglable) |
| • Plage de comptage | 0 à 999 | | | 1536 octets |
| Compteurs CEI | | | | |
| | oui | | | • Par classe de priorité |
| • Type | SFB | | | 256 octets |
| Temps S7 | | | | |
| | 128 | | | |
| • Rémanence réglable | de T 0 à T 7 | | | |
| • Par défaut | aucune temporisation rémanente | | | |
| • Plage de temps | 10 ms à 9990 s | | | |
| Temporisations CEI | | | | |
| | oui | | | |
| • Type | SFB | | | |
| | | | Blocs | |
| | | | OB | |
| | | | voir liste des opérations | |
| | | | • Taille | |
| | | | max. 8 Ko | |
| | | | Profondeur d'imbrication | |
| | | | • Par classe de priorité | |
| | | | 8 | |
| | | | • Supplémentaire à l'intérieur d'un OB d'erreur | |
| | | | 4 | |
| | | | FB | |
| | | | 128 | |
| | | | • Taille | |
| | | | max. 8 Ko | |
| | | | FC | |
| | | | 128 | |
| | | | • Taille | |
| | | | max. 8 Ko | |
| | | | Zones d'adresses (entrées/sorties) | |
| | | | Zone d'adresses de périphérie | |
| | | | • Numérique | |
| | | | 0 à 123/0 à 123 | |
| | | | – Intégrée | |
| | | | 124 à 127/124, 125 | |
| | | | • Analogique | |
| | | | 256 à 751/256 à 751 | |
| | | | – Intégrée | |
| | | | 128 à 135/128, 129 | |
| | | | Mémoire image (non réglable) | |
| | | | 128 octets/128 octets | |
| | | | Voies numériques | |
| | | | max. 992+20 intégré/ max. 992+16 intégré | |
| | | | Voies analogiques | |
| | | | max. 248+4 intégré/ 124+1 intégré | |

| Configuration | | Fonctions de communication | |
|--|---|---|---|
| Profilé-support | max. 4 | communication PG/OP | oui |
| Modules par profilé-support | max. 8 ; dans le profilé-support 3 max. 7 | Communication par données globales | oui |
| Nombre de maîtres DP | | <ul style="list-style-type: none"> ● Nombre des paquets GD <ul style="list-style-type: none"> – Emetteur 1 – Récepteur 1 ● Taille des paquets GD <ul style="list-style-type: none"> – dont cohérents 8 octets | |
| <ul style="list-style-type: none"> ● Intégré aucun ● Via CP 1 | | Communication de base S7 | oui |
| Fonctions de signalisation S7 | | <ul style="list-style-type: none"> ● Données utiles par tâche <ul style="list-style-type: none"> – dont cohérents 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV | |
| Blocs S d'alarme actives en même temps | max. 40 | Communication S7 | oui (serveur) |
| Heure | | <ul style="list-style-type: none"> ● Données utiles par tâche <ul style="list-style-type: none"> – dont cohérentes 32 octets | |
| Horloge | oui | Communication de base S5 | oui (via CP et FC chargeable) |
| <ul style="list-style-type: none"> ● Tamponné oui ● Précision cf. chap 1.1.6 | | <ul style="list-style-type: none"> ● Données utiles par tâche <ul style="list-style-type: none"> – dont cohérentes en fonction du CP | |
| Compteur d'heures de fonctionnement | 1 | Communication standard | oui (via FC et FC chargeable) |
| <ul style="list-style-type: none"> ● Numéro 0 ● Plage de valeurs 0 à 32767 heures ● Granularité 1 heure ● Rémanent oui | | <ul style="list-style-type: none"> ● Données utiles par tâche <ul style="list-style-type: none"> – dont cohérents en fonction du CP | |
| Synchronisation horaire | oui | Nombre de ressources de liaison | 12 pour communication PG/OP/de base S7/S7 |
| <ul style="list-style-type: none"> ● dans l'AS maître ● sur MPI maître/esclave | | <ul style="list-style-type: none"> ● Réserve pour <ul style="list-style-type: none"> – Communication PG réglable pré-réglé max. 11 de 1 à 11 – Communication OP réglable pré-réglé max. 11 de 1 à 11 – Communication de base S7 réglable pré-réglé max. 8 de 0 à 8 | |
| Fonctions de test et de mise en service | | Interfaces | |
| Etat/forçage de variables | oui | 1ère interface | |
| <ul style="list-style-type: none"> ● Variable entrées, sorties, mémentos, DB, temps, compteurs ● nombre <ul style="list-style-type: none"> – Etat de variables max. 30 – Forçage de variables max. 14 | | Fonctionnalités | |
| Forçage permanent | oui | <ul style="list-style-type: none"> ● MPI oui ● Maître DP non ● Esclave DP non ● Séparation galvanique non | |
| <ul style="list-style-type: none"> ● Variable entrées, sorties ● nombre max. 10 | | | |
| Etat bloc | oui | | |
| Pas unique | oui | | |
| Point d'arrêt | 2 | | |
| Tampon de diagnostic | oui | | |
| <ul style="list-style-type: none"> ● nombre d'entrées (non réglable) 100 | | | |

| | | | |
|--|-------------------------------------|---|--|
| MPI | | Alimentation PG sur MPI (15 à 30 V cc) | max. 200 mA |
| <ul style="list-style-type: none"> ● Services – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) ● Vitesses de transmission 19,2 ; 187,5 kbauds | | Puissance dissipée | typ 16 W |
| Dimensions | | Pile | oui |
| Cotes de montage L × H × P (mm) | 160 × 125 × 130 | <ul style="list-style-type: none"> ● Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an ● Autonomie de la pile à 25° C env. 5 ans | |
| Poids | 0,9 kg environ | Accumulateur | oui |
| Programmation | | <ul style="list-style-type: none"> ● Durée de sauvegarde de l'horloge – entre 0 et 25° C 4 semaines environ – à 40° C 3 semaines environ – à 60° C 1 semaine environ ● Temps de charge de l'accumulateur 1 heure environ | |
| Langage de programmation | STEP 7 | Entrées/sorties intégrées | |
| Jeu d'opérations | voir liste des opérations | Adresses des | |
| Niveaux de parenthèses | 8 | <ul style="list-style-type: none"> ● Entrées TOR E 124.0 à E 127.7 ● Sorties TOR A 124.0 à A 127.7 ● Entrées analogiques PEW 128 à PEW 134 ● Sorties analogiques PAW 128 | |
| Fonctions système (SFC) | voir liste des opérations | Fonctions intégrées | |
| Blocs fonctionnels système (SFB) | voir liste des opérations | Compteur | 1 ou 2, 2 comparaisons en fonction de la direction (voir manuel <i>Fonctions intégrées</i>) |
| Protection du programme utilisateur | protection par mot de passe | Fréquencemètre | à max. 10 kHz (voir manuel <i>Fonctions intégrées</i>) |
| Tensions, courants | | Positionnement | 1 voie (voir manuel <i>Fonctions intégrées</i>) |
| Tension d'alimentation | 24 V cc | | |
| <ul style="list-style-type: none"> ● Plage admissible 20,4 à 28,8 V | | | |
| Consommation (en marche à vide) | typ. 1,0 A | | |
| Courant d'appel à l'enclenchement | typ. 8 A | | |
| $I^2 t$ | 0,4 A ² s | | |
| Protection externe des conducteurs de l'alimentation (conseillée) | petit disjoncteur ; 2 A type B ou C | | |

Caractéristiques des entrées/sorties intégrées de la CPU 314 IFM

Tableau 1-12 Caractéristiques des entrées/sorties intégrées de la CPU 314 IFM

| entrées/sorties | Propriétés | |
|---------------------|--|--|
| Entrées analogiques | <ul style="list-style-type: none"> • Entrées de tension ± 10 V • Entrées de courant ± 20 mA • Résolution 11 bits + signe • Séparation galvanique | Toutes les indications nécessaires sur <ul style="list-style-type: none"> • la représentation des valeurs analogiques et • le raccordement de capteurs de mesure ainsi que de charges/d'actionneurs aux entrées/sorties analogiques figurent dans le manuel de référence <i>Caractéristiques des modules</i> . |
| Sortie analogique | <ul style="list-style-type: none"> • Sortie de tension ± 10 V • Sortie de courant ± 20 mA • Résolution 11 bits + signe • Séparation galvanique | |
| Entrées TOR | Entrées spéciales (E 126.0 à E 126.3) <ul style="list-style-type: none"> • Fréquence d'entrée jusqu'à 10 kHz • Sans séparation galvanique | Entrées « standard » <ul style="list-style-type: none"> • Séparation galvanique |
| | <ul style="list-style-type: none"> • Tension d'entrée nominale 24 V cc • Convient pour des commutateurs et des détecteurs de proximité 2 fils (BERO) | |
| Sorties TOR | <ul style="list-style-type: none"> • Courant de sortie 0,5 A • Tension nominale de charge 24 V cc • Séparation galvanique • Convient pour des électrovannes et des contacteurs à courant continu | |

Caractéristiques techniques des entrées analogiques de la CPU 314 IFM

| Caractéristiques spécifiques du module | | Réjection des parasites, limites d'erreur (suite) | |
|--|---|--|---|
| Nombre d'entrées | 4 | Limite d'erreur de base (limite d'erreur pratique à 25 °C, rapportée à la plage d'entrée) | |
| Longueur de câble | | <ul style="list-style-type: none"> entrée de tension entrée de courant | <ul style="list-style-type: none"> ± 0,9 % ± 0,8 % |
| <ul style="list-style-type: none"> blindé | max. 100 m | Erreur de température (rapportée à la plage d'entrée) | |
| Tensions, courants, potentiels | | Erreur de linéarité (rapportée à la plage d'entrée) | |
| Séparation galvanique | | Répétabilité (en régime établi à 25 °C, rapportée à la plage d'entrée) | |
| <ul style="list-style-type: none"> entre voies et bus interne | oui | ± 0,01 %/K | |
| Différence de potentiel admissible | | ± 0,06 % | |
| <ul style="list-style-type: none"> entre entrées et M_{ANA} (U_{CM}) entre M_{ANA} et M_{intern} (U_{ISO}) | 1,0 V cc 75 V cc 60 V ca | | |
| Tension d'essai d'isolement | 500 V cc | Etats, alarmes, diagnostics | |
| Formation de la valeur analogique | | Alarmes | aucune |
| Principe de mesure | Codage de la valeur actuelle (approximations successives) | Fonctions de diagnostic | aucune |
| Temps de conversion/résolution (par voie) | | Caractéristiques pour la sélection d'un capteur | |
| <ul style="list-style-type: none"> Temps de conversion de base Résolution (y compris plage de dépassement) | 100 µs 11 bits + signe | Etendues d'entrée (valeurs nominales) / Résistance d'entrée | |
| Réjection des parasites, limites d'erreur | | <ul style="list-style-type: none"> Tension Courant | <ul style="list-style-type: none"> ± 10 V/50 kΩ ± 20 mA/105,5 Ω |
| Réjection des parasites | | Tension d'entrée admissible pour entrée de tension (limite de destruction) | |
| <ul style="list-style-type: none"> Bruit en mode commun (U_{CM} < 1,0 V) | > 40 dB | max. 30 V en permanence ; 38 V pendant max. 1 s (rapport d'impulsion 1:20) | |
| Diaphonie entre les entrées | > 60 dB | Courant d'entrée admissible pour entrée de courant (limite de destruction) | |
| Limite d'erreur pratique (sur toute la plage de température, rapportée à l'étendue d'entrée) | | 34 mA | |
| <ul style="list-style-type: none"> Entrée de tension Entrée de courant | ± 1,0 % ± 1,0 % | Raccordement des capteurs de signaux | |
| | | possible | |
| | | <ul style="list-style-type: none"> pour mesure de tension pour mesure de courant | |
| | | impossible | |
| | | comme transducteur de mesure 2 fils | |
| | | possible | |
| | | comme transducteur de mesure 4 fils | |

Caractéristiques techniques de la sortie analogique de la CPU 314 IFM

| Caractéristiques spécifiques du module | Etats, alarmes ; diagnostics |
|--|---|
| Nombre de sorties 1 Longueur de câble • blindé max. 100 m | Alarmes aucune Fonctions de diagnostic aucune |
| Tensions, courants, potentiels | Caractéristiques pour la sélection d'un capteur |
| Séparation galvanique • entre voie et bus interne oui Différence de potentiel admissible • entre M_{ANA} et M_{intern} (U _{ISO}) 75 V cc 60 V ca Tension d'essai d'isolement 500 V cc | Etendues de sortie (valeurs nominales) • Tension ± 10 V • Courant ± 20 mA Résistance de charge • pour sortie de tension min. 2,0 k Ω charge capacitive max. 0,1 μ F • pour sortie de courant max. 300 Ω charge inductive max. 0,1 mH |
| Formation de la valeur analogique | Sortie de tension • Protection contre les courts-circuits oui max. 40 mA • Courant de court-circuit Sortie de courant • Tension en marche à vide max. 16 V |
| Résolution (y compris plage de dépassement) 11 bits + signe Temps de conversion 40 μ s Temps d'établissement • pour charge ohmique 0,6 ms • pour charge capacitive 1,0 ms • pour charge inductive 0,5 ms Commutation de valeurs de remplacement non | Limite de destruction face à des courants/tensions appliqués de l'extérieur • Tensions à la sortie par rapport à M_{ANA} max. ± 15 V durablement ; ± 15 V pendant max. 1 s (rapport d'impulsion 1:20) • Courant max. 30 mA |
| Réjection des parasites, limites d'erreur | Raccordement des actionneurs • pour sortie de tension montage 2 fils possible montage 4 fils pas possible • pour sortie de courant montage 2 fils possible |
| Limite d'erreur pratique (sur toute la plage de température, rapportée à l'étendue de sortie) $\pm 1,0$ % • Sortie de tension $\pm 1,0$ % • Sortie de courant Limite d'erreur de base (limite d'erreur pratique à 25 °C, rapportée à la plage de sortie) $\pm 0,8$ % • Sortie de tension $\pm 0,9$ % • Sortie de courant Erreur de température (rapportée à l'étendue de sortie) $\pm 0,01$ %/K Erreur de linéarité (rapportée à l'étendue de sortie) $\pm 0,06$ % Répétabilité (en régime établi à 25 °C, rapportée à la plage de sortie) $\pm 0,05$ % Ondulation de sortie ; plage 0 à 50 kHz (rapportée à la plage de sortie) $\pm 0,05$ % | |

Caractéristiques techniques des entrées spéciales de la CPU 314 IFM

| Caractéristiques spécifiques du module | | Caractéristiques pour la sélection d'un capteur | |
|--|----------------------|--|--|
| Nombre d'entrées | 4 E 126.0 à 126.3 | Tension d'entrée | |
| Longueur de câble | | <ul style="list-style-type: none"> valeur nominale pour signal « 1 » | 24 V cc 11 à 30 V ou 18 à 30 V pour codeur rotatif incrémental pour la fonction intégrée « Positionnement » |
| <ul style="list-style-type: none"> blindé | max. 100 m | <ul style="list-style-type: none"> pour signal « 0 » | -3 à 5 V |
| Tensions, courants, potentiels | | Courant d'entrée | |
| Nombre d'entrées pouvant être commandées simultanément | 4 | <ul style="list-style-type: none"> pour signal « 1 » | typ. 6,5 mA |
| <ul style="list-style-type: none"> Montage horizontal jusqu'à 60 °C Montage vertical jusqu'à 40 °C | 4 | Temps de retard d'entrée | |
| | | <ul style="list-style-type: none"> de « 0 » à « 1 » de « 1 » à « 0 » | < 50 µs (typ. 17 µs) < 50 µs (typ. 20 µs) |
| Etats, alarmes ; diagnostics | | Caractéristique d'entrée | selon CEI 1131, type 2 |
| Visualisation d'état | LED verte par voie | Raccordement de détecteurs BERO 2 fils | possible max. 2 mA |
| Alarmes | | <ul style="list-style-type: none"> Courant de repos admissible | |
| <ul style="list-style-type: none"> Alarme de processus | paramétrable | | |
| Fonctions de diagnostic | aucune | | |
| | | Temps, fréquence | |
| | | Temps de mise en forme pour | |
| | | <ul style="list-style-type: none"> Traitement d'alarme | max. 1,2 ms |
| | | Fréquence d'entrée | ≤ 10 kHz |

Caractéristiques techniques des entrées TOR de la CPU 314 IFM

| Caractéristiques spécifiques du module | | Etats, alarmes ; diagnostics | |
|--|-------------|---|------------------------|
| Nombre d'entrées | 16 | Visualisation d'état | LED verte par voie |
| Longueur de câble | | Alarmes | aucune |
| <ul style="list-style-type: none"> • non blindé | max. 600 m | Fonctions de diagnostic | aucune |
| <ul style="list-style-type: none"> • blindé | max. 1000 m | Caractéristiques pour la sélection d'un capteur | |
| Tensions, courants, potentiels | | Tension d'entrée | |
| Tension de charge nominale L+ | 24 V cc | <ul style="list-style-type: none"> • Valeur nominale | 24 V cc |
| <ul style="list-style-type: none"> • protection contre les inversions de polarité | oui | <ul style="list-style-type: none"> • Pour signal « 1 » | 11 à 30 V |
| <ul style="list-style-type: none"> • Pour signal « 0 » | | | -3 à 5 V |
| Nombre d'entrées pouvant être commandées simultanément | 16 | Courant d'entrée | |
| <ul style="list-style-type: none"> • Montage horizontal jusqu'à 60 °C | 16 | <ul style="list-style-type: none"> • Pour signal « 1 » | typ. 7 mA |
| <ul style="list-style-type: none"> • Montage vertical jusqu'à 40 °C | 16 | Temps de retard d'entrée | |
| Séparation galvanique | | <ul style="list-style-type: none"> • de « 0 » à « 1 » | 1,2 à 4,8 ms |
| <ul style="list-style-type: none"> • entre voies et bus interne | oui | <ul style="list-style-type: none"> • de « 1 » à « 0 » | 1,2 à 4,8 ms |
| Différence de potentiel admissible | 75 V cc | Caractéristique d'entrée | selon CEI 1131, type 2 |
| <ul style="list-style-type: none"> • entre différents circuits | 60 V ca | Raccordement de détecteurs BERO 2 fils | possible |
| Tension d'essai d'isolement | 500 V cc | <ul style="list-style-type: none"> • Courant de repos admissible | max. 2 mA |
| Consommation | | | |
| <ul style="list-style-type: none"> • sur la tension d'alimentation L+ | max. 40 mA | | |

Caractéristiques techniques des sorties TOR de la CPU 314 IFM

Particularités

L'enclenchement de la tension d'alimentation génère une impulsion au niveau des sorties TOR ! Cette impulsion peut s'élever à environ 50 μ s à l'intérieur de la zone admissible du courant de sortie. Il convient donc de ne pas utiliser les sorties TOR pour la commande de compteurs rapides.

| Caractéristiques spécifiques du module | | Caractéristiques pour la sélection d'un capteur | |
|--|--------------------|--|---|
| Nombre de sorties | 16 | Tension de sortie | |
| Longueur de câble | | • pour signal « 1 » | min. L+ (– 0,8 V) |
| • non blindé | max. 600 m | Courant de sortie | |
| • blindé | max. 1000 m | • pour signal « 1 » | |
| Tensions, courants, potentiels | | Valeur nominale | 0,5 A |
| Tension de charge nominale L+ | 24 V cc non | Plage admissible | 5 mA à 0,6 A |
| • Protection contre les inversions de polarité | | • pour signal « 0 » (courant résiduel) | max. 0,5 mA |
| Courant total des sorties (par groupe) | | Plage de résistance de charge | 48 Ω à 4 k Ω |
| • Montage horizontal jusqu'à 40 °C | max. 4 A | Charge de lampe | max. 5 W |
| • Montage horizontal jusqu'à 60 °C | max. 2 A | Montage en parallèle de 2 sorties | |
| • Montage vertical jusqu'à 40 °C | max. 2 A | • pour commande redondante d'une charge | possible, uniquement sorties du même groupe pas possible |
| Séparation galvanique | | • pour une augmentation de la puissance | |
| • entre voies et bus interne | oui | Commande d'une entrée TOR | possible |
| • entre les voies par groupes de | 8 | Fréquence de commutation | |
| Différence de potentiel admissible | 75 V cc | • pour charge ohmique | max. 100 Hz |
| • entre différents circuits | 60 V ca | • pour charge inductive selon CEI 947-5-1, DC 13 | max. 0,5 Hz max. 100 Hz |
| Tension d'essai d'isolement | 500 V cc | • pour charge de lampes | |
| Consommation | | Limitation (interne) des surtensions inductives de coupure | typ. L+ (– 48 V) |
| • sur la tension d'alimentation L+ (sans charge) | max. 100 mA | Protection de la sortie contre les courts-circuits | oui, cadencement électronique |
| Etats, alarmes ; diagnostics | | • Seuil de réponse | typ. 1 A |
| Visualisation d'état | LED verte par voie | | |
| Alarmes | aucune | | |
| Fonctions de diagnostic | aucune | | |

Schéma de raccordement de la CPU 314 IFM

La figure 1-11 représente le schéma de branchement de la CPU 314 IFM.

Les entrées/sorties intégrées de la CPU seront raccordées par le biais de deux connecteurs frontaux 40 points (référence : 6ES7 392-1AM00-0AA0).

Du fait de leur faible retard d'entrée, les entrées TOR 126.0 à 126.3 devront toujours être raccordées avec des câbles blindés.



Avertissement

Une erreur de câblage aux sorties analogiques peut détruire la périphérie analogique intégrée de la CPU ! (p. ex. par un raccordement intempestif des entrées d'alarme sur la sortie analogique).

La sortie analogique de la CPU ne résiste à la destruction que jusqu'à 15 V (sortie contre M_{ANA}).

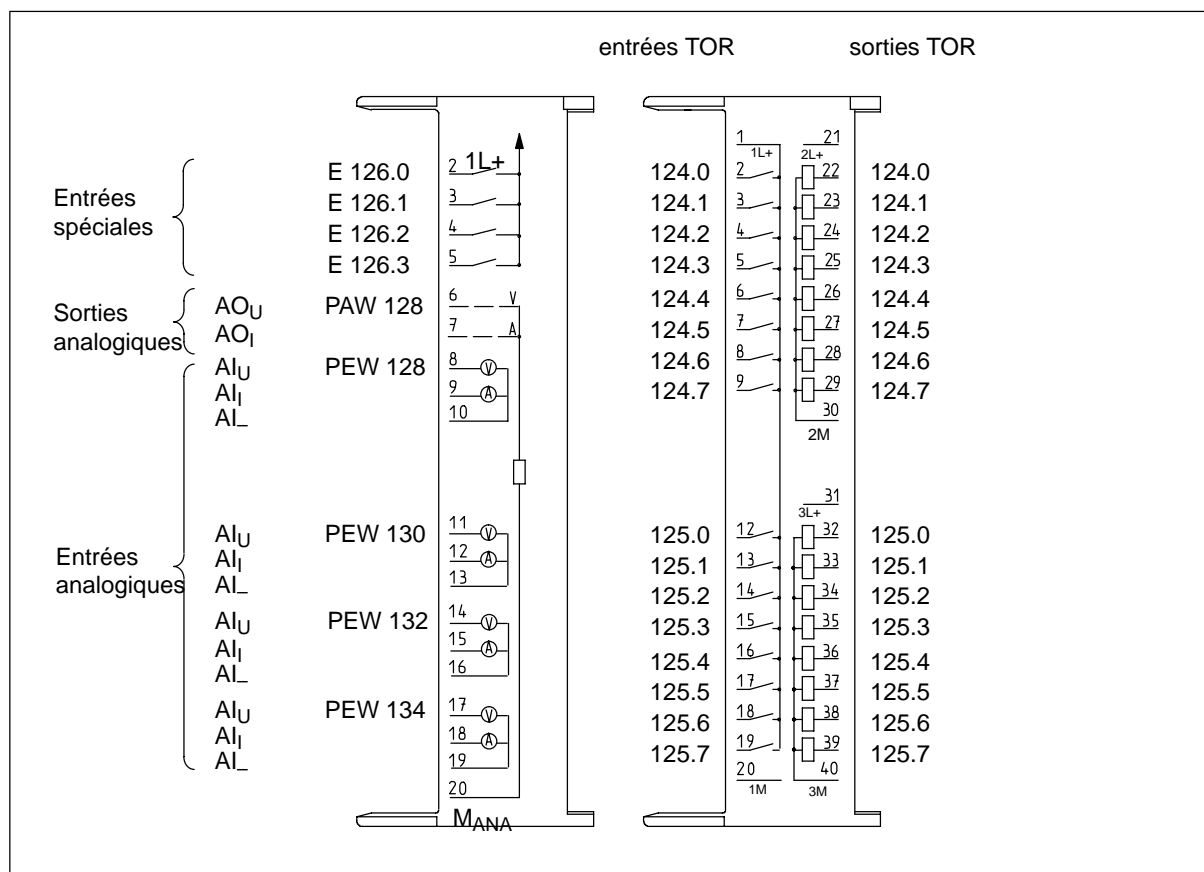


Figure 1-11 Schéma de raccordement de la CPU 314 IFM

Schéma de principe de la CPU 314 IFM

Les figures 1-12 et 1-13 représentent les schémas de principe des entrées/sorties intégrées de la CPU 314 IFM.

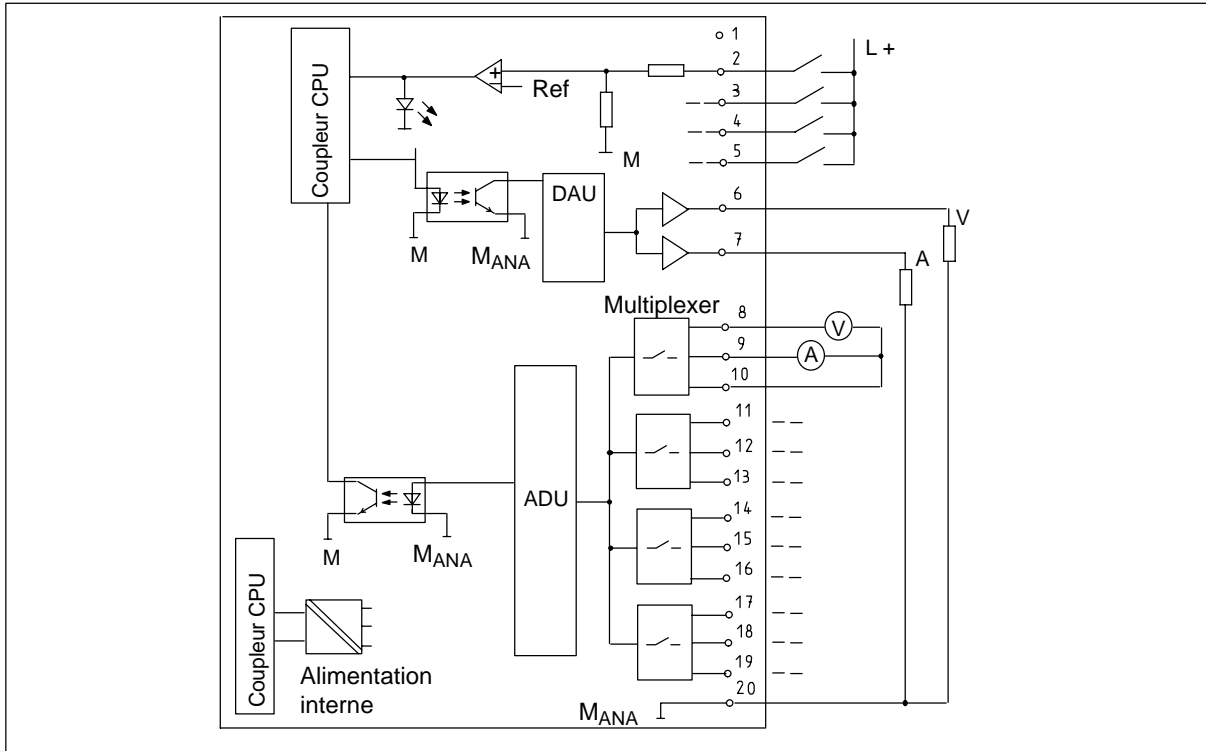


Figure 1-12 Schéma de principe de la CPU 314 IFM (entrées spéciales et entrées/sorties analogiques)

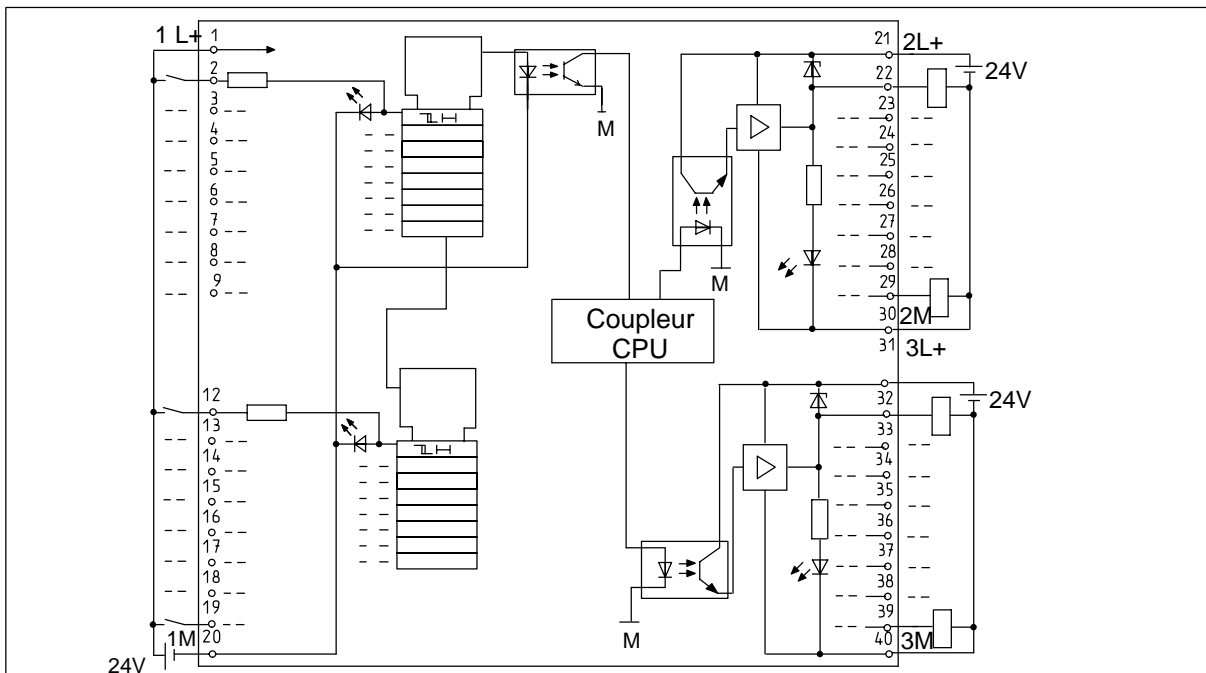


Figure 1-13 Schéma de principe de la CPU 314 IFM (entrées/sorties TOR)

Câblage des entrées analogiques

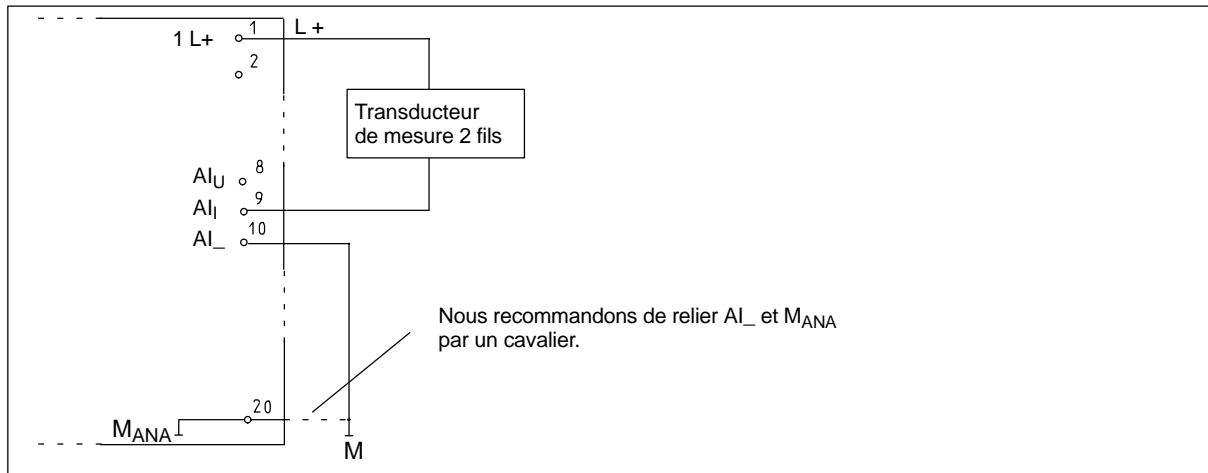


Figure 1-14 Câblage des entrées analogiques de la CPU 314 IFM avec un transducteur de mesure 2 fils

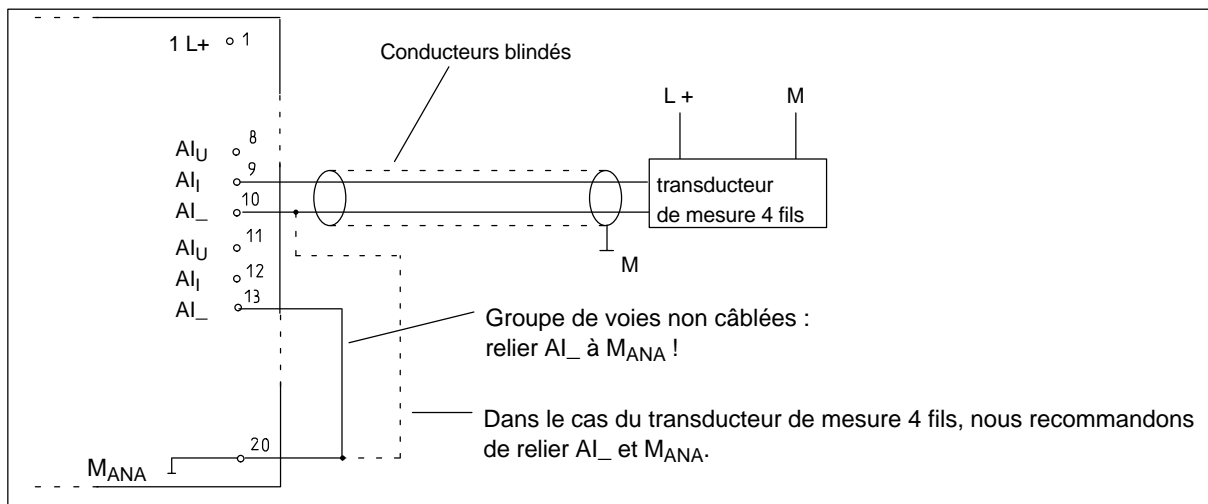


Figure 1-15 Câblage des entrées analogiques de la CPU 314 IFM avec un transducteur de mesure 4 fils

1.4.5 CPU 315

Caractéristiques techniques de la CPU 315

| | | | |
|--|--|--|--|
| CPU et version | | Zones de données et leur rémanence | |
| MLFB | 6ES7 315-5AF03-0AB0 | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) | 4736 octets |
| • Version du matériel | 01 | Mémentos | 2048 |
| • Version du microprogramme | V 1.1.0 | • Rémanence réglable | de MB 0 à MB 255 |
| • Pack de programmation correspondant | STEP 7 V 5.0 ; Service Pack 03 | • Par défaut | de MB 0 à MB 15 |
| Mémoire | | Mémentos de cadence | 8 (1 octet de memento) |
| Mémoire de travail | | Blocs de données | max. 255 (DB 0 réservé) |
| • Intégrée | 48 Ko | • Taille | max. 16 Ko |
| • Extensible | non | • Rémanence réglable | max. 8 DB, 4096 octets de données au total |
| Mémoire de chargement | | • Par défaut | pas de rémanence |
| • Intégrée | RAM 80 Ko | Données locales (non réglable) | max. 1536 octets |
| • FEPRM extensible | jusqu'à 4 Mo | • par classe de priorité | 256 octets |
| • RAM extensible | non | Blocs | |
| Sauvegarde | | OB | voir liste des opérations |
| • avec pile | toutes les données | • Taille | max. 16 Ko |
| • sans pile | 4736 octets, paramétrable, (données, mémentos, temporisations) | Profondeur d'imbrication | |
| Temps de traitement | | • Par classe de priorité | 8 |
| Temps de traitement pour | | • Supplémentaire à l'intérieur d'un OB d'erreur | 4 |
| • Opérations en bit | min. 0,3 µs | FB | max. 192 |
| • Opérations en mot | min. 1 µs | • Taille | max. 16 Ko |
| • Opérations arithmétiques sur nombres entiers | min. 2 µs | FC | max. 192 |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 50 µs | • Taille | max. 16 Ko |
| Temps/compteurs et leur rémanence | | Zones d'adresses (entrées/sorties) | |
| compteurs S7 | 64 | Zone d'adresses de périphérie | |
| • Rémanence réglable | Z 0 à Z 63 | numérique/analogique | 1 Ko/1 Ko (adressage libre) |
| • Par défaut | Z 0 à Z 7 | Mémoire image (non réglable) | 128 octets/128 octets |
| • Plage de comptage | 0 à 999 | Voies numériques | max. 1024/1024 |
| Compteurs CEI | oui | Voies analogiques | max. 256/128 |
| • type | SFB | | |
| Temps S7 | 128 | | |
| • Rémanence réglable | de T 0 à T 127 | | |
| • Par défaut | aucune temporisation rémanente | | |
| • Plage de temps | 10 ms à 9990 s | | |
| Temporisations CEI | oui | | |
| • Type | SFB | | |

| Configuration | | Fonctions de communication | |
|--|--|--------------------------------------|---|
| Profilé-support | max. 4 | communication PG/OP | oui |
| Modules par profilé-support | max. 8 | Communication par données globales | oui |
| Nombre de maîtres DP | | • Nombre des paquets GD | |
| • Intégré | aucun | – émetteur | 1 |
| • Via CP | 1 | – récepteur | 1 |
| Fonctions de signalisation S7 | | • Taille des paquets GD | max. 22 octets |
| Blocs S d'alarme actives en même temps | 50 | – dont cohérents | 8 octets |
| Heure | | Communication de base S7 | oui |
| Horloge | oui | • Données utiles par tâche | max. 76 octets |
| • Tamponnée | oui | – dont cohérentes | 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV |
| • Précision | cf. chap.1.1.6 | Communication S7 | oui (serveur) |
| Compteur d'heures de fonctionnement | 1 | • Données utiles par tâche | max. 160 octets |
| • Numéro | 0 | – dont cohérentes | 32 octets |
| • Plage de valeurs | 0 à 32767 heures | Communication de base S5 | oui (via CP et FC chargeable) |
| • Granularité | 1 heure | • Données utiles par tâche | en fonction du CP |
| • Rémanent | oui | – dont cohérentes | en fonction du CP |
| Synchronisation horaire | oui | Communication standard | oui (via CP et FC chargeable) |
| • Dans l'AS | maître | • Données utiles par tâche | en fonction du CP |
| • Sur MPI | maître/esclave | – dont cohérentes | en fonction du CP |
| Fonctions de test et de mise en service | | Nombre de ressources de liaison | 12 pour communication PG/OP/de base S7/S7 |
| Etat/forçage de variables | oui | • Réserve pour | |
| • Variable | entrées, sorties, mémentos, DP, temps, compteurs | – Communication PG réglable | max. 11 de 1 à 11 |
| • Nombre | | – Communication OP réglable | max. 11 de 1 à 11 |
| – Etat de variables | max. 30 | – Communication de base S7 réglable | max. 8 de 0 à 8 |
| – Forçage de variables | max. 14 | – Communication de base S7 pré-réglé | 8 |
| Forçage permanent | oui | Interfaces | |
| • Variable | entrées, sorties | 1ère interface | |
| • Nombre | max. 10 | Fonctionnalités | |
| Etat bloc | oui | • MPI | oui |
| Pas unique | oui | • Maître DP | non |
| Point d'arrêt | 2 | • Esclave DP | non |
| Tampon de diagnostic | oui | • Séparation galvanique | non |
| • Nombre d'entrées (non réglable) | 100 | | |

| MPI | | Tensions, courants | |
|--|-----------------------------|--|--|
| <ul style="list-style-type: none"> • Services <ul style="list-style-type: none"> – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) • Vitesses de transmission 19,2 ; 187,5 kbauds | | Tension d'alimentation 24 V cc <ul style="list-style-type: none"> • Plage admissible 20,4 à 28,8 V Consommation (en marche à vide) typ. 7,0 A Courant d'appel à l'enclenchement typ. 8 A $I^2 t$ 0,4 A ² s Protection externe des conducteurs de l'alimentation (conseillée) petit disjoncteur ; 2 A type B ou C Alimentation PG sur MPI (15 à 30 V cc) max. 200 mA Puissance dissipée typ. 8 W Pile oui <ul style="list-style-type: none"> • Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an • Autonomie de la pile à 25° C env. 5 ans Accumulateur oui <ul style="list-style-type: none"> – entre 0 et 25° C 4 semaines environ – à 40° C 3 semaines environ – à 60° C 1 semaine environ <ul style="list-style-type: none"> • Temps de charge de l'accumulateur 1 heure environ | |
| Dimensions | | | |
| Cotes de montage L × H × P (mm) | 80 × 125 × 130 | | |
| Poids | 0,53 kg environ | | |
| Programmation | | | |
| Langage de programmation | STEP 7 | | |
| Jeu d'opérations | voir liste des opérations | | |
| Niveaux de parenthèses | 8 | | |
| Fonctions système (SFC) | voir liste des opérations | | |
| Blocs fonctionnels système (SFB) | voir liste des opérations | | |
| Protection du programme utilisateur | protection par mot de passe | | |

1.4.6 CPU 315-2 DP

Maître DP ou esclave DP

La CPU 315-2 DP peut être utilisée avec sa 2ème interface (interface PROFIBUS DP) soit comme maître DP, soit comme esclave DP dans un réseau PROFIBUS DP.

Une description détaillée des propriétés PROFIBUS DP de la CPU 315-2 DP se trouve au chapitre 2.

Caractéristiques techniques de la CPU 315-2 DP

| | | | |
|--|--------------------------------|--|------------------------------------|
| CPU et version | | Temps S7 | 128 |
| MLFB | 6ES7 315-2AF03-0AB0 | • Rémanence réglable | de T 0 à T 127 |
| • Version du matériel | 01 | • Par défaut | aucune temporisation rémanente |
| • Version du microprogramme | V 1.1.0 | • Plage de temps | 10 ms à 9990 s |
| • Pack de programmation correspondant | STEP 7 V 5.0 ; Service Pack 03 | Temporisations CEI | oui |
| Mémoire | | • Type | SFB |
| Mémoire de travail | | Zones de données et leur rémanence | |
| • intégrée | 64 Ko | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) | 4736 octets |
| • extensible | non | Mémentos | 2048 |
| Mémoire de chargement | | • Rémanence réglable | de MB 0 à MB 255 |
| • intégrée | RAM 96 Ko | • Par défaut | de MB 0 à MB 15 |
| • FEPRM extensible | jusqu'à 4 Mo | Mémentos de cadence | 8 (1 koctet de memento) |
| • RAM extensible | non | Blocs de données | max. 255 (DB 0 réservé) |
| Sauvegarde | | • Taille | max. 16 Ko |
| • avec pile | toutes les données | • Rémanence réglable | 8 DB ; max. 4096 octets de données |
| • sans pile | 4736 octets | • Par défaut | pas de rémanence |
| Temps de traitement | | Données locales (non réglable) | max. 1536 octets |
| Temps de traitement pour | | • Par classe de priorité | 256 octets |
| • Opérations en bit | min. 0,3 µs | Blocs | |
| • Opérations en mot | min. 1 µs | OB | voir liste des opérations |
| • Opérations arithmétiques sur nombres entiers | min. 2 µs | • Taille | max. 16 Ko |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 50 µs | Profondeur d'imbrication | |
| Temps/compteurs et leur rémanence | | • Par classe de priorité | 8 |
| Compteurs S7 | 64 | • Supplémentaire à l'intérieur d'un OB d'erreur | 4 |
| • Rémanence réglable | Z 0 à Z 63 | FB | max. 192 |
| • Par défaut | Z 0 à Z 7 | • Taille | max. 16 Ko |
| • Plage de comptage | 0 à 999 | FC | max. 192 |
| Compteurs CEI | oui | • Taille | max. 16 Ko |
| • Type | SFB | | |

| | | | |
|--|--|---|---|
| Zones d'adresses (entrées/sorties) | | Forçage permanent | oui |
| Zone d'adresses de périphérie numérique/analogique | 1 Ko/1 Ko (adressage libre) | • Variable | entrées, sorties |
| • dont décentralisé | 1 Ko/1 Ko | • Nombre | max. 10 |
| Mémoire image (non réglable) | 128/128 octets | Etat bloc | oui |
| Voies numériques | max. 8192 (moins 1 octet pour adresse de diagnostic pour chaque esclave DP)/8192 | Pas unique | oui |
| • dont centralisées | max. 1024/1024 | Point d'arrêt | 2 |
| Voies analogiques | max. 512 (moins 1 octet adresse de diagnostic par esclave DP)/512 | Tampon de diagnostic | oui |
| • dont centralisées | max. 256/128 | • Nombre d'entrées (non réglable) | 100 |
| Configuration | | Fonctions de communication | |
| Profilé-support | max. 4 | communication PG/OP | oui |
| Modules par profilé-support | max. 8 | Communication par données globales | oui |
| Nombre de maîtres DP | | • Nombre des paquets GD | |
| • intégrée | 1 | – émetteur | 1 |
| • via CP | 1 | – récepteur | 1 |
| Fonctions de signalisation S7 | | • Taille des paquets GD | max. 22 octets |
| Blocs S d'alarme actives en même temps | max. 50 | – dont cohérentes | 8 octets |
| Heure | | Communication de base S7 | oui (serveur) |
| Horloge | oui | • Données utiles par tâche | max. 76 octets |
| • Tamponnée | oui | – dont cohérentes | 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV |
| • Précision | cf. chap.1.1.6 | Communication S7 | oui |
| Compteur d'heures de fonctionnement | 1 | • Données utiles par tâche | max. 160 octets |
| • Numéro | 0 | – dont cohérentes | 32 octets |
| • Plage de valeurs | 0 à 32767 heures | Communication de base S5 | oui (via CP et FC chargeable) |
| • Granularité | 1 heure | • Données utiles par tâche | en fonction du CP |
| • Rémanent | oui | – dont cohérentes | en fonction du CP |
| Synchronisation horaire | oui | Communication standard | oui (via CP et FC chargeable) |
| • dans l'AS | maître | • Données utiles par tâche | en fonction du CP |
| • CP sur MPI | maître/esclave | – dont cohérentes | en fonction du CP |
| Fonctions de test et de mise en service | | Nombre de ressources de liaison | 12 pour communication PG/OP/de base S7/S7 |
| Etat/forçage de variables | oui | • Réserve pour | |
| • Variable | entrées, sorties, mémentos, DB, temps, compteurs | – Communication PG réglable pré-réglé | max. 11 de 1 à 11 |
| • Nombre | | – Communication OP réglable pré-réglé | max. 11 de 1 à 11 |
| – Etat de variables | max. 30 | – Communication de base S7 réglable pré-réglé | max. 8 de 0 à 8 |
| – Forçage de variables | max. 14 | Liaisons de routage | max. 4 |

| | | |
|---|--|-------------------------------------|
| Interfaces | Poids | 0,53 kg environ |
| 1ère interface | Programmation | |
| Fonctionnalités | Langage de programmation | STEP 7 |
| <ul style="list-style-type: none"> ● MPI oui ● Maître DP non ● Esclave DP non ● Séparation galvanique non | Jeu d'opérations | voir liste des opérations |
| MPI | Niveaux de parenthèses | 8 |
| <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) ● Vitesses de transmission 19,2 ; 187,5 kbauds | Fonctions système (SFC) | voir liste des opérations |
| 2ème interface | Blocs fonctionnels système (SFB) | voir liste des opérations/kt |
| Fonctionnalités | Protection du programme utilisateur | protection par mot de passe |
| <ul style="list-style-type: none"> ● Maître DP oui ● Esclave DP oui <ul style="list-style-type: none"> – Etat/forçage ; programmation ; routage oui, activable ● Echange direct de données oui ● Couplage point à point non ● Paramètres par défaut aucune ● Séparation galvanique oui | Tensions, courants | |
| Maître DP | Tension d'alimentation | 24 V cc |
| <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Equidistance oui – SYNC/FREEZE oui – activer/désactiver esclaves DP oui ● Vitesses de transmission jusqu'à 12 Mbauds ● Nombre d'esclaves DP max. 64 ● Plage d'adresses max. 1 Ko E/1 Ko S ● Données utiles par esclave DP max. 244 octets E /244 octets S | <ul style="list-style-type: none"> ● Plage admissible 20,4 à 28,8 V | |
| Esclave DP | Consommation (en marche à vide) | typ. 0,9 A |
| <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Etat/forçage ; programmation ; routage oui, activable ● fichier GSD Sie3802f.gsg ● vitesse de transmission ... jusqu'à 12 Mbauds ● mémoire de transfert 244 octets E/ 244 octets S <ul style="list-style-type: none"> – Plages d'adresses max. 32 avec max. 32 octets chacun | Courant d'appel à l'enclenchement | typ. 8 A. |
| Dimensions | I ² t | 0,4 A ² s |
| Cotes de montage L×H×P (mm) | Protection externe des conducteurs de l'alimentation (conseillée) | petit disjoncteur ; 2 A type B ou C |
| 80×125×130 | Alimentation PG sur MPI (15 à 30 V cc) | max. 200 mA |
| | Puissance dissipée | typ. 10 W |
| | Pile | oui |
| | <ul style="list-style-type: none"> ● Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an ● Autonomie de la pile à 25° C env. 5 ans | |
| | Accumulateur | oui |
| | <ul style="list-style-type: none"> – entre 0 et 25° C 4 semaines environ – à 40° C 3 semaines environ – à 60° C 1 semaine environ | |
| | <ul style="list-style-type: none"> ● Temps de charge de l'accumulateur 1 heure environ | |

1.4.7 CPU 316-2 DP

Maître DP ou esclave DP

La CPU 316-2 DP peut être utilisée avec sa 2ème interface (interface PROFIBUS DP) soit comme maître DP, soit comme esclave DP dans un réseau PROFIBUS DP.

Une description détaillée des propriétés PROFIBUS DP de la CPU 316-2 DP se trouve au chapitre 2.

Caractéristiques techniques de la CPU 316-2 DP

| | | | |
|--|--------------------------------|--|------------------------------------|
| CPU et version | | Temps S7 | 128 |
| MLFB | 6ES57 316-2AG00-0AB0 | • Rémanence réglable | de T 0 à T 127 |
| • Version du matériel | 01 | • Par défaut | aucune temporisation rémanente |
| • Version du microprogramme | V 1.1.0 | • Plage de temps | 10 ms à 9990 s |
| • Pack de programmation correspondant | STEP 7 V 5.0 ; Service Pack 03 | Temporisations CEI | oui |
| Mémoire | | • Type | SFB |
| Mémoire de travail | | Zones de données et leur rémanence | |
| • intégrée | 128 Ko | Zone de données rémanente totale (y compris mementos, temporisations, compteurs) | 4736 octets |
| • extensible | non | Mementos | 2048 |
| Mémoire de chargement | | • Rémanence réglable | de MB 0 à MB 255 |
| • intégrée | 192 Ko | • Par défaut | de MB 0 à MB 17 |
| • FEPRAM extensible | jusqu'à 4 Mo | Mementos de cadence | 8 (1 koctet de memento) |
| • RAM extensible | non | Blocs de données | 511 (DB 0 réservé) |
| Sauvegarde | | • Taille | max. 16 Ko |
| • avec pile | toutes les données | • Rémanence réglable | max. 8 DB ; 4096 octets de données |
| • sans pile | 4736 octets | • Par défaut | pas de rémanence |
| Temps de traitement | | Données locales (non réglable) | max. 1536 octets |
| Temps de traitement pour | | • Par classe de priorité | 256 octets |
| • Opérations en bit | min. 0,3 µs | Blocs | |
| • Opérations en mot | min. 1 µs | OB | voir liste des opérations |
| • Opérations arithmétiques sur nombres entiers | min. 2 µs | • taille | max. 16 Ko |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 50 µs | Profondeur d'imbrication | |
| Temps/compteurs et leur rémanence | | • ar classe de priorité | 8 |
| Compteurs S7 | 64 | • supplémentaire à l'intérieur d'un OB d'erreur | 4 |
| • Rémanence réglable | Z 0 à Z 63 | FB | max. 256 |
| • Par défaut | Z 0 à Z 7 | • Taille | max. 16 Ko |
| • Plage de comptage | 0 à 999 | FC | max. 256 |
| Compteurs CEI | oui | • Taille | max. 16 Ko |
| • type | SFB | | |

| | | | |
|--|--|---|---|
| Zones d'adresses (entrées/sorties) | | Pas unique | oui |
| Zone d'adresses de périphérie numérique/analogique | 2 Ko/2 Ko (adressage libre) | Point d'arrêt | 2 |
| • dont décentralisée | 2 Ko/2 Ko | Tampon de diagnostic | oui |
| Mémoire image (non réglable) | 128/128 octets | • nombre d'entrées (non réglable) | 100 |
| Voies numériques | max. 16384 (moins 1 octet pour adresse de diagnostic pour chaque esclave DP)/16384 | Fonctions de communication | |
| • dont centralisées | max. 1024/1024 | communication PG/OP | oui |
| Voies analogiques | max. 1024 (moins 1 octet pour adresse de diagnostic pour chaque esclave DP)/1024 | Communication par données globales | oui |
| • dont centralisées | max. 256/128 | • Nombre des paquets GD | |
| Configuration | | – émetteur | 1 |
| Profilé-support | max. 4 | – récepteur | 1 |
| Modules par | max. 8 | • Taille des paquets GD | max. 22 octets |
| Profilé-support | | – dont cohérents | 8 octets |
| Nombre de maîtres DP | | Communication de base S7 | oui |
| • intégrée | 1 | • Données utiles par tâche | max. 76 octets |
| • via CP | 1 | – dont cohérentes | 32 octets pour X/I_PUT/_GET ; 76 octets pour X_SEND/_RCV |
| Fonctions de signalisation S7 | | Communication S7 | oui (serveur) |
| Blocs S d'alarme actives en même temps | max. 50 | • Données utiles par tâche | max. 160 octets |
| Heure | | – dont cohérentes | 32 octets |
| Horloge | oui | Communication de base S5 | oui (via CP et FC chargeable) |
| • Tamponnée | oui | • Données utiles par tâche | en fonction du CP |
| • Précision | cf. chap 1.1.6 | – dont cohérentes | en fonction du CP |
| Compteur d'heures de fonctionnement | 1 | Communication standard | oui (via CP et FC chargeable) |
| • Numéro | 0 | • Données utiles par tâche | en fonction du CP |
| • Plage de valeurs | 0 à 32767 heures | – dont cohérentes | en fonction du CP |
| • Granularité | 1 heure | Nombre de ressources de liaison | 12 pour communication PG/OP/de base S7/S7 |
| • Rémanent | oui | • Réserve pour | |
| Synchronisation horaire | oui | – Communication PG réglable pré-réglé | max. 11 de 1 à 11 1 |
| • dans l'AS | maître | – Communication OP réglable pré-réglé | max. 11 de 1 à 11 1 |
| • sur MPI | maître/esclave | – Communication de base S7 réglable pré-réglé | max. 8 de 0 à 8 8 |
| Fonctions de test et de mise en service | | Liaisons de routage | max. 4 |
| Etat/forçage de variables | oui | Interfaces | |
| • Variable | entrées, sorties, mémentos, DB, temps, compteurs | 1ère interface | |
| • Nombre | | Fonctionnalités | |
| – Etat de variables | max. 30 | • MPI | oui |
| – Forçage de variables | max. 14 | • Maître DP | non |
| Forçage permanent | oui | • Esclave DP | non |
| • Variable | entrées, sorties | • Séparation galvanique | non |
| • nombre | max. 10 | | |
| Etat bloc | oui | | |

| | | | |
|--|-----------------|--|--|
| MPI | non | Programmation | |
| <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Communication PG/OP oui – Communication par données globales oui – Communication de base S7 oui – Communication S7 oui (serveur) ● Vitesses de transmission 19,2 ; 187,5 kbauds | | Langage de programmation STEP 7 Jeu d'opérations voir liste des opérations Niveaux de parenthèses 8 Fonctions système (SFC) voir liste des opérations Blocs fonctionnels système (SFB) voir liste des opérations Protection du programme utilisateur protection par mot de passe | |
| 2ème interface | | Tensions, courants | |
| Fonctionnalités | | Tension d'alimentation 24 V cc | |
| <ul style="list-style-type: none"> ● Maître DP oui ● Esclave DP oui <ul style="list-style-type: none"> – Etat/forçage ; programmation ; routage oui, activable ● Echange direct de données oui ● Couplage point à point non ● Paramètres par défaut aucune ● Séparation galvanique oui | | <ul style="list-style-type: none"> ● Plage admissible 20,4 à 28,8 V Consommation (en marche à vide) typ. 0.9 A Courant d'appel à l'enclenchement typ. 8 A $I^2 t$ 0,4 A ² S Protection externe des conducteurs de l'alimentation (conseillée) petit disjoncteur ; 2 A type B ou C Alimentation PG sur MPI (15 à 30 V cc) max. 200 mA Puissance dissipée typ. 10 W Pile oui <ul style="list-style-type: none"> ● Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an ● Autonomie de la pile à 25° C env. 5 ans Accumulateur oui <ul style="list-style-type: none"> ● Durée de sauvegarde de l'horloge <ul style="list-style-type: none"> – entre 0 et 25° C 4 semaines environ – à 40° C 3 semaines environ – à 60° C 1 semaine environ ● Temps de charge de l'accumulateur 1 heure environ | |
| Maître DP | | | |
| <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Equidistance oui – SYNC/FREEZE oui – Activer/désactiver esclaves DP oui ● Vitesses de transmission jusqu'à 12 Mbauds ● Nombre d'esclaves DP max. 125 ● Plage d'adresses max. 2 Ko E/2 Ko S ● Données utiles par esclave DP max. 244 octets E /244 octets S | | | |
| Esclave DP | | | |
| <ul style="list-style-type: none"> ● services <ul style="list-style-type: none"> – Etat/forçage ; programmation ; routage oui, activable ● Fichier GSD Siem806f.gsg ● Vitesse de transmission jusqu'à 12 Mbauds ● Mémoire de transfert 244 octets E/244 octets S <ul style="list-style-type: none"> – Plages d'adresses max. 32 avec max. 32 octets chacun | | | |
| Dimensions | | | |
| Cotes de montage L × H × P (mm) | 80 × 125 × 130 | | |
| Poids | 0,53 kg environ | | |

1.4.8 CPU 318-2

Caractéristiques particulières

- 4 accumulateurs
- L'interface MPI peut être reconfigurée : MPI ou PROFIBUS DP (maître DP).
- Zones de données réglables (mémoire image, données locales)

Pour les différences entre la CPU 318-2 et les autres CPU, se reporter également au chapitre 4.1.

Maître DP ou esclave DP

La CPU 318-2 peut être utilisée soit comme maître DP, soit comme esclave DP dans un réseau PROFIBUS DP. Notez cependant qu'une seule interface peut être esclave DP. Une description détaillée des propriétés PROFIBUS DP de la CPU 318-2 se trouve au chapitre 2.

Zones de données réglables et mémoire de travail occupée

Le paramétrage de la CPU 318-2 permet de modifier la taille de la mémoire image pour les entrées et sorties ainsi que les zones réservées aux données locales.

Une majoration des valeurs par défaut pour la mémoire image et les données locales conduit à une augmentation de la mémoire de travail occupée, qui n'est ensuite plus disponible pour les programmes utilisateur.

Vous devez tenir compte des ordres de grandeur suivants :

- Mémoire image des entrées : 1 octet de MIE occupe
12 octets en mémoire de travail
mémoire image des sorties : 1 octet de MIS occupe
12 octets en mémoire de travail
Exemple :
256 octets en MIE occupent 3072 octets et
2047 octets en MIE occupent un total de 24564 octets en mémoire de travail.
- Données locales : 1 octet de données locales occupe
1 octet en mémoire de travail
La valeur par défaut est de 256 octets par classe de priorité. 14 classes de priorité occupent ainsi 3584 octets en mémoire de travail. Avec une taille maximale de 8192 octets, il est donc encore possible d'attribuer 4608 octets. Ces derniers ne sont alors plus disponibles pour le programme utilisateur en mémoire de travail.

Communication

La première interface de la CPU peut être reconfigurée d'interface MPI en interface DP. L'interface DP permet de faire fonctionner la CPU comme maître DP ou comme esclave DP.

Lors du routage, le nombre maximal de liaison possibles pour chacune des deux interfaces est réduit d'une liaison par liaison PG/OP active qui utilise la CPU 318-2 comme passerelle d'accès.

FM 353/354 décentralisé

Lorsque vous utilisez la CPU 318-2 comme maître DP, vous pouvez mettre en oeuvre de manière décentralisée dans une ET200M, les FM 353 à partir du numéro de référence 6ES7353-1AH01-0AE0, version de microprogramme 3.4/03 ; FM 354 à partir du numéro de référence 6ES7354-1AH01-0AE0, version de microprogramme 3.4/03.

Dans un S7-300 avec la CPU 318-2, vous ne pouvez pas mettre en oeuvre les modules suivants :

FM 357 jusqu'à 6ES7357-4_H02-3AE (compris), version de microprogramme 2.1 ;

FM NC jusqu'à 6FC5250-3AX00-7AH0 (compris), version de microprogramme 3.7 + Toolbox 6FC5252-3AX2Z-6AB0, version logicielle 3,6 ;

SM 338 jusqu'à 6ES7338-7UH00-0AC0 (compris), version 07 ;

SIXWAREX M jusqu'à 7MH4553-1AA41 (compris), version de microprogramme 0119 ;

SINAUT ST7 TIM, 6NH7800-_A__0 (astuce : utilisez le module TIM autonome comme partenaire)

Les accès à la périphérie non autorisés dans la CPU 318-2,

sont les opérations T PAW sur des modules de signaux centralisés pour lesquels les octets correspondants sont répartis sur plusieurs modules de signaux.

Caractéristiques techniques de la CPU 318-2

| CPU et version | | Zones de données et leur rémanence | |
|--|--------------------------------------|--|---|
| MLFB | 6ES7 318-2AJ00-0AB0 | Zone de données rémanente totale (y compris mémentos, temporisations, compteurs) | max. 11 Ko |
| • Version du matériel | 03 | Mémentos | 8192 |
| • Version du microprogramme | V 3.0 | • Rémanence réglable | de MB 0 à MB 1023 |
| • Pack de programmation correspondant | STEP 7 V 5.1 + Service Pack 02 | • Par défaut | de MB 0 à MB 15 |
| Mémoire | | Mémentos de cadence | 8 (1 octet de memento) |
| Mémoire de travail | | Blocs de données | 2047 (DB 0 réservé) |
| • intégrée | 256 Ko de données/ 256 Ko de code | • Taille | max. 64 Ko |
| • extensible | non | • Rémanence réglable | max. 8 DB, max. 8192 octets de données |
| Mémoire de chargement | | • Par défaut | pas de rémanence |
| • intégrée | 64 Ko | Données locales (réglable) | max. 8192 octets |
| • FEPRM extensible | jusqu'à 4 Mo | • Par défaut | 3584 octets |
| • RAM extensible | jusqu'à 2 Mo | • Par classe de priorité | 256 octets (extensible jusqu'à 8192 octets) |
| Sauvegarde | oui | Blocs | |
| • avec pile | toutes les données | OB | voir liste des opérations |
| • sans pile | max. 11 Ko | • Taille | max. 64 Ko |
| Temps de traitement | | Profondeur d'imbrication | |
| Temps de traitement pour | | • Par classe de priorité | 16 |
| • Opérations en bit | min. 0,1 µs | • Supplémentaire à l'intérieur d'un OB d'erreur | 3 |
| • Opérations en mot | min. 0,1 µs | FB | max. 1024 |
| • Opérations arithmétiques sur nombres entiers | min. 0,1 µs | • taille | max. 64 Ko |
| • Opérations arithmétiques sur nombres à virgule flottante | min. 0,6 µs | FC | max. 1024 |
| | | • taille | max. 64 Ko |
| Temps/compteurs et leur rémanence | | Zones d'adresses (entrées/sorties) | |
| compteurs S7 | 512 | Zone d'adresses de périphérie numérique/analogique | max. 8 Ko/8 Ko (adressage libre) |
| • Rémanence réglable | Z 0 à Z 511 | • dont décentralisée | |
| • Par défaut | Z 0 à Z 7 | – Interface MPI/DP | max. 2 Ko/2 Ko |
| • Plage de comptage | 0 à 999 | – interface DP | max. 8 Ko/8 Ko |
| Compteurs CEI | oui | Mémoire image (réglable) | 2048/2048 octets |
| • Type | SFB | • Par défaut | 256/256 octets |
| Temps S7 | 512 | Voies numériques | max. 65536 (moins 1 octet pour adresse de diagnostic pour chaque esclave DP) /65536 |
| • Rémanence réglable | de T 0 à T 511 | • dont centralisées | max. 1024/1024 |
| • Par défaut | aucune temporisation rémanente | Voies analogiques | max. 4096/4096 |
| • Plage de temps | 10 ms à 9990 s | • dont centralisées | max. 256/128 |
| Temporisations CEI | oui | | |
| • Type | SFB | | |

| Configuration | | Fonctions de communication | |
|---|--|--------------------------------------|-------------------------------|
| Profilé-support | max. 4 | Communication PG/OP | oui |
| Modules par profilé-support | max. 8 | Communication par données globales | oui |
| Nombre de maîtres DP | | • Nombre des paquets GD | |
| • intégrés | 2 | – Emetteur | 1 |
| • via CP | 2 | – Récepteur | 2 |
| Fonctions de signalisation S7 | | • Taille des paquets GD | 54 octets |
| Blocs S d'alarme et blocs D d'alarme actifs en même temps | max. 100 | – dont cohérents | 32 octets |
| Heure | | Communication de base S7 | oui |
| Horloge | oui | • Données utiles par tâche | max. 76 octets |
| • Tamponnée | oui | – dont cohérentes | 76 octets |
| • Précision | cf. chap 1.1.6 | Communication S7 | oui (serveur) |
| Compteur d'heures de fonctionnement | 8 | • Données utiles par tâche | max. 160 octets |
| • Numéro | 0 à 7 | – dont cohérentes | octet, mot, double mot |
| • Plage de valeurs | 0 à 32767 heures | Communication de base S5 | oui (via CP et FC chargeable) |
| • Granularité | 1 heure | • Données utiles par tâche | en fonction du CP |
| • Rémanent | oui | – dont cohérentes | en fonction du CP |
| Synchronisation horaire | oui | Communication standard | oui (via CP et FC chargeable) |
| • dans l'AS | maître/esclave | • Données utiles par tâche | en fonction du CP |
| • via MPI | maître/esclave | – dont cohérentes | en fonction du CP |
| • via DP | maître/esclave | Interfaces | |
| Fonctions de test et de mise en service | | 1ère interface | |
| Etat/forçage de variables | oui | Fonctionnalités | |
| • Variable | entrées, sorties, mémentos, DB, temps, compteurs | • MPI | oui |
| • Nombre | max. 70 | • Maître DP | oui |
| Forçage permanent | oui | • Esclave DP | oui |
| • Variable | entrées, sorties, mémentos, entrées de périphérie, sorties de périphérie | • Echange direct de données | oui |
| • Nombre | max. 256 | • Paramètres par défaut | MPI |
| Etat bloc | oui | • Séparation galvanique | oui |
| Pas unique | oui | Nombre de liaisons | max. 32 |
| Point d'arrêt | 4 | – dont réservées | 1 liaison PG 1 liaison OP |
| Tampon de diagnostic | | MPI | |
| • Nombre d'entrées (non réglable) | 100 | • Services | |
| | | – Communication PG/OP | oui |
| | | – Communication par données globales | oui |
| | | – Communication de base S7 | oui |
| | | – Communication S7 | oui (serveur) |
| | | • Vitesses de transmission | jusqu'à 12 Mbauds |

| | |
|--|--|
| <p>Maître DP</p> <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Equidistance oui – SYNC/FREEZE oui – Activer/désactiver esclaves DP oui ● Vitesses de transmission jusqu'à 12 Mbauds ● Plage d'adresses max. 2 Ko E/2 Ko S ● Données utiles par esclave DP max. 244 octets E /244 octets S | <p>Esclave DP</p> <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Etat/forçage ; programmation routage oui, activable ● Fichier GSD siem807f.gsg ● Vitesses de transmission jusqu'à 12 Mbauds ● Mémoire de transfert 244 octets E/244 octets S |
| <p>Esclave DP</p> <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Etat/forçage ; programmation ; routage oui, activable ● Fichier GSD siem807f.gsg ● Vitesse de transmission jusqu'à 12 Mbauds ● Mémoire de transfert 244 octets E/244 octets S | <p>Dimensions</p> <p>Cotes de montage L × H × P (mm) 160 × 125 × 130</p> <p>Poids 0,93 kg environ</p> |
| <p>2ème interface</p> | <p>Programmation</p> <p>Langage de programmation STEP 7</p> <p>Jeu d'opérations voir liste des opérations</p> <p>Niveaux de parenthèses 16</p> <p>Fonctions système (SFC) voir liste des opérations</p> <p>Blocs fonctionnels système (SFB) voir liste des opérations</p> <p>Protection du programme utilisateur protection par mot de passe</p> |
| <p>Fonctionnalités</p> <ul style="list-style-type: none"> ● Maître DP oui ● Esclave DP oui <ul style="list-style-type: none"> – Etat/forçage ; programmation ; routage oui, activable ● Echange direct de données oui ● Liaison point à point non ● Paramètres par défaut aucune ● Séparation galvanique oui Nombre de liaisons max. 16 <ul style="list-style-type: none"> – dont réservées 1 liaison PG 1 liaison OP | <p>Tensions, courants</p> <p>Tension d'alimentation 24 V cc</p> <ul style="list-style-type: none"> ● Plage admissible 20,4 V à 28,8 V <p>Consommation (en marche à vide) typ. 1,2 A</p> <p>Courant d'appel à l'enclenchement typ. 8 A</p> <p>$I^2 t$ 0,4 A²s</p> <p>Protection externe des conducteurs de l'alimentation (conseillée) petit disjoncteur ; 2 A type B ou C</p> <p>Alimentation PG sur MPI (15 à 30 V cc) max. 200 mA</p> <p>Puissance dissipée typ. 12 W</p> <p>Pile oui</p> <ul style="list-style-type: none"> ● Durée de sauvegarde à 25° C et sauvegarde ininterrompue de la CPU min. 1 an ● Autonomie de la pile à 25° C env. 5 ans <p>Accumulateur oui</p> <ul style="list-style-type: none"> ● Durée de sauvegarde de l'horloge <ul style="list-style-type: none"> – entre 0 et 25° C 4 semaines environ – à 40° C 3 semaines environ – à 60° C 1 semaine environ ● Temps de charge de l'accumulateur 1 heure environ |
| <p>Maître DP</p> <ul style="list-style-type: none"> ● Services <ul style="list-style-type: none"> – Communication PG/OP oui – Equidistance oui – SYNC/FREEZE oui – Activer/désactiver esclaves DP oui ● Vitesses de transmission jusqu'à 12 Mbauds ● Nombre d'esclaves DP max. 125 ● Plage d'adresses max. 8 Ko E/8 Ko S ● Données utiles par esclave DP max. 244 octets E /244 octets S | |

CPU 31x-2 en tant que maître DP/esclave DP et échange de données direct

2

Introduction

Vous trouverez dans ce chapitre les caractéristiques techniques et les propriétés des CPU 315-2 DP, 316-2 DP et 318-2 qu'il est nécessaire de connaître pour utiliser ces CPU en tant que maître DP ou esclave DP ainsi que pour configurer la communication directe.

Convention : étant donné que toutes les CPU ont le même comportement comme maître DP/esclave DP, elles seront désignées comme CPU 31x-2 par la suite.

Remarque concernant la CPU 318-2 : avec la CPU 318-2, vous pouvez utiliser l'interface MPI/DP comme interface DP, mais uniquement comme maître DP et non comme esclave DP.

Contenu

| Chapitre | Contenu | Page |
|----------|--|------|
| 2.1 | Informations sur la fonctionnalité DPV1 | 2-2 |
| 2.2 | Plages d'adresses DP des CPU 31x-2 | 2-3 |
| 2.3 | La CPU 31x-2 en tant que maître DP | 2-4 |
| 2.4 | Diagnostic de la CPU 31x-2 en tant que maître DP | 2-5 |
| 2.5 | CPU 31x-2 en tant qu'esclave DP | 2-12 |
| 2.6 | Diagnostic de la CPU 31x-2 en tant qu'esclave DP | 2-17 |
| 2.7 | Echange direct de données | 2-31 |
| 2.8 | Diagnostic en cas d'échange direct de données | 2-32 |

Bibliographie

Vous trouverez dans l'aide en ligne de *STEP 7* les descriptions et renseignements concernant la conception, la configuration d'un sous-réseau PROFIBUS et le diagnostic dans le sous-réseau PROFIBUS.

2.1 Informations sur la fonctionnalité DPV1

Objectifs

La norme EN50170 relative à la périphérie décentralisée a été étendue. Toutes les modifications ont été intégrées à la norme CEI 61158 / EN 50170, volume 2, PROFIBUS ; par mesure de simplification, nous parlerons dorénavant du mode DPV1.

Comment reconnaître un maître DPV1/esclave DPV1 ?

Maître DP : les CPU de la famille S7-400 et les CPU 318-2 disposant respectivement d'une interface DP intégrée prennent en charge la fonctionnalité de maître DPV1 à partir de la version de microprogramme 3.0.0.

Le texte d'information des esclaves figurant sous leur nom de famille dans le catalogue du matériel de STEP 7 précise qu'il s'agit d'esclaves DPV1. Les esclaves DP que vous intégrez à STEP 7 au moyen de fichiers GSD prennent en charge la fonctionnalité V1 à partir des fichiers GSD, révision 3.

A partir de quelle version de STEP 7, une conversion à DPV1 est-elle possible ?

A partir de STEP 7 V5.1, Servicepack 2.

Quels modes de fonctionnement existe-t-il pour les composants DPV1 ?

Vous installez un composant d'automatisation DPV1, mais ne souhaitez pas passer au mode DPV1. Choisissez dans ce cas le mode compatible S7. Dans ce dernier, le composant d'automatisation est compatible à EN50170. Vous ne pourrez cependant pas utiliser la fonctionnalité DPV1 complète. Ainsi, vous pouvez par exemple utiliser les nouveaux SFB 52-54. Les données manquantes seront remplacées par des valeurs par défaut.

Vous installez des composants d'automatisation prenant en charge le mode DPV1, et souhaitez passer à ce mode. Choisissez dans ce cas le mode DPV1. Dans ce dernier, vous pouvez utiliser la fonctionnalité DPV1 complète. Vous pouvez continuer à utiliser normalement les composants d'automatisation de la station qui ne prennent pas en charge le mode DPV1.

Pouvez-vous continuer à utiliser les esclaves existant après le passage à DPV1 ?

Oui, sans restrictions. Vos esclaves existant ne prennent simplement pas en charge les fonctions étendues de DPV1.

Pouvez utiliser des esclaves DPV1 même sans passage à DPV1 ?

Oui, sans restrictions. Dans ce cas, les esclaves DPV1 se comportent comme des esclaves ordinaires. Vous pouvez utiliser les esclaves DPV1 de SIEMENS AG dans ce que l'on appelle le mode compatible S7. Pour les esclaves DPV1 d'autres fabricants, vous devez utiliser un fichier GSD conforme à la norme EN50170, antérieure à la révision 3. DPV1 - ensemble de la station.

Lorsque vous passez au mode DPV1, vous devez le faire pour l'ensemble de la station. Vous pouvez effectuer ce paramétrage dans l'application de configuration matérielle de STEP 7 (mode DP).

De plus amples informations sur le passage à DPV1 sont disponibles dans l'assistance technique à la rubrique FAQ : 7027576

2.2 Plages d'adresses DP des CPU 31x-2

Plages d'adresses des CPU 31x-2

| Plage d'adresses | 315-2 DP | 316-2 DP | 318-2 |
|---|----------------|----------------|---|
| Plage d'adresses DP resp. entrées et sorties | 1024 octets | 2048 octets | 8192 octets |
| dont dans la mémoire image resp. entrées et sorties | octets 0 à 127 | octets 0 à 127 | octets 0 à 255 (valeur par défaut) réglable jusqu'à l'octet 2047 |

Les **adresses de diagnostic DP** occupent respectivement 1 octet pour le maître DP et chaque esclave DP dans la plage d'adresses des entrées. Parmi ces adresses, il est possible d'appeler p. ex. le diagnostic normalisé DP de la station concernée (paramètre LADDR de la SFC 13). Les adresses de diagnostic DP seront définies lors de la configuration. Si vous ne définissez pas d'adresses de diagnostic DP, *STEP 7* affecte alors les adresses, par ordre décroissant, à partir de l'adresse d'octet la plus élevée, en tant qu'adresses de diagnostic DP.

Configuration de modules adressés dans l'espace d'adressage de la périphérie

Un module qui est adressé dans l'espace d'adressage de la périphérie doit toujours être configuré de manière à ce qu'il se trouve soit entièrement à l'intérieur, soit entièrement en dehors de la mémoire image. Dans le cas contraire, la cohérence n'est plus garantie et des données erronées peuvent en résulter.

2.3 La CPU 31x-2 en tant que maître DP

Introduction

Ce chapitre décrit les propriétés et les caractéristiques techniques de la CPU utilisée en tant que maître DP.

Les propriétés et les caractéristiques techniques des CPU 31x-2 utilisées comme CPU " standard " se trouvent au chapitre 1.

Condition préalable

L'interface MPI/DP doit-elle être une interface DP ? Dans ce cas, l'interface doit être configurée comme interface DP.

Avant la mise en service, il faut configurer la CPU en tant que maître DP. Il faut par conséquent effectuer les opérations suivantes dans *STEP 7*

- Configurer la CPU en tant que maître DP,
- Affecter une adresse PROFIBUS,
- Affecter une adresse de diagnostic maître,
- Intégrer les esclaves DP dans le système maître DP.

Un des esclaves DP est-il une CPU 31x-2 ?

Dans ce cas, vous trouverez cet esclave DP dans le catalogue DP PROFIBUS en tant que « station déjà configurée ». Vous affecterez à cette CPU esclave DP une adresse de diagnostic esclave dans le maître DP. Il faut coupler le maître DP avec la CPU esclave DP et définir les plages d'adresses pour l'échange de donnée avec la CPU esclave DP.

Visualisation d'état/forçage, programmation via PROFIBUS

Au lieu de passer par l'interface MPI, vous pouvez également utiliser l'interface DP PROFIBUS pour programmer la CPU ou exécuter les fonctions PG « visualisation d'état » et « forçage ».

Nota

L'utilisation des fonctions « visualisation d'état » et « forçage » via l'interface DP PROFIBUS a pour effet d'allonger le cycle DP.

Equidistance

A partir de STEP7 V 5.x, il est possible de paramétrer des cycles de bus de même durée (équidistants) pour les sous-réseaux PROFIBUS. Une description détaillée de l'équidistance est donnée dans l'aide en ligne de STEP7.

Démarrage du système maître DP

| La CPU 31x-2 DP est maître DP | La CPU 318-2 est maître DP |
|---|---|
| Le paramètre « Transfert des paramètres aux modules » permet également d'activer le contrôle de synchronisation au démarrage des esclaves DP. | Les paramètres « Transfert des paramètres aux modules » et « Acquiescement des modules » permettent d'ajuster le contrôle de la synchronisation au démarrage des esclaves DP. |
| Cela signifie que les esclaves DP doivent démarrer et être paramétrés par la CPU (en tant que maître DP) dans cette limite de temps. | |

Adresse PROFIBUS du maître DP

Vous ne devez pas utiliser l'adresse 126 comme adresse PROFIBUS pour la CPU 31x-2.

2.4 Diagnostic de la CPU 31x-2 en tant que maître DP

Diagnostic par LED de visualisation

Le tableau 2-1 explique la signification de la LED BUSF.

En cas de signalisation d'erreur, la LED BUSF qui s'allume ou clignote est toujours celle qui est affectée à l'interface configurée comme interface DP PROFIBUS.

Tableau 2-1 Signification de la LED « BUSF » de la CPU 31x-2 en tant que maître DP

| BUSF | Signification | Remède |
|----------|--|--|
| éteinte | Configuration correcte : tous les esclaves configurés répondent | – |
| allumée | <ul style="list-style-type: none"> Défaut du bus (défaut physique) Défaut de l'interface DP Différentes vitesses de transmission en mode multi-maîtres DP | <ul style="list-style-type: none"> Vérifier si le câble-bus présente un court-circuit ou une coupure. Analyser les informations de diagnostic. Reconfigurer ou corriger la configuration. |
| clignote | <ul style="list-style-type: none"> Défaillance d'une station Au moins un des esclaves reliés ne peut être adressé | <ul style="list-style-type: none"> Vérifier si le câble-bus est raccordé à la CPU 31x-2 ou s'il y a une coupure sur le bus. Attendre que la CPU 31x-2 ait fini de démarrer. Si la LED ne cesse pas de clignoter, contrôler les esclaves DP ou analyser les informations de diagnostic des esclaves DP. |

Lecture du diagnostic avec STEP 7

Tableau 2-2 Lecture du diagnostic avec STEP 7

| Maître DP | Bloc ou fiche dans STEP 7 | Application | Voir ... |
|-----------|-----------------------------------|---|---|
| CPU 31x-2 | Fiche "Diagnostic d'esclave DP" | Afficher le diagnostic d'esclave sous forme de texte descriptif dans l'interface utilisateur de STEP 7 | Voir "Diagnostic du matériel" dans l'aide en ligne de STEP 7 et dans le Guide de l'utilisateur de STEP 7 |
| | SFC 13 "DPNRM_DG" | Lecture du diagnostic d'esclave (écriture dans la zone de données du programme utilisateur) | Structure pour CPU 31x-2, cf. chapitre 2.6.4 ; SFC voir le manuel de référence <i>Fonctions standard et fonctions système</i> structure pour d'autres esclaves, voir leur description |
| | SFC 59 « RD_REC » | Lecture d'enregistrements du diagnostic S7 (écriture dans la zone de données du programme utilisateur) | Manuel de référence <i>Fonctions standard et fonctions système</i> |
| | SFC 51 « RDSYSST » | Lecture des listes d'état système (SZL) partielles. Appeler la SFC 51 dans l'alarme de diagnostic avec l'ID de SZL W#16#00B4 et lire la SZL de la CPU de l'esclave. | |
| | SFB 52 "RDREC" (uniquement 318-2) | pour DPV1 on a : Lecture d'enregistrements du diagnostic S7 (écriture dans la zone de données du programme utilisateur) | |
| | SFB 54 "RALRM" (uniquement 318-2) | pour DPV1 on a : Lecture d'informations d'alarme dans l'OB d'alarme correspondant | |

Exploiter le diagnostic dans le programme utilisateur

Les deux figures suivantes exposent la méthode à suivre pour exploiter le diagnostic dans le programme utilisateur.

Dans le cas de la CPU 315-2 DP, il faut tenir compte du numéro de référence :

| | |
|------------------------------------|--|
| CPU 315-2 DP < 6ES7 315-2AF03-0AB0 | CPU 315-2 DP à partir de 6ES7315-2AF03-0AB0 CPU 316-2 DP à partir de 6ES7316-2AG00-0AB0 CPU 318-2 à partir de 6ES7318-2AJ00-0AB0 |
| ... cf. figure 2-1 à la page 2-8 | ... cf. figure 2-2 à la page 2-9 |

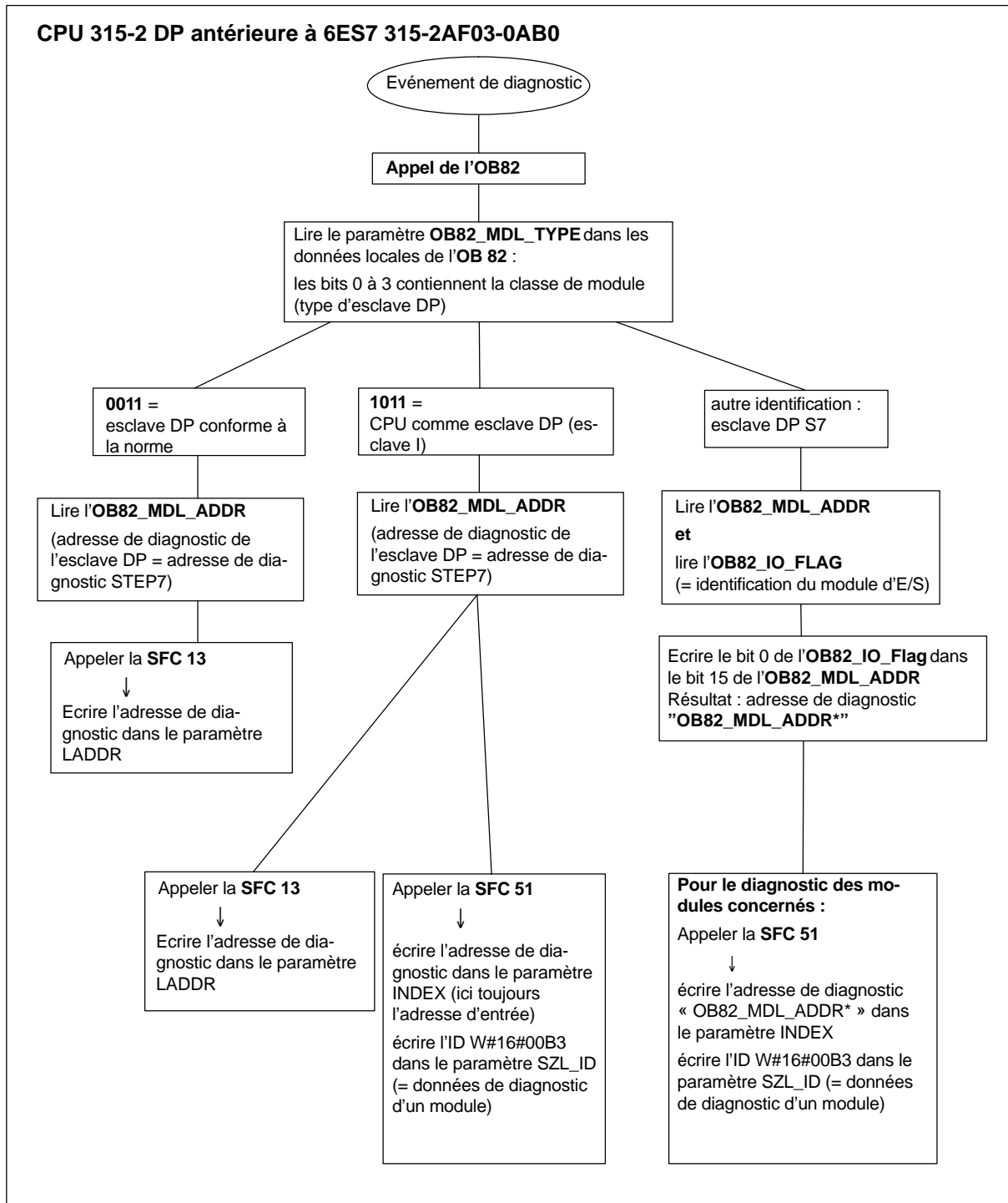


Figure 2-1 Diagnostic avec la CPU 315-2 DP < 315-2AF03

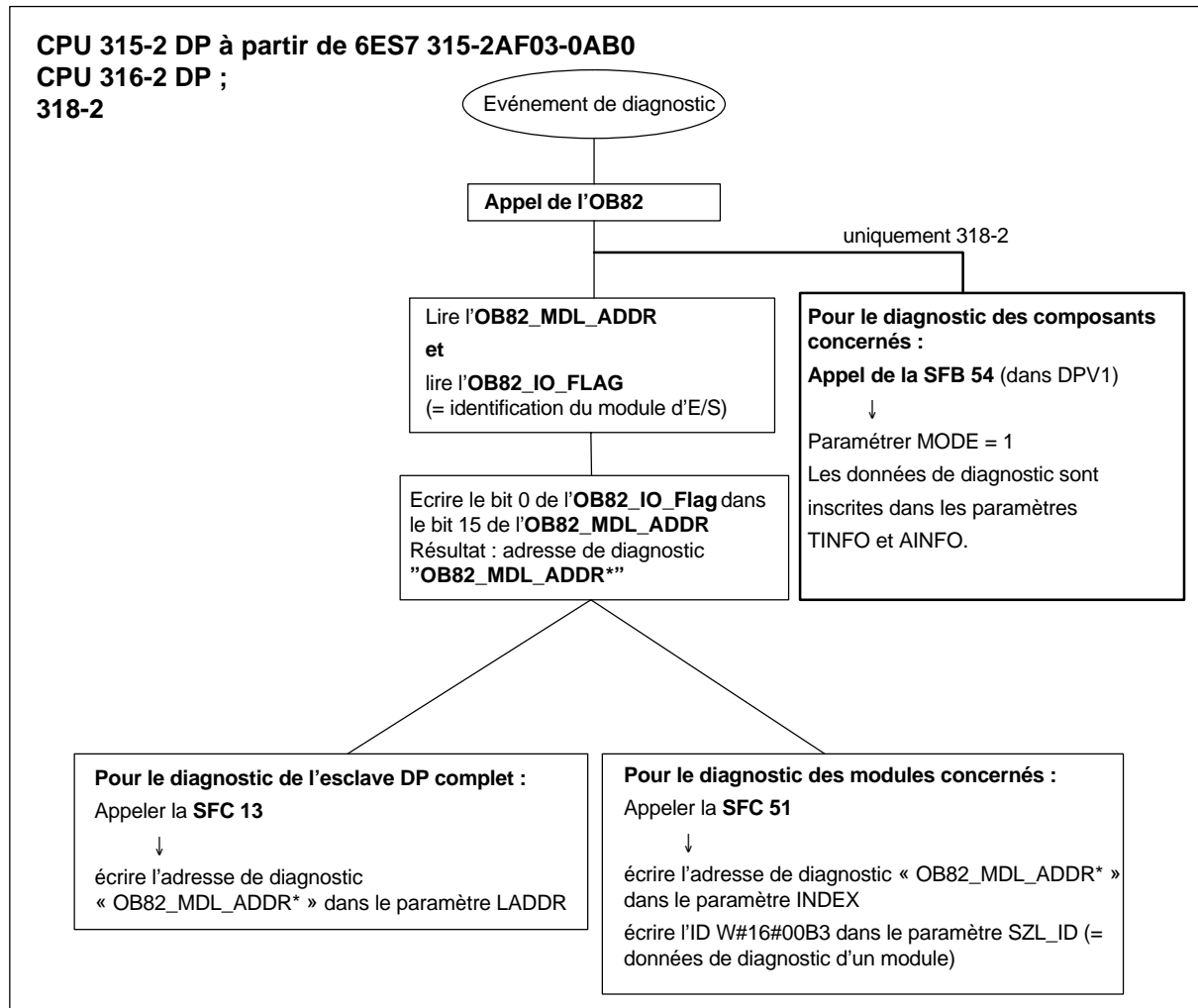


Figure 2-2 Diagnostic avec la CPU 31x-2 (315-2 DP à partir de 315-2AF03)

Adresses de diagnostic

Avec la CPU 31x-2, vous attribuez des adresses de diagnostic pour le réseau DP PROFIBUS. Lors de la configuration, veillez à affecter des adresses de diagnostic DP d'une part au maître DP et d'autre part à l'esclave DP.

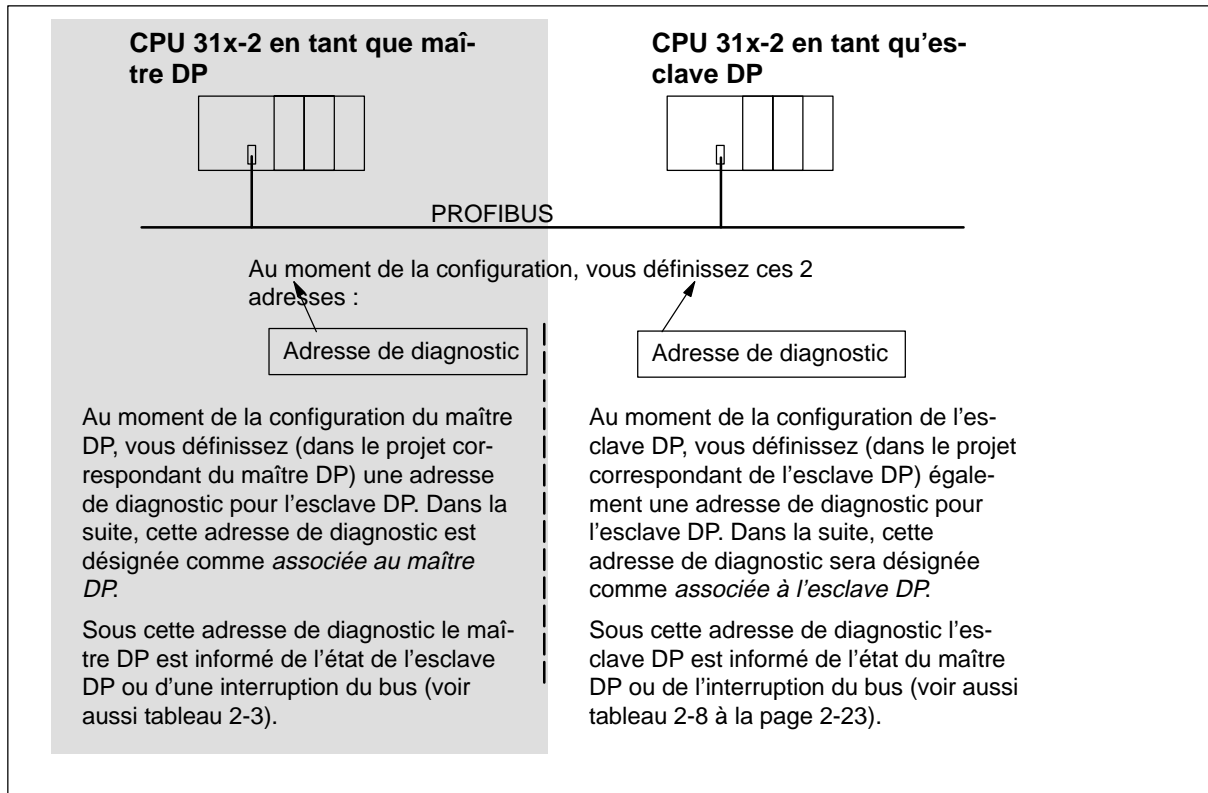


Figure 2-3 Adresses de diagnostic pour le maître DP et l'esclave DP

Détection d'événement

Le tableau 2-3 expose comment la CPU 31x-2 en tant que maître DP détecte les modifications d'état de fonctionnement d'une CPU utilisée comme esclave DP ou les interruptions du transfert de données.

Tableau 2-3 Détection d'événement de la CPU 31x-2 comme maître DP

| Événement | Déroulement dans le maître DP |
|---|---|
| Interruption du bus (court-circuit, connecteur débranché) | <ul style="list-style-type: none"> • Appel de l'OB 86 avec le message <i>Défaillance de station</i> (événement apparaissant ; adresse de diagnostic de l'esclave DP qui est attribuée au maître DP) • En cas d'accès à la périphérie : Appel de l'OB 122 (erreur d'accès à la périphérie) |
| Esclave DP : RUN → STOP | <ul style="list-style-type: none"> • Appel de l'OB 82 avec le message <i>Module défectueux</i> (événement apparaissant ; adresse de diagnostic de l'esclave DP qui est attribuée au maître DP ; variable OB82_MDL_STOP=1) |
| Esclave DP : STOP → RUN | <ul style="list-style-type: none"> • Appel de l'OB 82 avec message <i>module ok.</i> (événement disparaissant ; adresse de diagnostic de l'esclave DP qui est attribuée au maître DP ; variable OB82_MDL_STOP=0) |

Exploitation dans le programme utilisateur

Le tableau suivant 2-4 indique comment exploiter, par exemple, les changements d'état RUN-STOP de l'esclave DP dans le maître DP (cf. également le tableau 2-3).

Tableau 2-4 Exploitation des changements d'état RUN-STOP de l'esclave DP dans le maître DP

| dans le maître DP | dans l'esclave DP (CPU 31x-2 DP) |
|--|--|
| Adresses de diagnostic (exemple) adresse de diagnostic du maître= 1023 adresse de diagnostic de l'esclave dans le système maître= 1022 | Adresses de diagnostic (exemple) adresse de diagnostic de l'esclave= 422 adresse de diagnostic du maître=sans objet |
| <p>La CPU appelle l'OB 82 avec notamment les informations suivantes : ← CPU : RUN → STOP</p> <ul style="list-style-type: none"> • OB 82_MDL_ADDR:=1022 • OB82_EV_CLASS:=B#16#39 (événement apparaissant) • OB82_MDL_DEFECT:=défaut module <p>Conseil : ces informations se trouvent aussi dans le tampon de diagnostic de la CPU</p> <p>Il est conseillé de programmer dans le programme utilisateur la SFC 13 « DPNRM_DG » pour la lecture des données de diagnostic de l'esclave DP.</p> <p>En mode DPV1, nous vous recommandons d'utiliser le SFB54. Il fournit l'information d'alarme complète.</p> <p>La CPU génère un télégramme de diagnostic esclave DP (cf. chapitre 2.6.4).</p> | |

2.5 La CPU 31x-2 en tant qu'esclave DP

Introduction

Ce chapitre décrit les propriétés et les caractéristiques techniques de la CPU utilisée en esclave DP.

Les propriétés et les caractéristiques techniques de la CPU utilisée en CPU "standard" se trouvent au chapitre 1.

Condition préalable

L'interface MPI/DP doit-elle être une interface DP ? Dans ce cas, l'interface doit être configurée comme interface DP.

Avant la mise en service, il faut configurer la CPU en tant qu'esclave DP. Il faut par conséquent effectuer les opérations suivantes dans *STEP 7*

- Mettre CPU en route en tant qu'esclave DP
- Affecter une adresse PROFIBUS
- Affecter une adresse de diagnostic esclave
- Définir les plages d'adresses pour l'échange de données avec maître DP.

Fichiers GSD

Un fichier GSD est nécessaire pour configurer la CPU 31x-2 comme esclave DP dans un système maître DP.

Le fichier GSD est livré avec *COM PROFIBUS* à partir de la version V 4.0.

Si vous travaillez avec une version antérieure ou un autre outil de configuration, vous pouvez obtenir le fichier GSD

- dans l'Internet à l'adresse http://www.ad.siemens.de/csi_e/gsd
- ou
- par modem auprès du **SSC** de Fürth au numéro de téléphone + 49 – 911/737972

Télégramme de configuration et de paramétrage

Lors de la configuration/paramétrage de la CPU 31x-2, vous êtes assisté par *STEP 7*. Si vous avez besoin d'une description du télégramme de configuration et de paramétrage, par exemple pour un contrôle avec un moniteur de bus, vous trouverez cette description sur l'Internet, à l'adresse <http://www.ad.siemens.de/simatic-cs>, rubrique 1452338.

Visualisation d'état/forçage, programmation via PROFIBUS

Au lieu de passer par l'interface MPI, vous pouvez également utiliser l'interface DP PROFIBUS pour programmer la CPU ou exécuter les fonctions PG « visualisation d'état » et « forçage ». A cet effet, il faut activer ces fonctions dans *STEP 7* lors de la configuration de la CPU en tant qu'esclave DP.

Nota

L'utilisation des fonctions « visualisation d'état » et « forçage » via l'interface DP PROFIBUS a pour effet d'allonger le cycle DP.

Transfert de données via une mémoire de transfert

Lorsqu'elle est utilisée comme esclave DP, la CPU 31x-2 met une mémoire de transfert à disposition du réseau DP PROFIBUS. Le transfert de données entre la CPU esclave DP et le maître DP s'effectue toujours par l'intermédiaire de cette mémoire de transfert. 32 pages d'adresses maximum peuvent être configurées à cette fin.

Cela signifie que le maître DP écrit ses données dans ces pages d'adresses de la mémoire de transfert et que la CPU lit ces données dans le programme utilisateur et réciproquement.

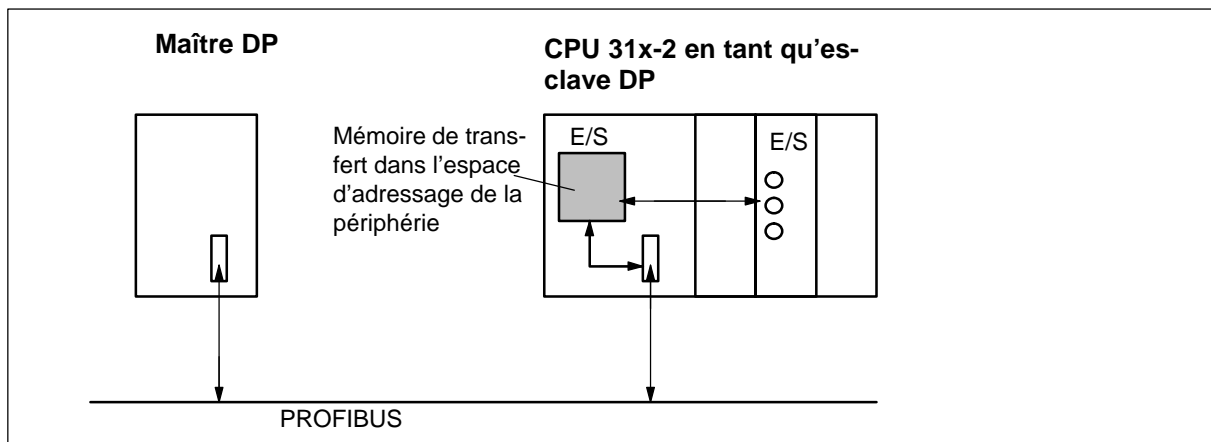


Figure 2-4 Mémoire de transfert dans la CPU 31x-2 utilisée en esclave DP

Plages d'adresses de la mémoire de transfert

Les plages d'adresses d'entrées et de sorties doivent être configurées dans *STEP 7* :

- 32 plages d'adresses d'entrées ou de sorties maximum peuvent être configurées
- chacune de ces plages d'adresses peut avoir une taille maximale de 32 octets
- 244 octets d'entrées et 244 octets de sorties au maximum peuvent être configurés au total

Le tableau suivant représente le principe des plages d'adresses. Vous retrouvez cette figure dans la configuration dans *STEP 7*.

Tableau 2-5 Exemple de configuration pour les plages d'adresses de la mémoire de transfert

| | Type | Adresse maître | Type | Adresse esclave | Longueur | Unité | Cohérence |
|---|------|----------------|--|-----------------|--|-------|-----------------|
| 1 | E | 222 | A | 310 | 2 | Octet | Unité |
| 2 | A | 0 | E | 13 | 10 | Mot | Longueur totale |
| : | | | | | | | |
| 32 | | | | | | | |
| Plages d'adresses dans la CPU maître DP | | | Plages d'adresses dans la CPU esclave DP | | Ces paramètres des plages d'adresses doivent être identiques pour le maître DP et l'esclave DP | | |

Règles

L'utilisation de la mémoire de transfert exige de respecter les règles suivantes :

- Affectation des plages d'adresses :
 - Les données d'entrées de l'esclave DP sont **toujours** des données de sortie du maître DP
 - Les données de sortie de l'esclave DP sont **toujours** des données d'entrée du maître DP
- Les adresses peuvent être attribuées librement. Dans le programme utilisateur, vous accédez aux données par des instructions de chargement/transfert ou par les SFC 14 et 15. Vous pouvez également indiquer des adresses de la mémoire image des entrées ou des sorties.

Nota

Vous attribuez pour la mémoire de transfert des adresses de la plage d'adresses DP de la CPU 31x-2.

Les adresses attribuées à la mémoire de transfert ne doivent être réutilisées pour les modules de périphérie connectés à la CPU 31x-2 !

- La plus petite adresse des différentes plages d'adresses constitue l'adresse de début de la zone considérée.
- La longueur, l'unité et la cohérence des plages d'adresses correspondantes du maître DP et de l'esclave DP doivent être identiques.

Maître DP S5

Si vous utilisez un coupleur IM 308 C comme maître DP et une CPU 31x-2 comme esclave DP, il faut tenir compte des points suivants pour garantir un échange de données cohérent :

Il faut programmer dans l'IM 308 C le FB 192, afin de pouvoir échanger des données cohérentes entre le maître DP et l'esclave DP. Le FB 192 fait en sorte que les données de la CPU 31x-2 ne peuvent être émises ou lues qu'en bloc !

S5-95 comme maître DP

Si vous utilisez un S5-95 comme maître DP, vous devez alors également régler ses paramètres bus pour la CPU 31x-2 en tant qu'esclave DP.

Exemple de programme

Vous trouvez ci-dessous un petit exemple de programme pour l'échange de données entre un maître DP et un esclave DP. Vous retrouverez dans cet exemple les adresses du tableau 2-5.

| Dans la CPU esclave DP | | | | Dans la CPU maître DP | | | |
|------------------------|---------|--------|---------------------|-----------------------|---------|--------|---------------------|
| L | 2 | | Préparation données | | | | |
| T | MB | 6 | dans esclave DP | | | | |
| L | EB | 0 | | | | | |
| T | MB | 7 | | | | | |
| L | MW | 6 | Transmission don- | | | | |
| T | PAW | 310 | nées au maître DP | | | | |
| | | | | L | PEB | 222 | Traitement des don- |
| | | | | T | MB | 50 | nées reçues dans |
| | | | | L | PEB | 223 | maître DP |
| | | | | L | B#16#3 | | |
| | | | | + | I | | |
| | | | | T | MB | 51 | |
| | | | | L | 10 | | Préparation données |
| | | | | + | 3 | | dans maître DP |
| | | | | T | MB | 60 | |
| | | | | CALL | SFC | 15 | Emission données |
| | | | | LADDR:= | W#16#0 | | vers esclave DP |
| | | | | RECORD:= | P#M60.0 | Byte20 | |
| | | | | RET_VAL:= | MW 22 | | |
| CALL | SFC | 14 | Réception données | | | | |
| LADDR:= | W#16#D | | par maître DP | | | | |
| RET_VAL:= | MW 20 | | | | | | |
| RECORD:= | P#M30.0 | Byte20 | | | | | |
| L | MB | 30 | Traitement données | | | | |
| L | MB | 7 | reçues | | | | |
| + | I | | | | | | |
| T | MW | 100 | | | | | |

Transfert des données en STOP

La CPU esclave DP passe à l'état STOP : les données qui figurent dans la mémoire de transfert de la CPU sont remplacées par des "0". Le maître DP lit donc "0".

Le maître DP passe à l'état STOP : les données qui figurent dans la mémoire de transfert de la CPU sont maintenues et peuvent continuer à être lues par la CPU.

Adresse PROFIBUS

Vous ne devez pas utiliser l'adresse 126 comme adresse PROFIBUS pour la CPU 31x-2.

2.6 Diagnostic de la CPU 31x-2 en tant qu'esclave DP

Dans ce chapitre

| Chapitre | Contenu | Page |
|----------|--|------|
| 2.6.1 | Diagnostic par LED de visualisation | 2-19 |
| 2.6.2 | Diagnostic avec <i>STEP 5</i> ou <i>STEP 7</i> | 2-19 |
| 2.6.3 | Lecture du diagnostic | 2-20 |
| 2.6.4 | Structure du diagnostic d'un esclave | 2-24 |
| 2.6.5 | Etat 1 à 3 de station | 2-25 |
| 2.6.6 | Adresse maître PROFIBUS | 2-27 |
| 2.6.7 | Identificateur de constructeur | 2-27 |
| 2.6.8 | Diagnostic orienté identificateur | 2-28 |
| 2.6.9 | Diagnostic orienté station | 2-29 |
| 2.6.10 | Alarmes | 2-31 |

2.6.1 Diagnostic par LED de visualisation

Diagnostic par LED de visualisation - CPU 31x-2

Le tableau 2-6 explique la signification des LED BUSF.

En cas de signalisation d'erreur, la LED BUSF qui s'allume ou clignote est toujours celle qui est affectée à l'interface configurée comme interface DP PROFIBUS.

Tableau 2-6 Signification des LED « BUSF » de la CPU 31x-2 en tant qu'esclave DP

| BUSF | Signification | Remède |
|----------|---|--|
| Eteinte | Configuration correcte : | – |
| Clignote | La CPU 31x-2 est mal paramétrée. Il n'y a pas d'échange de données entre le maître DP et la CPU 31x-2. Causes : <ul style="list-style-type: none"> • Le délai de scrutation est écoulé. • Interruption de la communication sur le bus PROFIBUS • Adresse PROFIBUS erronée | <ul style="list-style-type: none"> • Vérifier la CPU 31x-2 • Vérifier si le connecteur de bus est bien enfiché • Vérifier si le câble de bus menant au maître DP n'est pas coupé • Vérifier la configuration et le paramétrage |
| Allumée | <ul style="list-style-type: none"> • Court-circuit sur le court-circuit sur le bus | <ul style="list-style-type: none"> • Vérifier la constitution du bus |

2.6.2 Diagnostic avec STEP 5 ou STEP 7

Diagnostic d'esclave

Le diagnostic d'esclave est réalisé selon la norme EN 50170, volume 2, PROFIBUS. Il peut être consulté avec *STEP 5* ou *STEP 7*, en fonction du maître DP, pour tous les esclaves DP qui respectent la norme.

La lecture et la structure du diagnostic d'esclave sont décrits dans les chapitres ci-après.

Diagnostic S7

Le diagnostic S7 peut être demandé dans le programme utilisateur pour tous les modules de la gamme SIMATIC S7/M7. La structure du diagnostic S7 est la même pour les modules à implantation centralisée et décentralisée.

Les données de diagnostic d'un module se trouvent dans les enregistrements 0 et 1 de la zone des données système du module. L'enregistrement 0 contient 4 octets de données de diagnostic qui décrivent l'état momentané d'un module. L'enregistrement 1 contient en outre des données de diagnostic particulières au module.

La structure des données de diagnostic figure dans le manuel de référence *Fonctions standard et fonctions système*.

2.6.3 Lecture du diagnostic

Tableau 2-7 Lecture du diagnostic avec STEP 5 et STEP 7 dans le système maître

| Automate programmable avec maître DP | Bloc ou fiche dans STEP 7 | Application | Voir ... |
|--|-----------------------------------|--|--|
| SIMATIC S7/M7 | Fiche "Diagnostic d'esclave DP" | Afficher le diagnostic d'esclave sous forme de texte descriptif dans l'interface utilisateur de STEP 7 | Voir "Diagnostic du matériel" dans l'aide en ligne de STEP 7 et dans le Guide de l'utilisateur de STEP 7 |
| | SFC 13 "DP NRM_DG" | Lecture du diagnostic d'esclave (écriture dans la zone de données du programme utilisateur) | Structure cf. chapitre 2.6.4; SFC voir le manuel de référence <i>Fonctions standard et fonctions système</i> |
| | SFC 51 "RDSYSST" | Lecture des listes d'état système (SZL) partielles. Appeler la SFC 51 dans l'alarme de diagnostic avec l'ID de SZL W#16#00B4 et lire la SZL de la CPU de l'esclave. | Manuel de référence <i>Fonctions standard et fonctions système</i> |
| | SFB 54 "RDREC" (uniquement 318-2) | pour DPV1 on a : Lecture d'informations d'alarme dans l'OB d'alarme correspondant | Manuel de référence <i>Fonctions standard et fonctions système</i> |
| SIMATIC S5 avec un IM 308-C comme maître DP | FB 192 "IM308C" | Lecture du diagnostic d'esclave (écriture dans la zone de données du programme utilisateur) | Structure cf. chapitre 2.6.4; FB voir le manuel <i>Station de périphérie décentralisée ET 200</i> |
| SIMATIC S5 avec automate programmable S5-95U comme maître DP | FB 230 "S_DIAG" | | |

Exemple de lecture du diagnostic d'esclave avec le FB 192 « IM 308C »

Les lignes ci-après sont consacrées à un exemple de lecture du diagnostic d'esclave pour un esclave DP dans le programme utilisateur en *STEP 5* avec le FB 192.

Hypothèses

Ce programme utilisateur en *STEP 5* a été écrit en faisant les hypothèses suivantes :

- L'IM 308-C occupe les pages 0 ... 15 (numéro 0 de l'IM 308-C) en tant que maître DP.
- L'esclave DP a l'adresse PROFIBUS 3.
- Le diagnostic d'esclave doit être écrit dans le DB 20. Vous pouvez également utiliser tout autre bloc de données à cet effet.
- Le diagnostic d'esclave compte 26 octets.

Programme utilisateur en *STEP 5*

| LIST | | Explication |
|------|-------------|--|
| | :A DB 30 | |
| | :SPA FB 192 | |
| Name | :IM308C | |
| DPAD | : KH F800 | Plage d'adresses par défaut de l'IM 308-C |
| IMST | : KY 0, 3 | N° de l'IM = 0, adresse PROFIBUS de l'esclave DP = 3 |
| FCT | : KC SD | Fonction : lecture du diagnostic d'esclave |
| GCGR | : KM 0 | non exploité |
| TYP | : KY 0, 20 | Zone de données S5 : DB 20 |
| STAD | : KF +1 | Données de diagnostic à partir du mot de données 1 |
| LENG | : KF 26 | Longueur de diagnostic = 26 octets |
| ERR | : DW 0 | Mémorisation du code d'erreur dans DW 0 du DB 30 |

Exemple de lecture du diagnostic S7 avec la SFC 59 « RD_REC »

Les lignes ci-après sont consacrées à un exemple de lecture des enregistrements du diagnostic S7 pour un esclave DP dans le programme utilisateur en *STEP 7* avec la SFC 59. La lecture du diagnostic d'esclave avec la SFC 13 est réalisée de manière similaire.

Hypothèses

Ce programme utilisateur en *STEP 7* a été écrit en faisant les hypothèses suivantes :

- On veut lire le diagnostic du module d'entrée dont l'adresse est 200_H.
- On veut lire l'enregistrement 1.
- L'enregistrement 1 doit être écrit dans le DB 10.

Programme utilisateur en STEP 7

| LIST | Explication |
|------------------|--|
| CALL SFC 59 | |
| REQ :=TRUE | Demande de lecture |
| IOID :=B#16#54 | Identificateur de la plage d'adresses, ici entrée de périphérie |
| LADDR :=W#16#200 | Adresse logique du module |
| RECNUM :=B#16#1 | Lecture de l'enregistrement 1 |
| RET_VAL := | En cas d'erreur, récupérer le code d'erreur |
| BUSY :=TRUE | La lecture n'est pas encore terminée |
| RECORD :=DB 10 | La zone cible pour l'enregistrement 1 lu est le bloc de données 10 |

Adresses de diagnostic

Avec la CPU 31x-2, vous attribuez des adresses de diagnostic pour le réseau DP PROFIBUS. Lors de la configuration, veillez à affecter des adresses de diagnostic DP d'une part au maître DP et d'autre part à l'esclave DP.

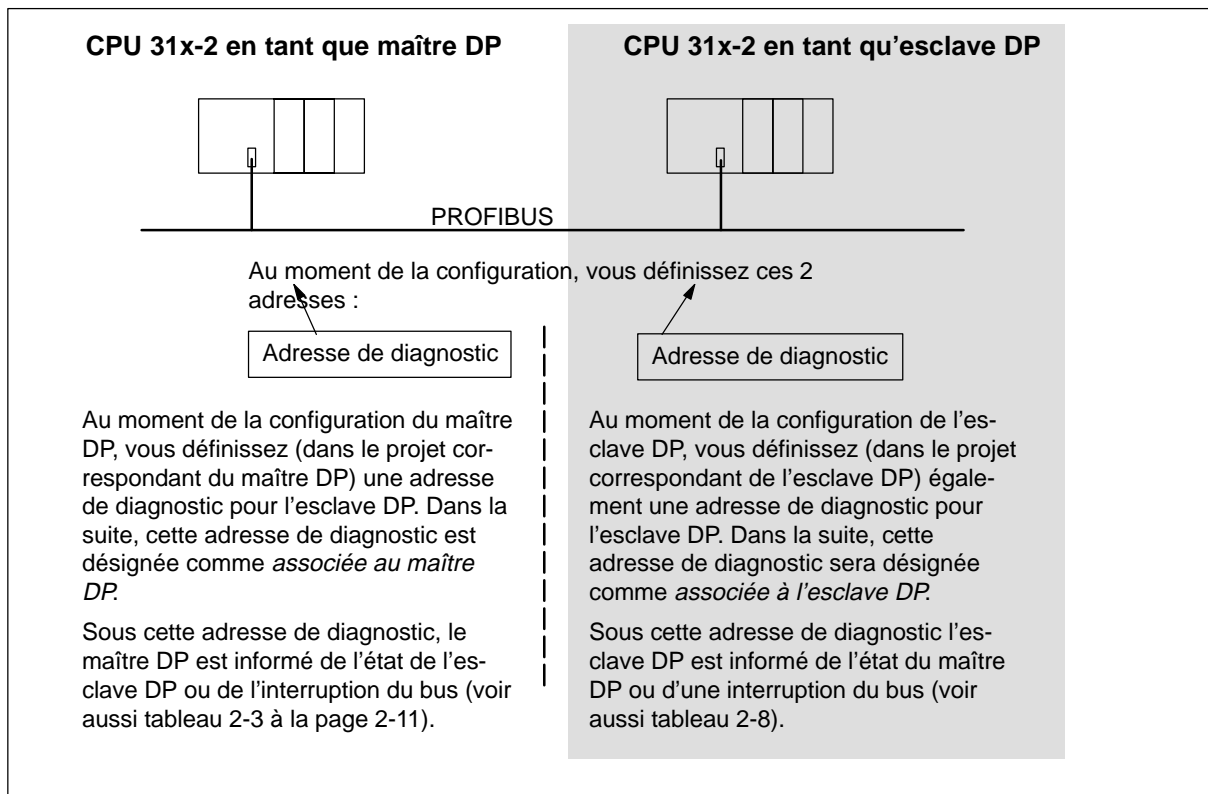


Figure 2-5 Adresses de diagnostic pour le maître DP et l'esclave DP

Détection d'événement

Le tableau 2-8 expose comment la CPU 31x-2 en tant qu'esclave DP détecte les modifications d'état de fonctionnement ou les interruptions du transfert de données.

Tableau 2-8 Détection d'événement de la CPU 31x-2 comme esclave DP

| Evénement | Ce qui se passe dans l'esclave DP |
|---|---|
| Interruption du bus (court-circuit, connecteur débranché) | <ul style="list-style-type: none"> • Appel de l'OB 86 avec le message <i>Défaillance de station</i> (événement apparaissant ; adresse de diagnostic de l'esclave DP qui est attribuée à l'esclave DP) • En cas d'accès à la périphérie : Appel de l'OB 122 (erreur d'accès à la périphérie) |
| Maître DP : RUN → STOP | <ul style="list-style-type: none"> • Appel de l'OB 82 avec le message <i>Module défectueux</i> (événement apparaissant ; adresse de diagnostic de l'esclave DP qui est attribuée à l'esclave DP ; variable OB82_MDL_STOP=1) |
| Maître DP : STOP → RUN | <ul style="list-style-type: none"> • Appel de l'OB 82 avec message <i>module ok.</i> (événement disparaissant ; adresse de diagnostic de l'esclave DP qui est attribuée à l'esclave DP ; variable OB82_MDL_STOP=0) |

Exploitation dans le programme utilisateur

Le tableau suivant 2-9 indique comment exploiter, par exemple, les changements d'état RUN-STOP du maître DP dans l'esclave DP (cf. également le tableau 2-8).

Tableau 2-9 Exploitation des changements d'état RUN-STOP dans le maître DP/esclave DP

| dans le maître DP | dans l'esclave DP |
|--|---|
| Adresses de diagnostic (exemple) adresse de diagnostic du maître= 1023 adresse de diagnostic de l'esclave dans le système maître= 1022 | Adresses de diagnostic (exemple) adresse de diagnostic de l'esclave= 422 adresse de diagnostic du maître=sans objet |
| CPU : RUN → STOP | <p>→ La CPU appelle l'OB 82 avec notamment les informations suivantes :</p> <ul style="list-style-type: none"> • OB 82_MDL_ADDR:=-422 • OB82_EV_CLASS:=B#16#39 (événement arrivant) • OB82_MDL_DEFECT:=défaut module <p>Conseil : ces informations se trouvent aussi dans le tampon de diagnostic de la CPU</p> |

2.6.4 Structure du diagnostic d'un esclave

Structure du diagnostic d'esclave

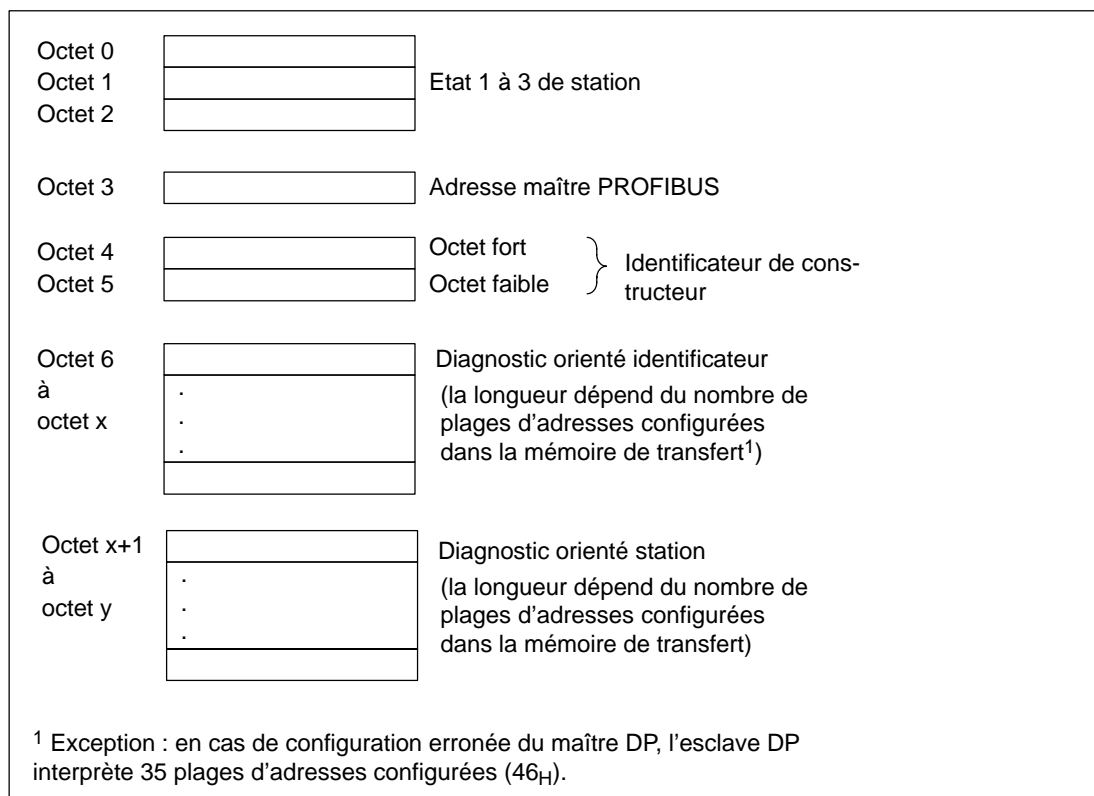


Figure 2-6 Structure du diagnostic d'un esclave

2.6.5 Etat 1 à 3 de station

Définition

L'état 1 à 3 de station donne une vue d'ensemble de l'état d'un esclave DP.

Etat 1 de station

Tableau 2-10 Structure de l'état 1 de station (octet 0)

| Bit | Signification | Remède |
|-----|--|---|
| 0 | 1 : Le maître DP ne peut pas accéder à l'esclave DP | <ul style="list-style-type: none"> • Adresse DP correcte sur esclave DP ? • Connecteur de bus enfiché ? • Esclave DP alimenté ? • Répéteur RS 485 configuré correctement ? • Effectuez un reset sur l'esclave DP |
| 1 | 1 : Esclave DP pas encore prêt pour l'échange de données. | <ul style="list-style-type: none"> • Attendre ! L'esclave DP est en cours de démarrage. |
| 2 | 1 : Les données de configuration transmises par le maître DP à l'esclave DP ne correspondent pas à la configuration réelle de l'esclave DP. | <ul style="list-style-type: none"> • Bon type de station ou bonne configuration de l'esclave DP dans le logiciel ? |
| 3 | 1 : Alarme de diagnostic générée par la transition RUN-STOP de la CPU 0 : Alarme de diagnostic générée par la transition STOP-RUN de la CPU | <ul style="list-style-type: none"> • Vous pouvez lire les informations de diagnostic. |
| 4 | 1 : Fonction non supportée, par ex. modification de l'adresse DP par le logiciel | <ul style="list-style-type: none"> • Vérifier la configuration. |
| 5 | 0 : Le bit est toujours à « 0 ». | – |
| 6 | 1 : Le type d'esclave DP ne correspond pas à la configuration spécifiée dans le logiciel. | <ul style="list-style-type: none"> • Bon type de station dans le logiciel ? (Erreur de paramétrage) |
| 7 | 1 : L'esclave DP a été paramétré par un autre maître DP que celui qui accède en ce moment à l'esclave DP. | <ul style="list-style-type: none"> • Le bit est toujours à 1, par ex. lors d'un accès à l'esclave DP à partir de la PG ou d'un autre maître DP. L'adresse DP du maître ayant effectué le paramétrage se trouve dans l'octet de diagnostic « Adresse maître PROFIBUS ». |

Etat 2 de station

Tableau 2-11 Structure de l'état 2 de station (octet 1)

| Bit | Signification |
|-----|---|
| 0 | 1 : L'esclave DP doit être reparamétré et reconfiguré. |
| 1 | 1 : Il y a présence d'un message de diagnostic. L'esclave DP ne peut pas reprendre le service tant que le défaut n'est pas supprimé (message de diagnostic statique). |
| 2 | 1 : Le bit est toujours à « 1 », s'il existe un esclave DP avec cette adresse DP. |
| 3 | 1 : La surveillance de time-out est activée pour cet esclave DP. |
| 4 | 0 : Le bit est toujours à « 0 ». |
| 5 | 0 : Le bit est toujours à « 0 ». |
| 6 | 0 : Le bit est toujours à « 0 ». |
| 7 | 1 : L'esclave est désactivé, c'est-à-dire qu'il ne figure plus dans le cycle de traitement. |

Etat 3 de station

Tableau 2-12 Structure de l'état 3 de station (octet 2)

| Bit | Signification |
|-------------|---|
| 0 à 6 | 0 : Les bits sont toujours à « 0 » |
| 7 | 1 : <ul style="list-style-type: none"> • Le nombre de messages de diagnostic dépasse la capacité de mémorisation de l'esclave DP. • Le maître DP ne peut pas enregistrer dans son tampon de diagnostic tous les messages de diagnostic émis par l'esclave DP. |

2.6.6 Adresse maître PROFIBUS

Définition

L'octet de diagnostic « Adresse maître PROFIBUS » contient l'adresse DP du maître DP :

- qui a paramétré l'esclave DP et
- qui a accès en lecture et en écriture à l'esclave DP.

Adresse maître PROFIBUS

Tableau 2-13 Structure de l'adresse maître PROFIBUS (octet 3)

| Bit | Signification |
|-------|---|
| 0 à 7 | Adresse DP du maître DP qui a réalisé le paramétrage de l'esclave DP et qui a accès en lecture et en écriture à l'esclave DP. |
| | FF _H : l'esclave DP n'a été paramétré par aucun maître DP. |

2.6.7 Identificateur de constructeur

Définition

L'identificateur de constructeur renferme un code qui décrit le type de l'esclave DP.

Identificateur de constructeur

Tableau 2-14 Structure de l'identificateur de constructeur (octets 4, 5)

| Octet 4 | Octet 5 | Identificateur de constructeur pour |
|-----------------|-----------------|-------------------------------------|
| 80 _H | 2F _H | CPU 315-2 DP |
| 80 _H | 6F _H | CPU 316-2 DP |
| 80 _H | 7F _H | CPU 318-2 |

2.6.8 Diagnostic orienté identificateur

Définition

Le diagnostic orienté identificateur signale les plages d'adresses configurées de la mémoire de transfert dans lesquelles une entrée a été effectuée.

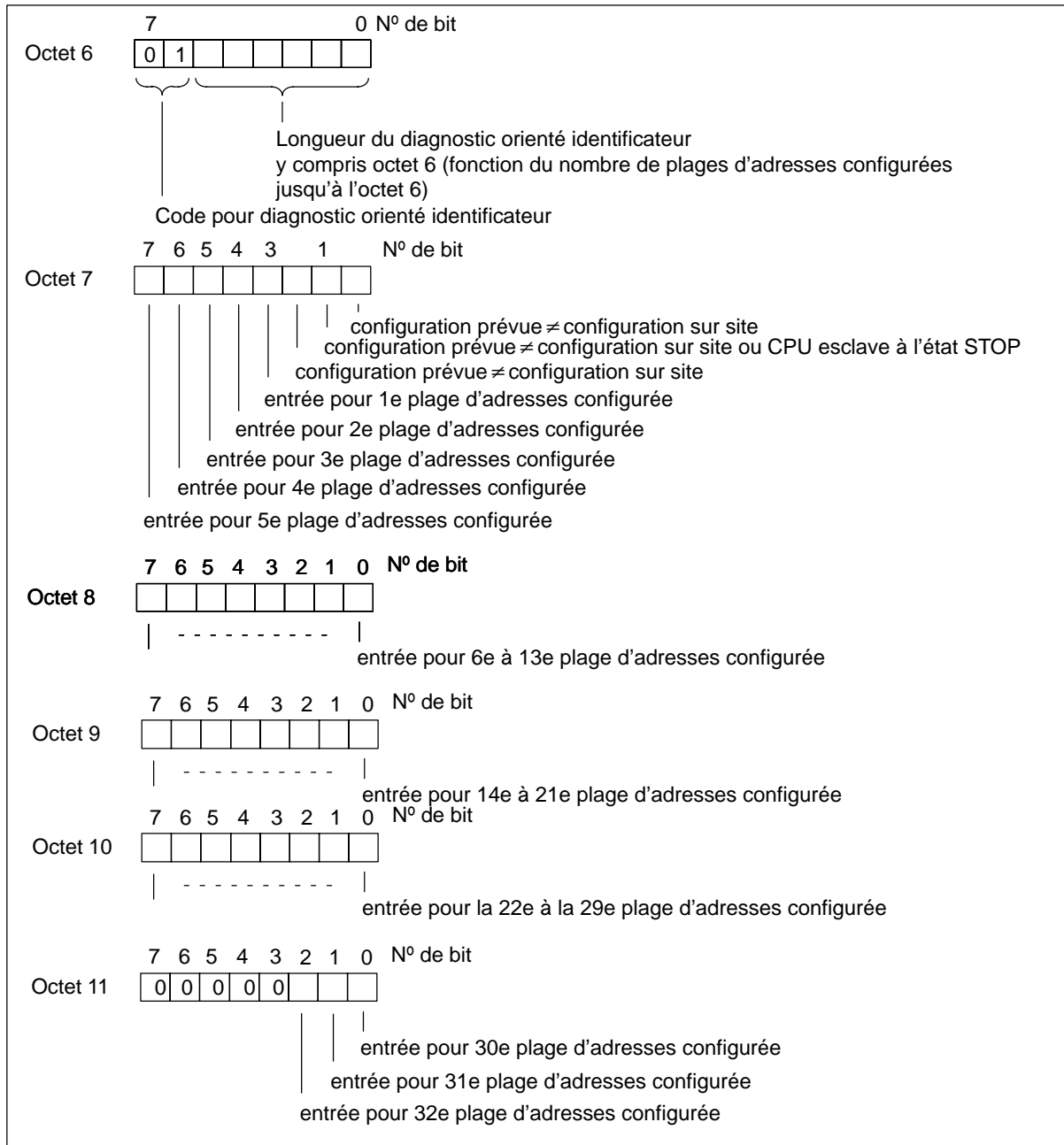


Figure 2-7 Structure du diagnostic orienté identificateur de la CPU 31x-2

2.6.9 Diagnostic orienté station

Définition

Le diagnostic orienté station donne des informations détaillées sur un esclave DP. Le diagnostic orienté station commence à l'octet x et peut compter au maximum 20 octets.

Diagnostic orienté station

La figure suivante décrit la structure et le contenu des octets d'une plage d'adresses configurée de la mémoire de transfert.

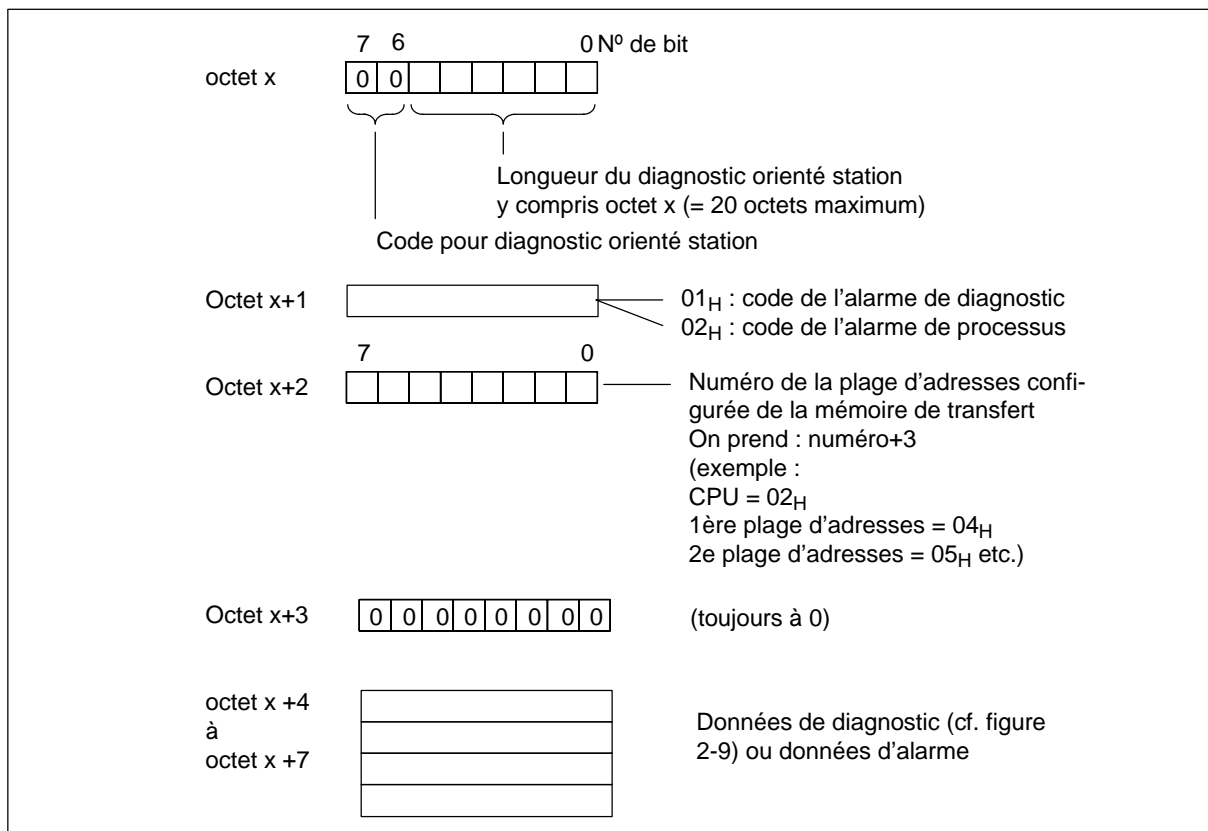


Figure 2-8 Structure du diagnostic orienté station

A partir de l'octet x +4

La signification des octets, à partir de l'octet x+4, dépend de l'octet x +1 (voir la figure 2-8).

| L'octet x+1 contient le code pour... | |
|---|---|
| Alarme de diagnostic (01H) | Alarme du processus (02H) |
| Les données de diagnostic renferment les 16 octets d'information d'état de la CPU. La figure 2-9 vous présente l'affectation des 4 premiers octets des données de diagnostic. Les 12 octets suivants sont toujours à 0. | Pour l'alarme du processus, vous pouvez programmer librement 4 octets d'information d'alarme. Dans <i>STEP 7</i> vous transférez ces 4 octets sur le maître DP avec la SFC 7 "DP_PRAL" (cf. chapitre 2.6.10). |

Octets x +4 à x +7 pour alarme de diagnostic

La figure 2-9 montre la structure et le contenu des octets x+4 à x+7 affectés à l'alarme de diagnostic. Le contenu de ces octets correspond à celui de l'enregistrement 0 du diagnostic dans *STEP 7* (dans ce cas, tous les bits ne sont pas affectés).

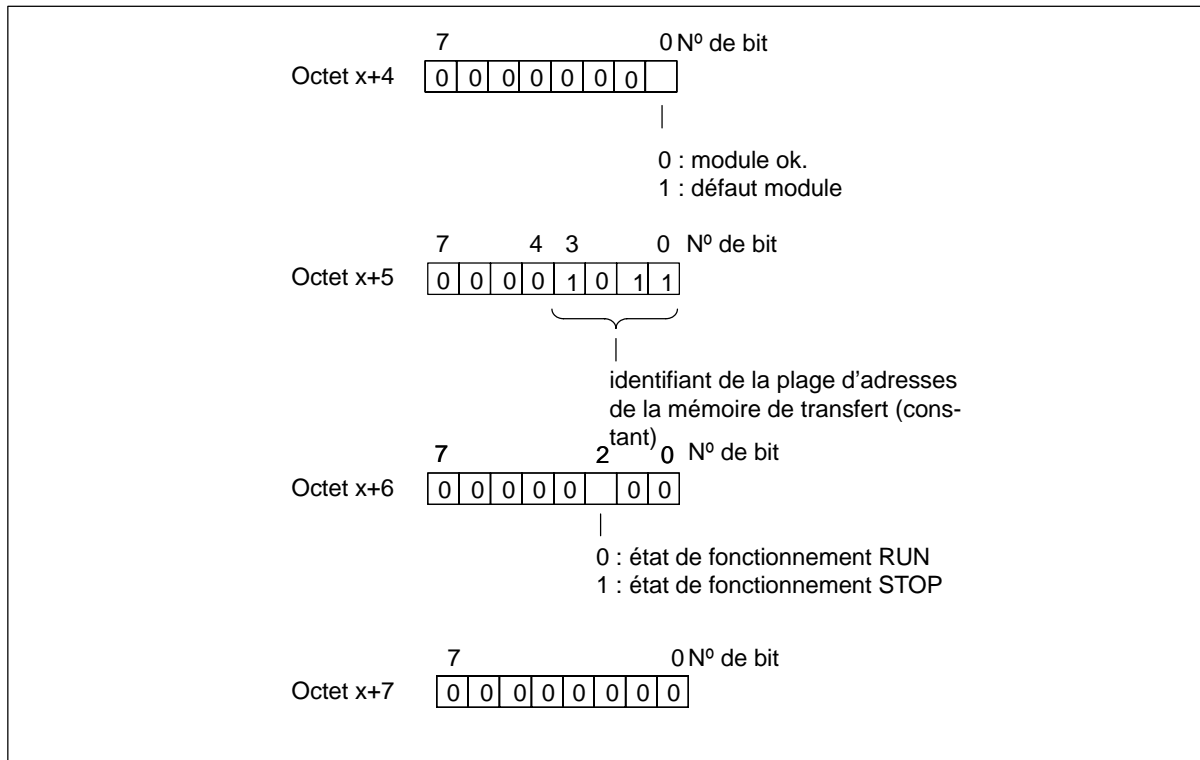


Figure 2-9 Octets x +4 à x +7 pour alarme de diagnostic et alarme du processus

2.6.10 Alarmes

Alarmes avec maître DP S7/M7

Lorsque la CPU 31x-2 est utilisée comme esclave DP, vous pouvez déclencher à partir du programme utilisateur une alarme du processus au niveau du maître DP. L'appel de SFC 7 « DP_PRAL » déclenche dans le programme utilisateur du maître DP l'appel de l'OB 40. La fonction SFC 7 vous permet de transmettre au maître DP une information d'alarme dans un double mot que vous pouvez exploiter dans l'OB 40, dans la variable OB40_POINT_ADDR. L'information d'alarme peut être programmée librement. Une description détaillée de la SFC 7 « DP_PRAL » est donnée dans le manuel de référence *Logiciel système pour Simatic S7-300/400 – Fonctions standard et fonctions système*.

Alarmes avec un autre maître DP

Lorsque vous exploitez la CPU 31x-2 en liaison avec un autre maître DP, ces alarmes sont reproduites dans le diagnostic orienté station de la CPU 31x-2. Les éléments de diagnostic correspondants doivent être traités dans le programme utilisateur du maître DP.

Nota

Il faut respecter les points suivants pour pouvoir exploiter les alarmes de diagnostic et alarmes du processus par le biais du diagnostic orienté station au niveau d'un maître DP autre que S7/M7 :

- Le maître DP devrait être en mesure de buffériser les messages de diagnostic, c'est-à-dire que les messages de diagnostic devraient être inscrits dans une mémoire tampon sur le maître DP. Si le maître DP ne dispose pas des ressources pour mémoriser les messages de diagnostic, seul le dernier message de diagnostic arrivant serait conservé.
 - Il faut prévoir dans votre programme utilisateur une scrutation régulière des bits correspondants au diagnostic orienté station. Ce faisant, il faut tenir compte du temps de cycle du bus PROFIBUS DP, afin que la scrutation des bits intervienne au moins une fois par cycle de bus.
 - Si le maître DP est un IM 308-C, vous ne pouvez pas utiliser les alarmes de processus dans le diagnostic orienté station, car seul les alarmes arrivantes – et non les alarmes partantes – sont signalées.
-

2.7 Echange direct de données

A partir de *STEP 7 V 5.x*, vous pouvez configurer un "échange direct de données" pour les stations PROFIBUS. Les CPU 31x-2 peuvent participer à cette communication directe en tant qu'émetteur et récepteur.

L'« échange direct de données » est une relation de communication particulière entre stations DP PROFIBUS.

Principe

L'échange direct de données est caractérisé par le fait que les stations DP PROFIBUS « écoutent » les données qu'un esclave DP renvoie à son maître DP. Ce mécanisme permet à la station à l'écoute (récepteur) d'accéder directement à des modifications des données d'entrée d'esclaves DP éloignés.

Lors de la configuration dans *STEP 7*, vous déterminez, à l'aide des adresses d'entrée de périphérie correspondantes, la plage d'adresses du récepteur dans laquelle les données voulues de l'émetteur doivent être lues.

Une CPU 31x-2 peut être :

émetteur en tant qu'esclave DP

récepteur en tant qu'esclave DP ou maître DP ou en tant que CPU qui n'est pas intégrée à un système maître (cf. figure 2-10).

Exemple

L'exemple de la figure 2-10 représente les "relations" de communication directe que vous pouvez configurer. Tous les maîtres DP et esclaves DP de la figure sont des CPU 31x-2. Il convient de noter que d'autres esclaves DP (ET 200M, ET 200X, ET 200S) peuvent uniquement jouer le rôle d'émetteur.

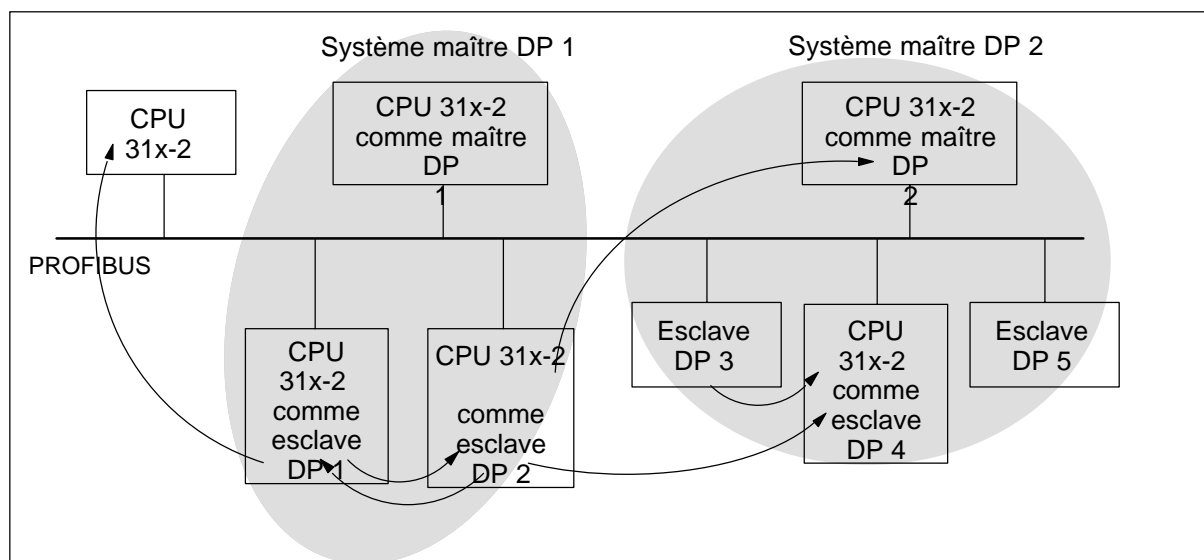


Figure 2-10 Echange direct de données avec des CPU 31x-2

2.8 Diagnostic dans un échange direct de données

Adresses de diagnostic

Dans le cas de la communication directe, vous attribuez une adresse de diagnostic dans le récepteur :

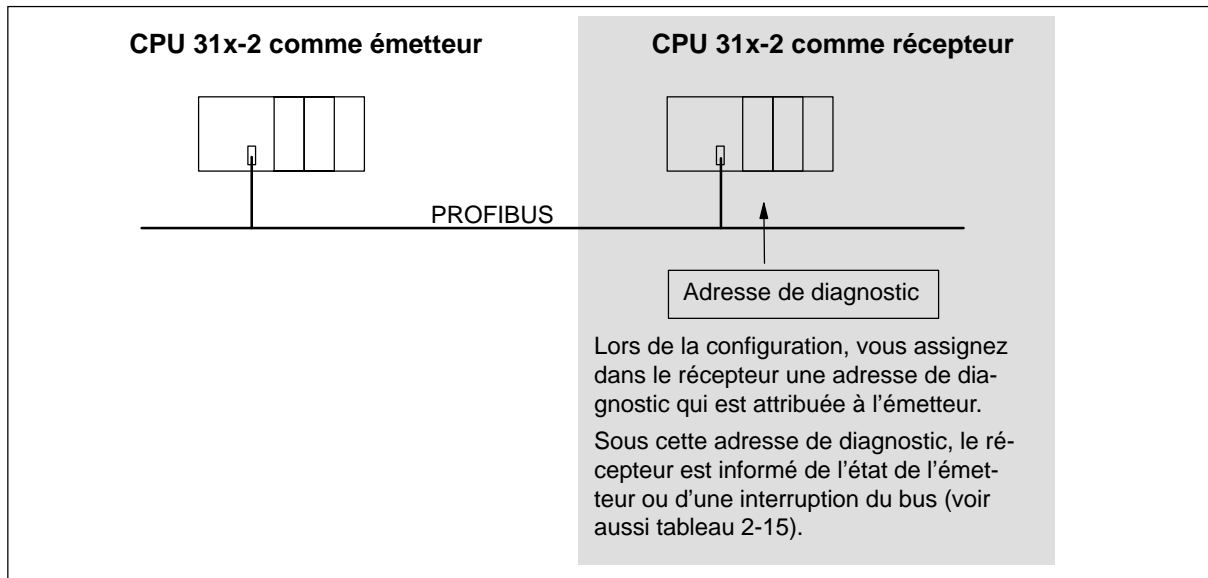


Figure 2-11 Adresse de diagnostic pour le récepteur dans le cas de la communication directe

Détection d'événement

Le tableau 2-15 expose comment la CPU 31x-2 en tant que récepteur détecte les interruptions du transfert de données.

Tableau 2-15 Détection d'événements des CPU 31x-2 utilisées comme récepteur dans un échange direct de données

| Événement | Ce qui se passe dans le récepteur |
|---|--|
| Interruption du bus (court-circuit, connecteur débranché) | <ul style="list-style-type: none"> Appel de l'OB 86 avec le message <i>Défaillance de station</i> (événement apparaissant ; adresse de diagnostic du récepteur qui est attribuée à l'émetteur) En cas d'accès à la périphérie : Appel de l'OB 122 (erreur d'accès à la périphérie) |

Exploitation dans le programme utilisateur

Le tableau suivant 2-16 indique comment exploiter, par exemple, une défaillance station de l'expéditeur dans le récepteur (cf. également le tableau 2-15).

Tableau 2-16 Exploitation d'une défaillance station de l'émetteur dans le cas de la communication directe

| Dans l'émetteur | Dans le récepteur |
|--|---|
| Adresses de diagnostic (exemple) adresse de diagnostic du maître= 1023 adresse de diagnostic de l'esclave dans le système maître= 1022 | Adresse de diagnostic (exemple) adresse de diagnostic= 444 |
| Défaillance d'une station | <p>→ La CPU appelle l'OB 86 avec notamment les informations suivantes :</p> <ul style="list-style-type: none"> • OB 86_MDL_ADDR:=444 • OB86_EV_CLASS:=B#16#38 (événement apparaissant) • OB86_FLT_ID:=B#16#C4 (défaillance d'une station DP) <p>Conseil : ces informations se trouvent aussi dans le tampon de diagnostic de la CPU</p> |

Temps de cycle et de réponse

Introduction

Ce chapitre détaille la composition des temps de cycle et de réponse du S7-300.

Le temps de cycle du programme utilisateur peut être lu avec la PG (cf. *Aide en ligne de STEP 7*).

Le calcul du temps de cycle sera exposé à l'aide d'un exemple.

Le temps de réponse constitue une grandeur plus importante pour l'évaluation d'un processus. Ce chapitre vous montre en détail comment le calculer.

Dans ce chapitre

| Chapitre | Contenu | Page |
|----------|---|------|
| 3.1 | Temps de cycle | 3-2 |
| 3.2 | Temps de réponse | 3-3 |
| 3.3 | Exemple de calcul des temps de cycle et de réponse | 3-10 |
| 3.4 | Temps de réponse à une alarme | 3-14 |
| 3.5 | Exemple de calcul du temps de réponse à une alarme | 3-16 |
| 3.6 | Reproductibilité des alarmes temporisée et cyclique | 3-16 |

Temps d'exécution

- Pour les instructions *STEP 7* traitables par les CPU
- SFC/SFB intégrées dans les CPU
- Pour les fonctions CEI pouvant être appelées dans *STEP 7*

les temps d'exécution sont indiqués dans la *liste des opérations S7-300*.

3.1 Temps de cycle

Définition du temps de cycle

Le temps de cycle est le temps qui s'écoule pendant un cycle de programme.

Composantes du temps de cycle

Le temps de cycle est composé de :

| Facteurs | Observation |
|---|---|
| Temps de traitement du système d'exploitation | cf. chapitre 3.2 |
| Temps de transfert de la mémoire image (MIE et MIS) | |
| Temps de traitement du programme utilisateur | ... se calcule à partir des temps d'exécution des diverses opérations (cf. <i>Liste des opérations : Automate programmable S7-300</i>) et d'un facteur spécifique à la CPU (cf. tableau 3-3) |
| Temporisations S7 (sauf pour CPU 318-2) | cf. chapitre 3.2 |
| DP PROFIBUS | |
| Fonctions intégrées | |
| Communication par l'interface MPI | Vous paramétrez dans <i>STEP 7</i> le pourcentage maximum admissible de charge du cycle due à la communication. |
| Charge due aux alarmes | cf. chapitres 3.4 et 3.5 |

La figure 3-1 représente les composantes du temps de cycle.

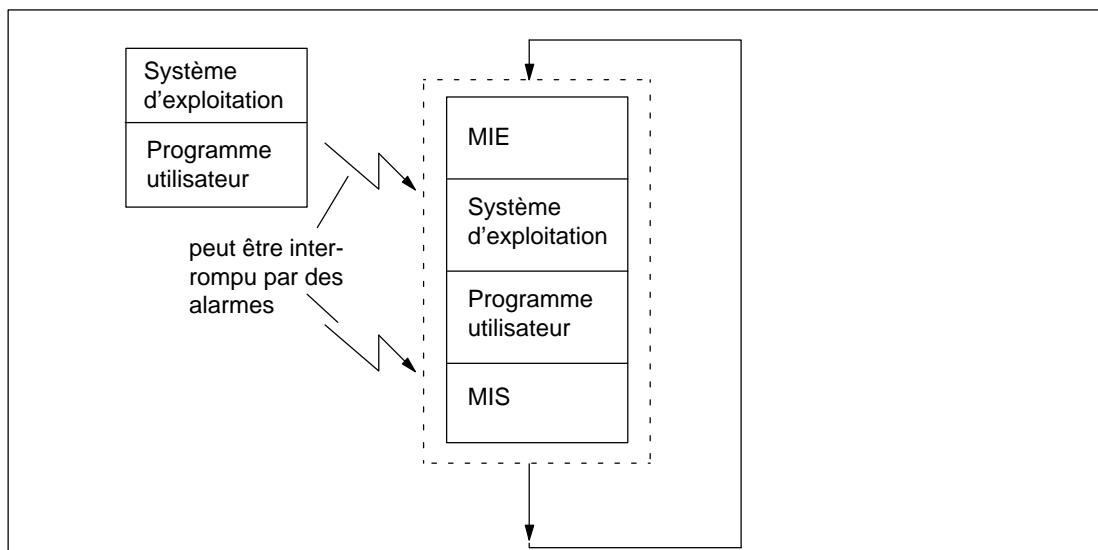


Figure 3-1 Composantes du temps de cycle

Prolongation du temps de cycle

Le temps de cycle d'un programme utilisateur peut toujours être prolongé par :

- Traitement d'alarme déclenché par temporisation
- Traitement d'alarme du processus (cf. chapitre 3.4)
- Diagnostic et traitement des erreurs (cf. chapitre 3.4)
- Communication via MPI

3.2 Temps de réponse

Définition du temps de réponse

Le temps de réponse est le temps qui sépare la détection d'un signal d'entrée et la modification du signal de sortie qui lui est lié.

Facteurs

Le temps de réponse dépend du temps de cycle et des facteurs suivants :

| Facteurs | Observation |
|--|---|
| Retard des entrées et des sorties | Les retards sont indiqués dans les caractéristiques techniques <ul style="list-style-type: none"> • des modules de signaux, dans le manuel de référence <i>Caractéristiques des modules</i>. • des entrées/sorties intégrées de la CPU 312 IFM, au chapitre 1.4.1. • des entrées/sorties intégrées de la CPU 314 IFM, au chapitre 1.4.4. |
| Temps de cycle de bus supplémentaires dans le sous-réseau PROFIBUS | CPU 31x-2 DP uniquement |

Plage de variation

Le temps de réponse effectif est compris entre le temps de réponse le plus court et le temps de réponse le plus long. Lors de la configuration de votre installation, vous devez toujours prendre en compte le temps de réponse le plus long.

Nous allons considérer ci-après le temps de réponse le plus court et le temps de réponse le plus long, afin que vous puissiez vous faire une idée de la plage de variation du temps de réponse.

Temps de réponse le plus court

La figure 3-2 décrit les conditions qui permettent d'obtenir le temps de réponse le plus court.

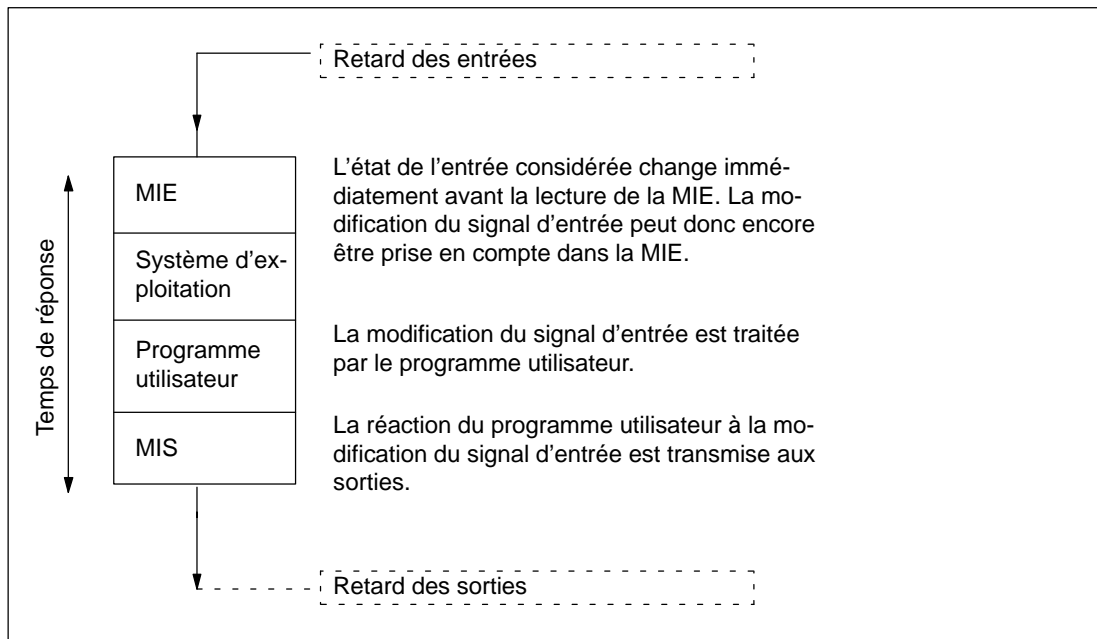


Figure 3-2 Le temps de réponse le plus court

Calcul

Le temps de réponse (le plus court) est composé de :

- 1 × temps de transfert de la mémoire image des entrées +
- 1 × temps de traitement du système d'exploitation +
- 1 × temps de traitement du programme +
- 1 × temps de transfert de la mémoire image des sorties +
- Temps de traitement des temporisations S7 +
- Retard des entrées et des sorties

Cela correspond à la somme du temps de cycle et du retard des entrées et des sorties.

Temps de réponse le plus long

La figure 3-3 montre comment le temps de réponse le plus long est obtenu.

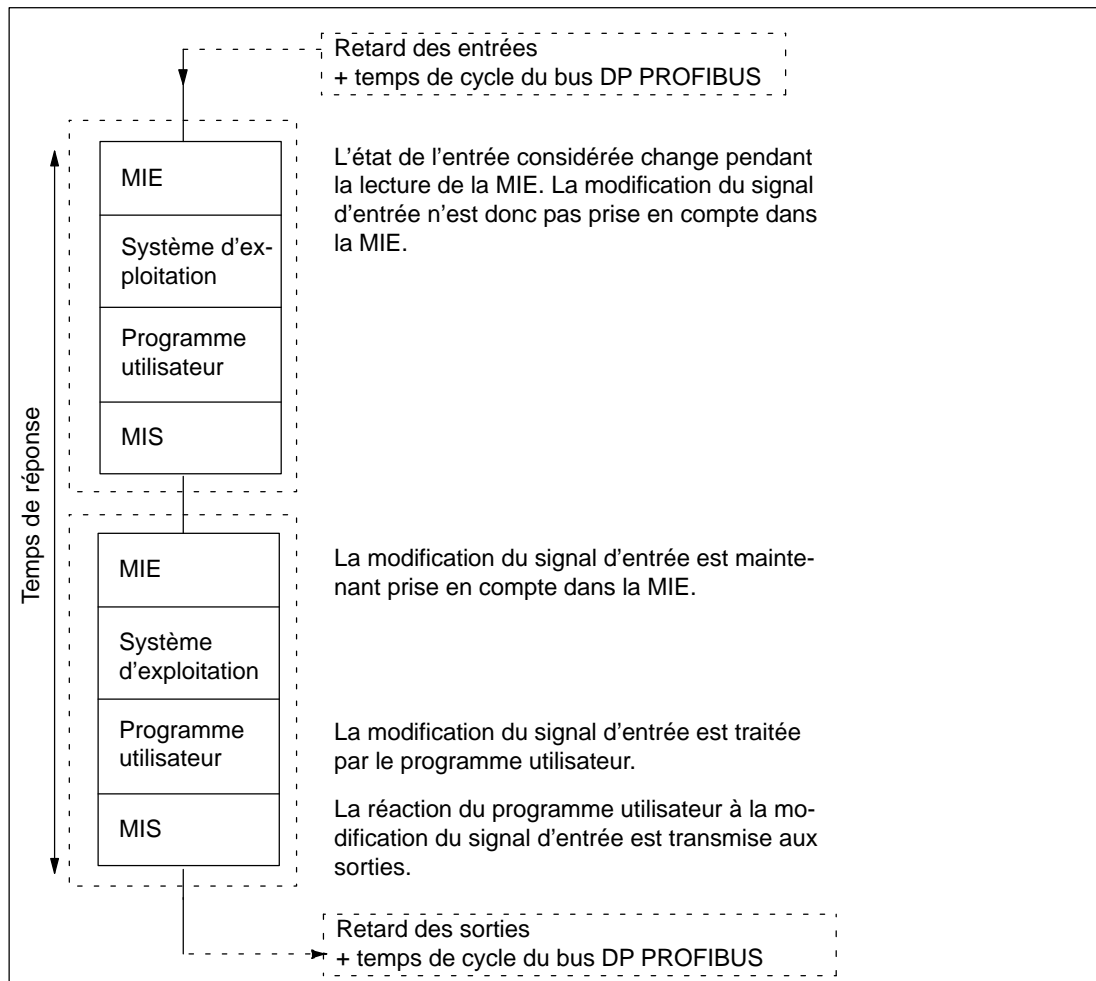


Figure 3-3 Le temps de réponse le plus long

Calcul

Le temps de réponse (le plus long) est composé de :

- 2 × temps de transfert de la mémoire image des entrées +
- 2 × temps de transfert de la mémoire image des sorties +
- 2 × temps de traitement du système d'exploitation +
- 2 × temps de traitement du programme +
- 2 × temps de cycle du bus PROFIBUS DP (pour CPU 31x-2 DP)
- Temps de traitement des temporisations S7 +
- Retard des entrées et des sorties

Cela correspond à la somme du double du temps de cycle, du retard des entrées et des sorties et du double du temps de cycle du bus.

Temps de traitement du système d'exploitation

Le tableau 3-1 contient les temps à utiliser pour déterminer les temps de traitement du système d'exploitation des CPU.

Les temps indiqués sont valables sans

- fonctions de test, par exemple visualisation d'état, forçage
- fonctions de chargement, effacement, compression de bloc
- communication.

Tableau 3-1 Temps de traitement du système d'exploitation des CPU

| Exécution | CPU 312 IFM | CPU 313 | CPU 314 | CPU 314 IFM | CPU 315 | CPU 315-2 DP | CPU 316-2 DP | CPU 318-2 |
|------------------|---------------|---------------|---------------|---------------|--------------|---------------|---------------|-----------|
| Gestion du cycle | 600 à 1200 µs | 540 à 1040 µs | 540 à 1040 µs | 770 à 1340 µs | 390 à 820 µs | 500 à 1030 µs | 500 à 1030 µs | 200 µs |

Actualisation de la mémoire image

Le tableau 3-2 contient les temps CPU pour l'actualisation de la mémoire image (temps de transfert de la mémoire image). Les temps indiqués sont des « valeurs idéales » qui peuvent être prolongées par l'apparition d'alarmes ou par la communication de la CPU. (mémoire image = MI)

Le temps CPU pour l'actualisation de la mémoire image est calculé comme suit :

$$\begin{aligned}
 &K + \text{nbre d'octets dans la MI de l'unité "0"} \times A \\
 &+ \text{nbre d'octets dans la MI des unités "1 à 3"} \times B \\
 &+ \text{nbre d'octets dans la MI via DP} \times D \\
 &= \text{temps de transfert de la mémoire image}
 \end{aligned}$$

Tableau 3-2 Actualisation de la mémoire image des CPU

| | Composants | CPU 312 IFM | CPU 313 | CPU 314 | CPU 314 IFM | CPU 315 | CPU 315-2 DP | CPU 316-2 DP | CPU 318-2 |
|---|--|-------------|---------|---------|-------------|---------|-----------------|-----------------|-----------|
| K | Charge de base | 162 µs | 142 µs | 142 µs | 147 µs | 109 µs | 10 µs | 10 µs | 20 µs |
| A | par octet dans l'unité « 0 » | 14,5 µs | 13,3 µs | 13,3 µs | 13,6 µs | 10,6 µs | 20 µs (par mot) | 20 µs (par mot) | 6 µs |
| B | par octet dans l'unité « 1 à 3 » | 16,5 µs | 15,3 µs | 15,3 µs | 15,6 µs | 12,6 µs | 22 µs (par mot) | 22 µs (par mot) | 12,4 µs |
| D | par octet dans la zone DP pour l'interface DP intégrée | – | – | – | – | – | 12 µs (par mot) | 12 µs (par mot) | 1 µs |

Temps de traitement du programme utilisateur

Le temps de traitement du programme utilisateur est la somme des temps d'exécution des instructions et des SFB/SFC appelés. Ces temps d'exécution sont indiqués dans la liste des opérations. Vous devez en outre multiplier le temps de traitement du programme utilisateur par un facteur spécifique à la CPU. Ce facteur est indiqué dans le tableau 3-3 pour les diverses CPU.

Tableau 3-3 Facteurs spécifiques aux CPU pour le temps de traitement du programme utilisateur

| Exécution | CPU 312 IFM | CPU 313 | CPU 314 | CPU 314 IFM | CPU 315 | CPU 315-2 DP | CPU 316-2 DP | CPU 318-2 |
|-----------|-------------|---------|---------|-------------|---------|--------------|--------------|-----------|
| Facteur | 1,23 | 1,19 | 1,15 | 1,15 | 1,15 | 1,19 | 1,19 | 1,0 |

Temporisations S7

Dans le cas de la CPU 318-2, l'actualisation des temporisations S7 ne prolonge pas le temps de cycle.

L'actualisation des temporisations S7 est effectuée toutes les 10 ms.

L'exemple du chapitre 3.3 montre comment tenir compte des temporisations S7 lors du calcul des temps de cycle et de réponse.

Tableau 3-4 Actualisation des temporisations S7

| Exécution | 312 IFM | 313 | 314 | 314 IFM | 315 | 315-2 DP | 316-2 DP |
|--|---|--|-----|---------|-----|----------|----------|
| Actualisation des temporisations S7 (toutes les 10 ms) | Nombre de temporisations S7 actives simultanément × 10 µs | Nombre de temporisations S7 actives simultanément × 8 µs | | | | | |

Interface DP PROFIBUS

Dans le cas de la CPU 315-2 DP/316-2 DP, le temps de cycle est typiquement prolongé de 5% si l'interface DP PROFIBUS est utilisée.

Dans le cas de la CPU 318-2, l'utilisation de l'interface DP PROFIBUS reste sans incidence sur le temps de cycle.

Fonctions intégrées

Dans le cas des CPU 312-IFM et 314-IFM, le temps de cycle est prolongé de 10% maximum si les fonctions intégrées sont utilisées. Vous devez en outre tenir éventuellement compte de l'actualisation des blocs de données d'instance au niveau du point de contrôle de cycle.

Le tableau 3-5 indique le temps d'actualisation du bloc de données d'instance au niveau du point de contrôle de cycle ainsi que les temps d'exécution correspondants des SFB.

Tableau 3-5 Temps d'actualisation et temps d'exécution des SFB

| CPU 312 IFM/314 IFM | Temps d'actualisation du bloc de données d'instance au niveau du point de contrôle de cycle | Temps d'exécution des SFB |
|---|---|---------------------------|
| IF mesure de fréquence (SFB 30) | 100 µs | 220 µs |
| IF comptage (SFB 29) | 150 µs | 300 µs |
| IF comptage (compteurs parallèles) (SFB 38) | 100 µs | 230 µs |
| IF positionnement (SFB 39) | 100 µs | 150 µs |

Retard des entrées/sorties

Vous devez tenir compte des retards suivants selon le module concerné :

- pour les entrées TOR :
le retard des entrées
- pour les sorties TOR :
retards négligeables
- pour les sorties à relais :
retards typiques de 10 ms à 20 ms.
Le retard des sorties à relais dépend entre autres de la température et de la tension
- pour les entrées analogiques :
temps de cycle de l'acquisition analogique
- pour les sorties analogiques :
temps de réponse de la sortie analogique

Temps de cycle du bus dans le sous-réseau PROFIBUS

Si vous avez configuré votre sous-réseau PROFIBUS avec *STEP 7*, le temps de cycle de bus typique prévisionnel est calculé par *STEP 7*. Vous pouvez alors afficher le temps de cycle du bus de votre configuration sur la PG (voir le guide de l'utilisateur de *STEP 7*).

La figure 3-4 donne une représentation graphique des temps de cycle du bus. Cet exemple a été réalisé en supposant que chaque esclave DP a en moyenne 4 octets de données.

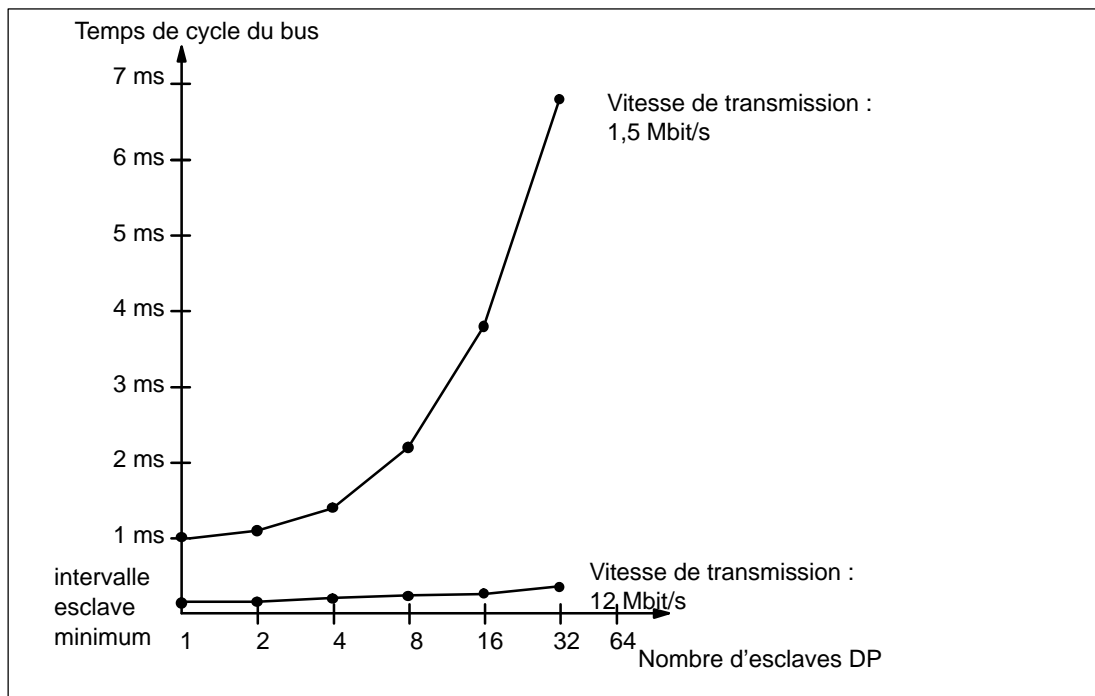


Figure 3-4 Aperçu des temps de cycle du bus DP PROFIBUS à 1,5 Mbit/s et 12 Mbit/s

Si vous exploitez un sous-réseau PROFIBUS comptant plusieurs maîtres, vous devez tenir compte du temps de cycle de bus pour chaque maître. On a alors temps de cycle de bus total = temps de cycle de bus × nombre de maîtres.

Prolongation du cycle par imbrication d'alarmes

Le tableau 3-6 récapitule les prolongations typiques du temps de cycle dues à l'imbrication d'une alarme. Le temps d'exécution du programme au niveau d'alarme s'ajoute à cette prolongation. Si plusieurs alarmes sont imbriquées, les temps correspondants doivent être ajoutés.

Tableau 3-6 Prolongation de cycle par imbrication d'alarmes

| Alarmes | 312 IFM | 313 | 314 | 314 IFM | 315 | 315-2 DP | 316-2 DP | 318-2 |
|--|----------------|----------------|----------------|-----------------|----------------|----------------|----------------|-----------------------------|
| Alarme du processus | env. 840 µs | env. 700 µs | env. 700 µs | env. 730 µs | env. 480 µs | env. 590 µs | env. 590 µs | env. 340 µs |
| Alarme de diagnostic | – | env. 880 µs | env. 880 µs | env. 1000 µs | env. 700 µs | env. 860 µs | env. 860 µs | env. 450 µs |
| Alarme horaire | – | – | env. 680 µs | env. 700 µs | env. 460 µs | env. 560 µs | env. 560 µs | env. 350 µs |
| Alarme temporisée | – | – | env. 550 µs | env. 560 µs | env. 370 µs | env. 450 µs | env. 450 µs | env. 260 µs |
| Alarme cyclique | – | – | env. 360 µs | env. 380 µs | env. 280 µs | env. 220 µs | env. 220 µs | env. 260 µs |
| Erreur de programmation/d'accès/erreur à l'exécution du programme | – | env. 740 µs | env. 740 µs | env. 760 µs | env. 560 µs | env. 490 µs | env. 490 µs | env. 130/ 155/ 285 µs |

3.3 Exemple de calcul des temps de cycle et de réponse

Composantes du temps de cycle

Rappel : Le temps de cycle est composé de :

- Temps de transfert de la mémoire image +
- Temps de traitement du système d'exploitation +
- Temps de traitement du programme utilisateur +
- Temps de traitement des temporisations S7

Exemple de configuration 1

Vous avez monté un S7-300 avec les modules suivants sur un profilé-support :

- Une CPU 314
- 2 modules d'entrées TOR SM 321 ; DI 32×24 V cc (4 octets chacun dans la MI)
- 2 modules de sorties TOR SM 322 ; DO 32×24 V cc/0,5A (4 octets chacun dans la MI)

Le temps d'exécution du programme utilisateur est de 1,5 ms selon la liste des opérations. Il n'y a pas de communication.

Calcul

Le temps de cycle de l'exemple résulte des temps suivants :

- Temps de transfert de la mémoire image
Mémoire image des entrées : $147 \mu\text{s} + 8 \text{ octets} \times 13,6 \mu\text{s} = \text{env. } \mathbf{0,26 \text{ ms}}$
Mémoire image des sorties : $147 \mu\text{s} + 8 \text{ octets} \times 13,6 \mu\text{s} = \text{env. } \mathbf{0,26 \text{ ms}}$

- Temps de traitement du système d'exploitation

Gestion du cycle : env. **1 ms**

- Temps de traitement du programme utilisateur :

env. $1,5 \text{ ms} \times \text{facteur spécifique à la CPU } 1,15 = \text{env. } \mathbf{1,8 \text{ ms}}$

- Temps de traitement des temporisations S7

Hypothèse : 30 temporisations S7 sont utilisées.

Une actualisation des 30 temporisations S7 dure

$30 \times 8 \mu\text{s} = 240 \mu\text{s}$.

L'intervalle de temps cherché est obtenu en additionnant le temps de transfert de la mémoire image, le temps de traitement du système d'exploitation et le temps de traitement du programme utilisateur :

$0,26 \text{ ms} + 0,26 \text{ ms} + 1 \text{ ms} + 1,8 \text{ ms} = 3,32 \text{ ms}$.

Etant donné que les temporisations S7 sont appelées toutes les 10 ms, elles ne peuvent l'être qu'une seule fois dans l'intervalle de temps considéré. Les temporisations S7 ne peuvent donc prolonger le temps de cycle que de $240 \mu\text{s}$ au maximum (=0,24 ms).

Le temps de cycle est égal à la somme des temps indiqués :

Temps de cycle = $0,26 \text{ ms} + 0,26 \text{ ms} + 1 \text{ ms} + 1,8 \text{ ms} + 0,24 \text{ ms} = \mathbf{3,56 \text{ ms}}$.

Composantes du temps de réponse

Rappel : le temps de réponse est la somme de :

- 2 × temps de transfert de la mémoire image des entrées +
- 2 × temps de transfert de la mémoire image des sorties +
- 2 × temps de traitement du système d'exploitation +
- 2 × temps de traitement du programme +
- Temps de traitement des temporisations S7 +
- Retards des entrées et des sorties

Conseil : Calcul simplifié : temps de cycle calculé × 2 + retards.

Pour l'exemple de configuration 1, on a donc : 3,34 ms × 2 + retards des modules d'entrée/sortie.

Exemple de configuration 2

Vous avez monté un S7-300 avec les modules suivants sur 2 profilés-supports :

- Une CPU 314
- 4 modules d'entrées TOR SM 321 ; DI 32 × 24 V cc (4 octets chacun dans la mémoire image)
- 3 modules de sorties TOR SM 322 ; DO 16 × 24 V cc/0,5A (2 octets chacun dans la mémoire image)
- 2 modules d'entrées analogiques SM 331 ; AI 8 × 12 bits (pas dans la mémoire image)
- 2 modules de sorties analogiques SM 332 ; AI 4 × 12 bits (pas dans la mémoire image)

Programme utilisateur

Le temps d'exécution du programme utilisateur est de 2,0 ms selon la liste des opérations. En tenant compte du facteur spécifique à la CPU de 1,15, on obtient un temps d'exécution d'environ 2,3 ms. Le programme utilisateur utilise jusqu'à 56 temporisations S7 en même temps. Aucune opération n'est nécessaire au niveau du point de contrôle de cycle.

Calcul

Le temps de réponse de l'exemple est obtenu comme suit :

- Temps de transfert de la mémoire image
mémoire image des entrées : $147 \mu\text{s} + 16 \text{ octets} \times 13,6 \mu\text{s} = \text{env. } \mathbf{0,36 \text{ ms}}$
mémoire image des sorties : $147 \mu\text{s} + 6 \text{ octets} \times 13,6 \mu\text{s} = \text{env. } \mathbf{0,23 \text{ ms}}$
- Temps de traitement du système d'exploitation
gestion du cycle : env. **1 ms**
- Temps de traitement du programme utilisateur : **2,3 ms**

- **1er calcul intermédiaire** : la base de temps qui sert de référence pour le calcul du temps de traitement des temporisations S7 est la somme de tous les temps calculés précédemment :

| | |
|----------------------|---|
| $2 \times 0,36$ ms | (temps de transfert de la mémoire image des entrées) |
| + $2 \times 0,23$ ms | (temps de transfert de la mémoire image des sorties) |
| + 2×1 ms | (temps de traitement du système d'exploitation) |
| + $2 \times 2,3$ ms | (temps de traitement du programme utilisateur) \approx 7,8 ms. |

- Temps de traitement des temporisations S7

Une actualisation des 56 temporisations S7 dure $56 \times 8 \mu\text{s} = 448 \mu\text{s} \approx 0,45$ ms.

Etant donné que les temporisations S7 sont appelées toutes les 10 ms, elles ne peuvent l'être qu'une seule fois dans le temps de cycle. Les temporisations S7 ne peuvent donc prolonger le temps de cycle que de 0,45 ms au maximum.

- **2ème calcul intermédiaire** : le temps de réponse **sans** retards des entrées et sorties est obtenu en faisant la somme

| | |
|------------------|---|
| 8,0 ms | (résultat du premier calcul intermédiaire) |
| + 0,45 ms | (temps de traitement des temporisations S7) |
| =8,45 ms. | |

- Retards des entrées et sorties

- Le module d'entrées TOR SM 321 ; DI 32×24 V cc a un retard des entrées de **4,8 ms** maximum par voie.
- Le retard des sorties du module de sorties TOR SM 322 ; DO 16×24 V cc/0,5A peut être négligé.
- Le module d'entrées analogiques SM 331 ; AI 8×12 bits a été paramétré pour une réjection des fréquences perturbatrices de 50 Hz. Il en résulte un temps de conversion de 22 ms par voie. Etant donné que 8 voies sont actives, le temps de cycle du module d'entrées analogiques vaut **176 ms.**
- Le module de sorties analogiques SM 332 ; AO 4×12 bits a été paramétré pour la plage de mesure 0 ...10V. Le temps de conversion est de **0,8 ms** par voie. Etant donné que 4 voies sont actives, le temps de cycle vaut 3,2 ms. Il faut lui ajouter la durée de la période transitoire pour une charge résistive, qui vaut 0,1 ms. Le temps de réponse pour une sortie analogique vaut donc **3,3 ms.**

- Temps de réponse avec retards des entrées et sorties :

- **Cas 1** : la lecture d'un signal d'entrée TOR provoque la mise à 1 d'une voie de sortie du module de sorties TOR. Il en découle un temps de réponse de :

Temps de réponse = $4,8$ ms + $8,45$ ms = **13,25 ms.**

- **Cas 2** : lecture d'une valeur analogique et sortie d'une valeur analogique. Il en découle un temps de réponse de :

Temps de réponse = 176 ms + $8,45$ ms + $3,3$ ms = **187,75 ms.**

3.4 Temps de réponse à une alarme

Définition du temps de réponse à une alarme

Le temps de réponse à une alarme est le temps qui sépare la première apparition d'un signal d'alarme et l'appel de la première instruction dans l'OB d'alarme.

Règle générale : les alarmes de plus haute priorité sont traitées en premier. Cela signifie que le temps de réponse à une alarme est prolongé du temps de traitement des OB d'alarme de priorité plus élevée et de celui des OB d'alarme de même priorité non encore traités.

Calcul

Le temps de réponse à une alarme est obtenu comme suit :

Le plus court temps de réponse à une alarme =
 temps minimum de réponse à une alarme de la CPU +
 temps minimum de réponse à une alarme du module de signaux +
 temps de cycle du bus DP PROFIBUS

Le plus long temps de réponse à une alarme =
 temps maximum de réponse à une alarme de la CPU +
 temps maximum de réponse à une alarme du module de signaux +
 2 × temps de cycle du bus PROFIBUS DP

Temps de réponse des CPU à une alarme du processus

Le tableau 3-7 regroupe les temps de réponse des CPU à une alarme du processus (sans communication).

Tableau 3-7 Temps de réponse des CPU à une alarme du processus

| CPU | mini | maxi |
|----------|---------|---------|
| 312 IFM | 0,6 ms | 1,5 ms |
| 313 | 0,5 ms | 1,1 ms |
| 314 | 0,5 ms | 1,1 ms |
| 314 IFM | 0,5 ms | 1,1 ms |
| 315 | 0,3 ms | 1,1 ms |
| 315-2 DP | 0,4 ms | 1,1 ms |
| 316-2 DP | 0,4 ms | 1,1 ms |
| 318-2 | 0,23 ms | 0,27 ms |

Temps de réponse des CPU à une alarme de diagnostic

Le tableau 3-8 regroupe les temps de réponse des CPU à une alarme de diagnostic (sans communication).

Tableau 3-8 Temps de réponse des CPU à une alarme de diagnostic

| CPU | mini | maxi |
|----------|---------|---------|
| 312 IFM | – | – |
| 313 | 0,6 ms | 1,3 ms |
| 314 | 0,6 ms | 1,3 ms |
| 314 IFM | 0,7 ms | 1,3 ms |
| 315 | 0,5 ms | 1,3 ms |
| 315-2 DP | 0,6 ms | 1,3 ms |
| 316-2 DP | 0,6 ms | 1,3 ms |
| 318-2 | 0,32 ms | 0,38 ms |

Modules de signaux

Le temps de réponse des modules de signaux à une alarme du processus se décompose comme suit :

- Module d'entrées TOR

Temps de réponse à une alarme du processus = temps de traitement interne d'alarme + retard des entrées

Ces temps sont indiqués dans la feuille de données du module d'entrées TOR correspondant.

- Module d'entrées analogiques

Temps de réponse à une alarme du processus = temps de traitement interne d'alarme + temps de conversion

Le temps de traitement interne d'alarme des modules d'entrées analogiques est négligeable. Les temps de conversion sont indiqués dans la feuille de données du module d'entrées analogiques correspondant.

Le temps de réponse du module de signaux à une alarme de diagnostic est le temps qui sépare la détection d'un événement de diagnostic par le module de signaux et le déclenchement de l'alarme de diagnostic par le module de signaux. Ce temps est négligeable.

Traitement d'alarme du processus

L'appel de l'OB 40 d'alarme du processus lance le traitement de l'alarme du processus. Les alarmes de priorité plus élevée interrompent le traitement d'alarme du processus, les accès directs à la périphérie sont effectués pendant le temps de traitement de l'instruction. Une fois le traitement d'une alarme du processus terminé, il y a soit poursuite du traitement du programme cyclique, soit appel et traitement d'autres OB d'alarme de même priorité ou de priorité inférieure.

3.5 Exemple de calcul du temps de réponse à une alarme

Composantes du temps de réponse à une alarme

Rappel : le temps de réponse à une alarme du processus est composé de :

- Temps de réponse de la CPU à une alarme du processus et
- Temps de réponse du module de signaux à une alarme du processus.

Exemple : vous utilisez un S7-300 qui est constitué d'une CPU 314 et de 4 modules TOR. L'un des modules d'entrées TOR est un SM 321 ; DI 16 × 24 V cc ; avec alarme de processus et alarme de diagnostic. Vous n'avez validé que l'alarme du processus dans le paramétrage de la CPU et du SM. Vous renoncez à un déclenchement par temporisation du traitement, du diagnostic et du traitement des erreurs. Vous avez paramétré un retard des entrées de 0,5 ms pour le module d'entrées TOR. Aucune opération n'est nécessaire au niveau du point de contrôle de cycle. Il n'y a pas de communication par MPI.

Calcul

Le temps de réponse à une alarme du processus de l'exemple résulte des temps suivants :

- Temps de réponse de la CPU 314 à une alarme du processus : env. 1,1 ms
- Temps de réponse du SM 321 à une alarme du processus ; DI 16 × 24 V cc :
 - temps de traitement interne d'alarme :
0,25 ms
 - retard des entrées : 0,5 ms

Le temps de réponse à une alarme du processus est égal à la somme des temps indiqués :

Temps de réponse à une alarme du processus = 1,1 ms + 0,25 ms + 0,5 ms = **env. 1,85 ms.**

Le temps de réponse à une alarme du processus ainsi calculé est le temps qui s'écoule entre l'application d'un signal sur l'entrée TOR et la première instruction dans l'OB 40.

3.6 Reproductibilité des alarmes temporisée et cyclique

Définition de la « reproductibilité »

Alarme temporisée :

L'écart de temps entre l'appel de la première instruction dans l'OB et le temps de déclenchement programmé pour l'alarme.

Alarme cyclique :

La plage de variation de la durée qui sépare deux appels successifs, mesurée respectivement à partir de la première instruction de l'OB.

Reproductibilité

Le tableau 3-9 indique la reproductibilité des alarmes temporisées et des alarmes cycliques des diverses CPU (sans communication).

Tableau 3-9 Reproductibilité des alarmes temporisées et des alarmes cycliques des CPU

| CPU | Reproductibilité | |
|----------|----------------------|--------------------|
| | Alarme temporisée | Alarme cyclique |
| 314 | env. $-1/+0,4$ ms | env. $\pm 0,2$ ms |
| 314 IFM | env. $-1/+0,4$ ms | env. $\pm 0,2$ ms |
| 315 | env. $-1/+0,4$ ms | env. $\pm 0,2$ ms |
| 315-2 DP | env. $-1/+0,4$ ms | env. $\pm 0,2$ ms |
| 316-2 DP | env. $-1/+0,4$ ms | env. $\pm 0,2$ ms |
| 318-2 | env. $-0,8/+0,38$ ms | env. $\pm 0,04$ ms |

Fonctions des CPU selon les versions de CPU et de *STEP 7*

4

Dans ce chapitre

Ce chapitre est consacré aux différences fonctionnelles entre les diverses versions de CPU.

Ces différences sont dues

- aux performances des CPU, en particulier de la CPU 318-2 par rapport aux autres CPU.
- aux nouvelles fonctionnalités des CPU décrites dans ce manuel, par rapport aux versions précédentes.

| Chapitre | Contenu | Page |
|----------|---|------|
| 4.1 | Différences entre la CPU 318-2 et les CPU 312 IFM à 316-2 DP | 4-2 |
| 4.2 | Différences des CPU 312 IFM à 318 avec les versions antérieures | 4-6 |

4.1 Différences entre la CPU 318-2 et les CPU 312 IFM à 316-2 DP

4 accumulateurs pour 318-2

| CPU 318-2 | CPU 312 IFM à 316-2 DP |
|-----------------|------------------------|
| 4 accumulateurs | 2 accumulateurs |

Le tableau suivant indique les points à prendre en considération pour employer un programme utilisateur en LIST d'une CPU 312 IFM à CPU 316-2 DP pour la CPU 318-2.

| Opérations | Programme utilisateur d'une CPU 312 IFM à 316-2 DP pour la CPU 318 |
|---|--|
| Opérations arithmétiques sur nombres entiers (+I, -I, *I, /I ; +D, -D, *D, /D, MOD ; +R, -R, *R, /R) | Après ces opérations, la CPU 318 transfère les contenus des ACCU 3 et 4 dans les ACCU 2 et 3. Lorsque le programme utilisateur (copié sans modification) exploite le contenu de l'ACCU 2, il utilise de mauvaises valeurs sur la CPU 318-2, car la valeur a été remplacée par le contenu de l'ACCU 3. |

Configuration

La CPU 318-2 n'accepte un projet d'une CPU 312 IFM à 316-2 DP que s'il a été créé avec *STEP 7 V 5.x* pour ces CPU.

Il n'est pas possible d'utiliser pour la CPU 318-2 des programmes qui contiennent des données de configuration pour FM (par exemple FM 353/354) ou CP (SDB 1xxx).

Vous devez modifier le projet correspondant ou en créer un nouveau.

Démarrage d'une temporisation dans le programme utilisateur

Lorsque vous démarrez une temporisation dans le programme utilisateur d'une CPU 318-2 (par exemple avec SI T), l'ACCU doit contenir un nombre en décimal codé binaire.

Forçage permanent

Pour le forçage permanent, les différences sont décrites au chapitre 1.3.1.

Chargement du programme utilisateur dans la carte mémoire

| CPU 318-2 | CPU 312 IFM à 316-2 DP |
|--|--|
| ... avec la fonction PG Charger programme utilisateur | ... avec la fonction PG Copier RAM vers ROM ou Charger programme utilisateur |

Repère de l'installation (uniquement CPU 318-2)

Lors de la configuration de la CPU, vous pouvez lui attribuer un repère de l'installation dans les propriétés de l'objet de l'onglet "Général". Vous pouvez exploiter ce repère de l'installation dans le programme utilisateur de la CPU (cf. l'aide en ligne de l'onglet "Général" dans STEP 7).

Adressage MPI

| CPU 318-2 | CPU 312 IFM à 316-2 DP |
|---|---|
| <p>La CPU adresse les stations MPI au sein de leur configuration (FM/CP) à l'aide de l'adresse de début de module.</p> <p>Si des FM/CP sont enfichés avec leurs propres adresses MPI dans la configuration centrale d'un S7-300, la CPU établit vers ces FM/CP un bus de communication distinct (via le bus interne) qui est séparé des autres sous-réseaux.</p> <p>L'adresse MPI de ces FM/CP n'a plus d'objet pour les stations des autres sous-réseaux. La communication avec ces FM/CP est réalisée via l'adresse MPI de la CPU.</p> | <p>Les CPU adressent les stations MPI au sein de leurs configurations à l'aide de l'adresse MPI.</p> <p>Si des FM/CP sont enfichés avec leurs propres adresses MPI dans la configuration centrale d'un S7-300, ces FM/CP sont des stations MPI, tout comme la CPU, dans le même sous-réseau de la CPU.</p> |

Vous avez une configuration S7-300 avec des FM/CP qui sont adressés via MPI et voulez remplacer la CPU 312 IFM ... 316 par une CPU 318-2. La figure 4-1 à la page 4-4 illustre un exemple d'une telle configuration.

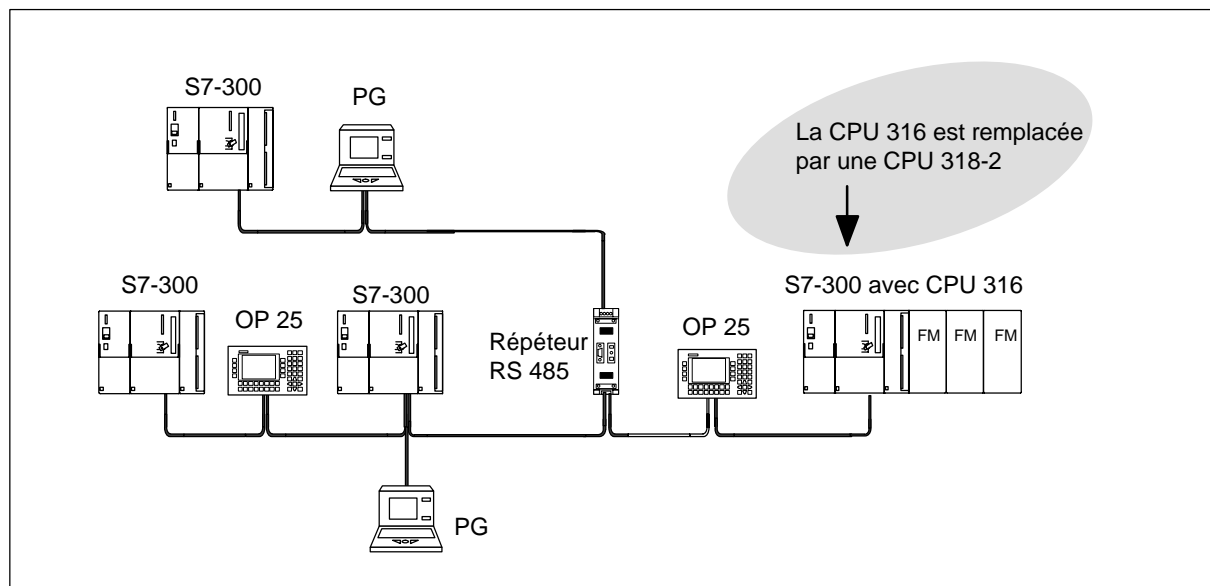


Figure 4-1 Exemple de configuration

Après avoir remplacé la CPU, vous devez (dans le cas de l'exemple) :

- remplacer la CPU 316 par la CPU 318-2 dans le projet STEP 7
- reconfigurer l'OP/la PG. C'est-à-dire : déclarer un nouvel automate, attribuer de nouvelles adresses cibles (= adresse MPI de la CPU 318-2 et emplacements des FM correspondants)
- reconfigurer les données de configuration pour FM/CP qui sont chargées dans la CPU

Cela est nécessaire pour que l'OP/la PG puissent continuer à accéder aux FM/CP de cette configuration.

Déconnexion et connexion d'une carte mémoire (FEPROM)

Lorsque vous déconnectez une carte mémoire HORS TENSION (la CPU est tamponnée), puis connectez une carte mémoire ayant un contenu identique, il se produit après la remise SOUS TENSION :

| CPU 318-2 | CPU 312 IFM à 316-2 DP |
|--|---|
| La CPU 318-2 se met en STOP et demande l'effacement général. | La CPU se met dans l'état qu'elle avait avant la mise HORS TENSION, donc RUN ou STOP. |

Ressources de liaison

| CPU 318-2 | CPU 312 IFM à 316-2 DP |
|--|---|
| <p>La CPU 318-2 fournit au total 32 ressources de liaison, dont 16 via l'interface MPI/DP et 16 via l'interface DP.</p> <p>Ces ressources de liaison sont librement sélectionnables pour</p> <ul style="list-style-type: none"> • communication PG/OP • communication de base S7 • communication de base S7 et • routage de communication PG | <p>Les CPU fournissent un nombre spécifique de ressources de liaison.</p> <p>Pour</p> <ul style="list-style-type: none"> • la communication PG, • la communication OP et • communication de base S7 <p>vous pouvez réserver des ressources qu'aucune autre fonction de communication ne pourra utiliser.</p> <p>Les ressources de liaison résiduelles seront alors à la disposition de la communication PG/OP/base S7/S7.</p> <p>Pour le routage, les CPU 315-/316-2 fournissent des ressources supplémentaires pour 4 liaisons.</p> |

4.2 Différences des CPU 312 IFM à 318 avec les versions antérieures

Cartes mémoire et sauvegarde du firmware sur carte mémoire

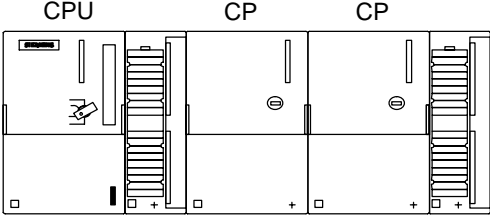
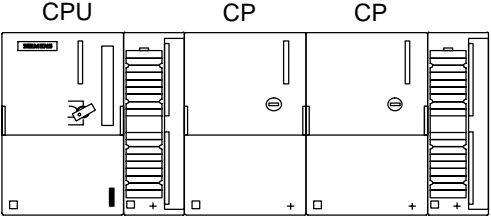
A partir des CPU suivantes :

| CPU | N° de référence | à partir de la version | |
|-----------|------------------------------|------------------------|----------|
| | | Microprogramme | Matériel |
| CPU 313 | 6ES7 313-1AD 03 -0AB0 | 1.0.0 | 01 |
| CPU 314 | 6ES7 314-1AE 04 -0AB0 | 1.0.0 | 01 |
| CPU 315 | 6ES7 315-1AF 03 -0AB0 | 1.0.0 | 01 |
| CPU 315-2 | 6ES7 315-2AF 03 -0AB0 | 1.0.0 | 01 |
| CPU 316-2 | 6ES7 316-1AG 00 -0AB0 | 1.0.0 | 01 |

vous pouvez

- utiliser les cartes mémoire 16 bits :
 - FEPROM 256 Ko 6ES7 951-1KH00-0AA0
 - FEPROM 1 Mo 6ES7 951-1KK00-0AA0
 - FEPROM 2 Mo 6ES7 951-1KL00-0AA0
 - FEPROM 4 Mo 6ES7 951-1KM00-0AA0
- sauvegarder le firmware des CPU sur carte mémoire.

Adressage MPI

| Vous avez une CPU à partir du numéro de référence et de la version de produit : | Vous avez une CPU antérieure au numéro de référence et à la version de produit : |
|---|---|
| 6ES7 312-5AC01-0AB0, version 01 | |
| 6ES7 313-1AD02-0AB0, version 01 | |
| 6ES7 314-1AE03-0AB0, version 01 | |
| 6ES7 314-5AE02-0AB0, version 01 | |
| 6ES7 315-1AF02-0AB0, version 01 | |
| 6ES7 315-2AF02-0AB0, version 01 | |
| 6ES7 316-1AG00-0AB0, version 01 | - |
| et STEP 7 à partir de V4.02 | et STEP 7 < V4.02 |
| <p>La CPU accepte les adresses MPI des CP/FM dans un S7-300 telles que vous les avez configurées dans STEP 7</p> <p>ou</p> <p>détermine automatiquement l'adresse MPI des CP/FM dans un S7-300 selon le schéma adr. MPI de la CPU ; adr. MPI+1 ; adr. MPI+2 etc...</p> | <p>La CPU détermine automatiquement l'adresse MPI des CP/FM dans un S7-300 selon le schéma adr. MPI de la CPU ; adr. MPI+1 ; adr. MPI+2 etc...</p> |
|  <p>Adr. MPI Adr. MPI "x" Adr. MPI "z"</p> |  <p>Adr. MPI Adr. MPI+1 Adr. MPI+2</p> |

MPI à 19,2 kbauds

STEP 7 à partir de la V4.02 permet de régler une vitesse de transmission de 19,2 kbauds pour l'interface MPI.

Les CPU acceptent 19,2 kbauds à partir des numéros de référence suivants :

6ES7312-5AC01-0AB0, version 01
 6ES7313-1AD02-0AB0, version 01
 6ES7314-1AE03-0AB0, version 01
 6ES7314-5AE02-0AB0, version 01
 6ES7315-1AF02-0AB0, version 01
 6ES7315-2AF02-0AB0, version 01

CPU 315-2 DP

| CPU 315-2 DP | ≤ 6ES7 315-2AF03-0AB0 et STEP 7 < V 5.x | à partir de 6ES7 315-2AF03-0AB0 et STEP 7 à partir de V 5.x |
|------------------------------------|---|--|
| communication directe | non | oui |
| Equidistance | non | oui |
| Activer/désactiver des esclaves DP | non | oui |
| routage | non | oui |
| Lecture du diagnostic d'esclave | cf. figure 2-1 à la page 2-8 | cf. figure 2-2 à la page 2-9 |

Ressources de liaison

| à partir de la CPU | N° de référence | à partir de la version | |
|---------------------------|------------------------|-------------------------------|-----------------|
| | | Microprogramme | Matériel |
| CPU 312 IFM | 6ES7312-5AC02-0AB0 | 1.1.0 | 01 |
| CPU 313 | 6ES7313-1AD03-0AB0 | 1.1.0 | 01 |
| CPU 314 | 6ES7314-1AE04-0AB0 | 1.1.0 | 01 |
| CPU 314 IFM | 6ES7314-5AE03-0AB0 | 1.1.0 | 01 |
| CPU 314 IFM | 6ES7314-5AE10-0AB0 | 1.1.0 | 01 |
| CPU 315 | 6ES7315-1AF03-0AB0 | 1.1.0 | 01 |
| CPU 315-2 DP | 6ES7315-2AF03-0AB0 | 1.1.0 | 01 |
| CPU 316-2 DP | 6ES7316-2AG00-0AB0 | 1.1.0 | 01 |

... pour la communication PG, la communication OP et la communication de base S7, vous pouvez réserver des ressources de liaison.

Les ressources non réservées sont alors à la libre disposition de la communication PG/OP/base S7 ou S7 (voir aussi chapitre 1.2).

Les CPU inférieures aux versions indiquées ci-dessus fournissent aux fonctions de communication un nombre fixe de ressources de liaison.

Nouveaux SFB et nouvelles SFC dans la CPU 318-2

| Bloc | Applications | Temps d'exécution en μ s | | Voir... |
|----------|---|------------------------------|----------|--|
| SFB 52 | Lecture des enregistrements dans un esclave DP | Appel initial | 221 | Aide en ligne Fonctions système et fonctions standard dans STEP 7 |
| | | Appel intermédiaire | 111 | |
| | | Dernier appel | 158 | |
| SFB 53 | Lecture des enregistrements dans un esclave DP | Appel initial | 284 | |
| | | Deuxième appel | 110 | |
| | | Dernier appel | 110 | |
| SFB 54 | Reception d'une alarme d'un esclave DP (dans la cas d'OB non liés à la périphérie, MODE 1, OB1) | | 90 | |
| | interface DP intégrée, (MODE 1, OB 40, 83, 86) | | 170 | |
| | (OB 55 à OB 57, OB 82) | | 176 | |
| | (périphérie centralisée, MODE 1, OB 40, OB 82) | | 140 | |
| SFC 100* | Réglage de l'heure et mise à 1 de l'état d'horloge | MODE 1 | 274 | Aide en ligne Fonctions système et fonctions standard dans STEP 7 |
| | | MODE 2 | 84 | |
| | | MODE 3 | 275 | |
| SFC 105* | Lecture des ressources système occupées de manière dynamique | MODE 0 | 117-1832 | |
| | | MODE 1 | 138-2098 | |
| | | MODE 2 | 139-1483 | |
| | | MODE 3 | 140-2128 | |
| SFC 106 | Validation des ressources système occupées de manière dynamique | MODE 1 | 123-1376 | |
| | | MODE 2 | 126-1334 | |
| | | MODE 3 | 125-1407 | |
| SFC 107 | Création de messages sur bloc acquittables | Appel initial | 257 | |
| | | Appel à vide | 101 | |
| SFC 108 | Création de messages sur bloc non acquittables | Appel initial | 271 | |
| | | Appel à vide | 115 | |

*** MODE 0 :**

Dépend de la taille de la zone de destination SYS_INST et du nombre de ressources système qu'il reste à lire.

MODE 1 et 2 :

Dépend du nombre de messages actifs (ressources systèmes occupées).

MODE 3 :

Dépend du nombre de messages actifs (ressources systèmes occupées) et du nombre d'instances contenant le CMP_ID recherché.

Explication sur les divers temps d'exécution des SFB

Le paramètre de sortie BUSY indique l'état actuel de la tâche.

- Appel initial :** L'exécution de la tâche débute, c'est-à-dire BUSY passe de l'état 0 à l'état 1.
- Deuxième appel :** La tâche est en cours d'exécution, c'est-à-dire BUSY conserve l'état 1.
- Dernier appel :** La tâche a été réalisée, c'est-à-dire BUSY passe de l'état 1 à l'état 0.

Explication sur les divers temps d'exécution des SFC

Vous définissez le mode de fonctionnement aux moyen des mode des SFC. La signification d'un mode donné depend du bloc respectif. De plus amples informations à ce sujet figurent dans l'aide en ligne des fonctions système et des fonctions standard dans STEP 7.

Données utiles cohérentes

Pour transférer des zones de données utiles cohérentes (zones d'E/S avec cohérence sur l'ensemble de la longueur) dans un système DP, vous devez tenir compte des points suivants :

| CPU 315-2 DP CPU 316-2 DP CPU 318-2 DP (version de microprogramme < 3.0) | CPU 318-2 DP (version de microprogramme > 3.0) |
|--|---|
| L'actualisation des données utiles cohérentes n'est pas automatique, même si elles se trouvent dans la mémoire image. Pour la lecture et l'écriture de données utiles cohérentes, vous devez utiliser les SFC 14 et SFC 15. | Lorsque la plage d'adresses des données utiles cohérentes se trouve dans la mémoire image, vous pouvez choisir d'actualiser ou de ne pas actualiser cette plage. Pour la lecture et l'écriture de données cohérentes, vous pouvez également utiliser les SFC 14 et SFC 15. De plus, des accès directs au zones de données utiles sont également possibles (par ex. B. L PEW... T PAW...). |

Conseils et astuces

Conseil pour le paramètre « Temps de surveillance pour ... » dans STEP 7

Pour les paramètres de « Temps de surveillance pour

- Transfert des paramètres aux modules »
- Acquiescement des modules »

paramétrez les valeurs maximales si vous n'êtes pas sûr des temps nécessaires dans le S7-300.

| La CPU 31x-2 DP est maître DP | La CPU 318-2 est maître DP |
|---|--|
| Le paramètre « Transfert des paramètres aux modules » permet également d'ajuster le contrôle de synchronisation au démarrage des esclaves DP. | Les deux paramètres cités plus haut permettent d'ajuster le contrôle de synchronisation au démarrage des esclaves DP. |
| Cela signifie que les esclaves DP doivent démarrer et être paramétrés par la CPU (en tant que maître DP) dans cette limite de temps. | |

FM décentralisé dans un ET 200M (la CPU 31x-2 est maître DP)

Si vous utilisez un FM 353/354/355 dans un ET 200M avec l'IM 153-2 et si vous retirez et enfichez le FM dans l'ET 200M, vous devez ensuite couper puis remettre la tension d'alimentation de l'ET 200M.

Raison : la CPU ne réécrit les paramètres dans le FM qu'après une mise sous tension de l'ET 200M.

Rémanence dans les blocs de données

Les points suivants sont à observer pour la rémanence de zones de données dans un bloc de données :

| Avec pile de sauvegarde | Sans pile de sauvegarde | |
|---|--|--|
| | programme CPU sur carte mémoire ou sur mémoire morte intégrée pour CPU 312 IFM/314 IFM | pas de carte mémoire enfichée |
| Tous les DB sont rémanents, indépendamment du paramétrage. Même les DB créés à l'aide de la SFC 22 « CREAT_DB » sont rémanents. | Tous les DB (rémanents, non rémanents) sont transférés au démarrage de la carte mémoire ou de la mémoire morte intégrée dans la mémoire de travail. | Les DB paramétrés en tant que rémanents conservent leur contenu. |
| | <ul style="list-style-type: none"> • Les blocs de données ou zones de données créés à l'aide de la SFC 22 « CREAT_DB » ne sont pas rémanents. • Après une coupure de la tension, les zones de données rémanentes sont conservées. Nota : Ces zones de données sont mémorisées dans la CPU et non pas sur la carte mémoire. Les zones de données non rémanentes renferment le contenu programmé dans la mémoire morte. | |

Alarme cyclique : périodicité > 5 ms

Pour l'alarme cyclique, il conviendrait de régler une périodicité supérieure à 5 ms. Des valeurs plus faibles augmentent le risque d'une apparition fréquente de collisions d'alarmes cycliques liée p. ex.

- au temps d'exécution d'un programme OB 35,
- à la fréquence et aux temps d'exécution du programme de classes de priorité plus élevées, et
- aux fonctions PG.

Alarme de processus de modules de signaux

Dans le cas d'applications sensibles aux alarmes du processus, enfichez les modules qui déclenchent ces dernières aussi près que possible de la CPU.

Explication : une alarme est lue en premier par l'unité 0, emplacement 4, puis dans l'ordre croissant des emplacements.

CPU 312 IFM et 314 IFM : effacement de l'EPROM intégrée

Si vous voulez effacer le contenu de l'EPROM intégrée, procédez de la manière suivante :

1. Choisissez la commande **Affichage ► En ligne** pour obtenir une fenêtre représentant la vue en ligne du projet ouvert, ou bien
 appelez la fenêtre **Partenaires accessibles** en cliquant sur le bouton **Partenaires accessibles** dans la barre d'outils ou en choisissant la commande **Système cible ► Afficher les partenaires accessibles**.
2. Sélectionnez le numéro MPI de la CPU cible (double-clic).
3. Sélectionnez le conteneur **Blocs**.
4. Choisissez la commande **Edition ► Sélectionner tout**.
5. Choisissez ensuite la commande **Fichier ► Effacer** ou appuyez sur la touche Suppr. De ce fait, tous les blocs sélectionnés sont effacés dans la mémoire cible.
6. Sélectionnez le numéro MPI de la CPU cible.
7. Choisissez la commande **Système cible ► Copier RAM vers ROM**.

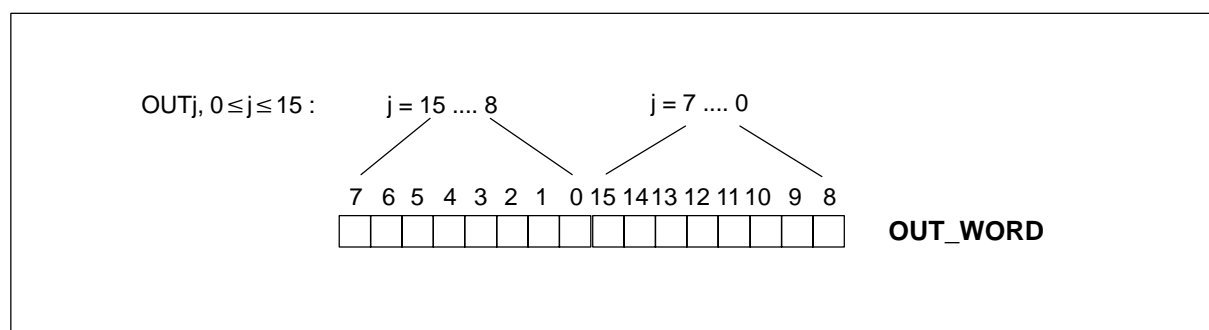
Avec ces commandes, effacez "en ligne" tous les blocs et écrasez l'EPROM avec le contenu vide de la RAM.

SFB "DRUM" - octets permutés dans le paramètre de sortie OUT-WORD

Avec le SFB "DRUM", les CPU suivantes fournissent sur le paramètre de sortie OUT_WORD la valeur avec les octets permutés !

CPU 312IFM jusqu'à y compris 6ES7 312-5ACx2-0AB0, microprogramme V 1.0.0
 CPU 313 jusqu'à y compris 6ES7 313-1AD03-0AB0, microprogramme V 1.0.0
 CPU 314 jusqu'à y compris 6ES7 314-1AEx4-0AB0, microprogramme V 1.0.0
 CPU 314 IFM jusqu'à y compris 6ES7 314-5AEx3-0AB0 ; version de microprogramme V 1.0.0
 CPU 315 jusqu'à y compris 6ES7 315-1AF03-0AB0, microprogramme V 1.0.0
 CPU 315-2 DP jusqu'à y compris 6ES7 315-2AFx2-0AB0
 CPU 316 jusqu'à y compris 6ES7 316-1AG00-0AB0

Par rapport au paramètre de sortie OUT_j, $0 \leq j \leq 15$, on obtient l'affectation suivante :



Normes et homologations

Introduction

Ce chapitre donne pour les modules et constituants de S7-300 des indications concernant

- les principales normes auxquelles satisfait le S7-300 et
- les homologations du S7-300.

CEI 1131

L'automate programmable S7-300 satisfait aux exigences et critères de la norme CEI 1131, partie 2.

Marquage CE

Nos produits satisfont aux exigences et aux objectifs des directives européennes ci-après ainsi qu'aux normes européennes harmonisées (EN) applicables aux automates programmables et publiées dans les journaux officiels de la Communauté Européenne :

- 89/336/CEE « Compatibilité électromagnétique » (directive CEM)
- 73/23/CEE « Matériel électrique utilisable dans certaines limites de tension » (directive basse tension)

Les déclarations de conformité pour production auprès des autorités compétentes sont disponibles à l'adresse suivante :

Siemens Aktiengesellschaft
Bereich Automatisierungstechnik
A&D AS RD 4
Postfach 1963
D-92209 Amberg

Directive CEM

Les produits SIMATIC sont conçus pour l'utilisation en milieu industriel.

| Domaine d'emploi | Exigences concernant | |
|------------------|---------------------------|----------------------------|
| | émission de perturbations | immunité aux perturbations |
| Industrie | EN 50081-2 : 1993 | EN 50082-2 : 1995 |

Si vous utilisez le S7-300 dans des zones d'habitation, vous devez garantir le niveau d'anti-parasitage radio B selon la norme EN 55011.

Pour atteindre le niveau d'antiparasitage de classe B :

- poser les S7-300 dans des armoires ou coffrets mis à la terre
- utiliser des filtres dans les câbles d'alimentation

Homologation UL

UL-Recognition-Mark
Underwriters Laboratories (UL) selon
Standard UL 508, File Nr. 116536

Homologation CSA

CSA-Certification-Mark
Canadian Standard Association (CSA) selon
Standard C22.2 No. 142, File Nr. LR 48323

Homologation FM

Factory Mutual Approval Standard Class Number 3611, Class I, Division 2, Group A, B, C, D.



Attention

Il y a risque de blessure et de dommages matériels.

Dans les zones à atmosphère explosible, le fait de débrancher les connexions du S7-300 en cours de fonctionnement présente un risque de blessure et de dommages matériels.

Dans les zones à atmosphère explosible, couper systématiquement l'alimentation électrique du S7-300 avant de débrancher ses connexions.

PNO

| CPU | N° de certificat comme... | |
|------------|----------------------------------|-------------------|
| | Maître DP | Esclave DP |
| 315-2 DP | Z00349 | Z00258 |
| 316-2 DP | oui * | oui * |
| 318-2 | oui * | oui * |

* numéro non connu au moment de l'impression du manuel.

B

Plans d'encombrement

Introduction

Cette annexe fournit les plans d'encombrement des CPU du S7-300. Ces informations vous sont utiles pour dimensionner la configuration de votre S7-300. Vous trouverez les plans d'encombrement des autres modules et composants des S7-300 dans le manuel de référence *Caractéristiques des modules*.

CPU 312 IFM

La figure B-1 représente le plan d'encombrement de la CPU 312 IFM.

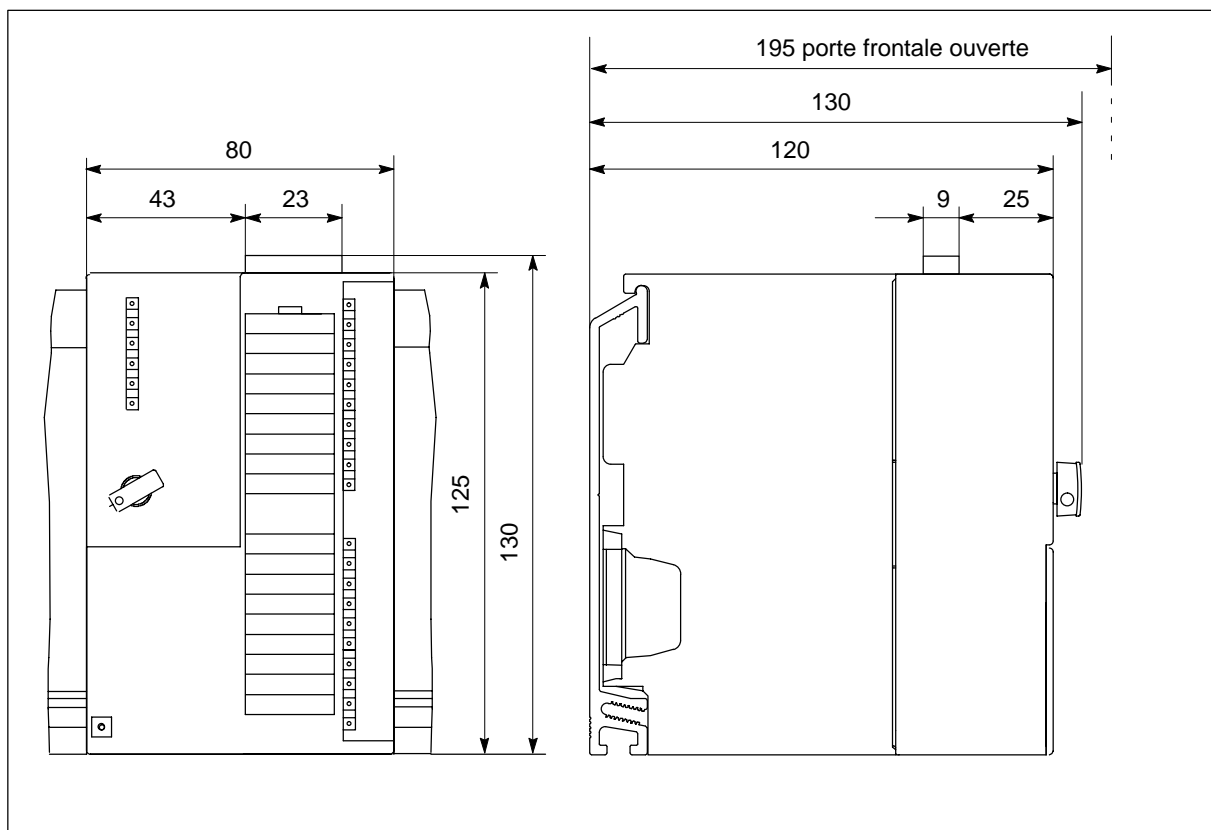


Figure B-1 Plan d'encombrement de la CPU 312 IFM

CPU 313/314/315/315-2 DP/316-2 DP

La figure B-2 représente le plan d'encombrement des CPU 313/314/315/315-2 DP/316-2 DP. Les cotes sont identiques pour toutes les CPU indiquées. Leur aspect peut cependant différer (cf. chapitre 1), la CPU 315-2 DP, par exemple, comporte deux rangées de LED.

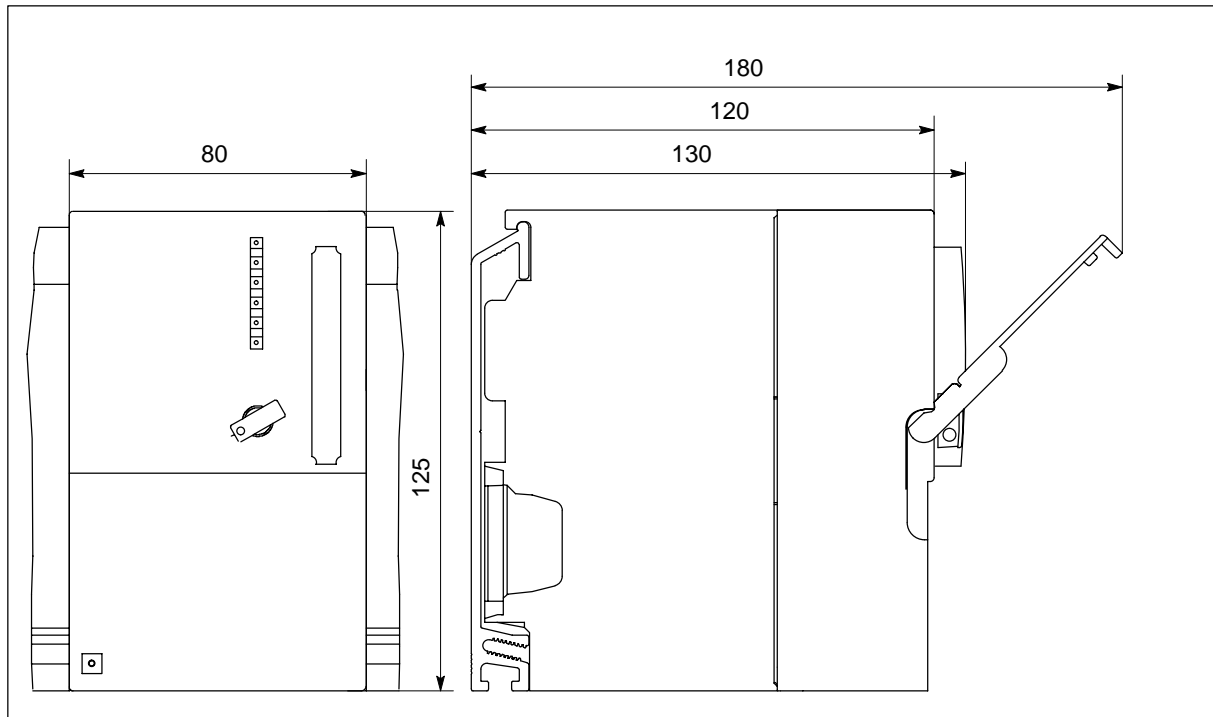


Figure B-2 Plan d'encombrement des CPU 313/314/315/315-2 DP/316-2 DP

CPU 318-2

La figure B-3 représente le plan d'encombrement de la CPU 318-2 en vue de face. La vue de côté correspond à la figure B-2

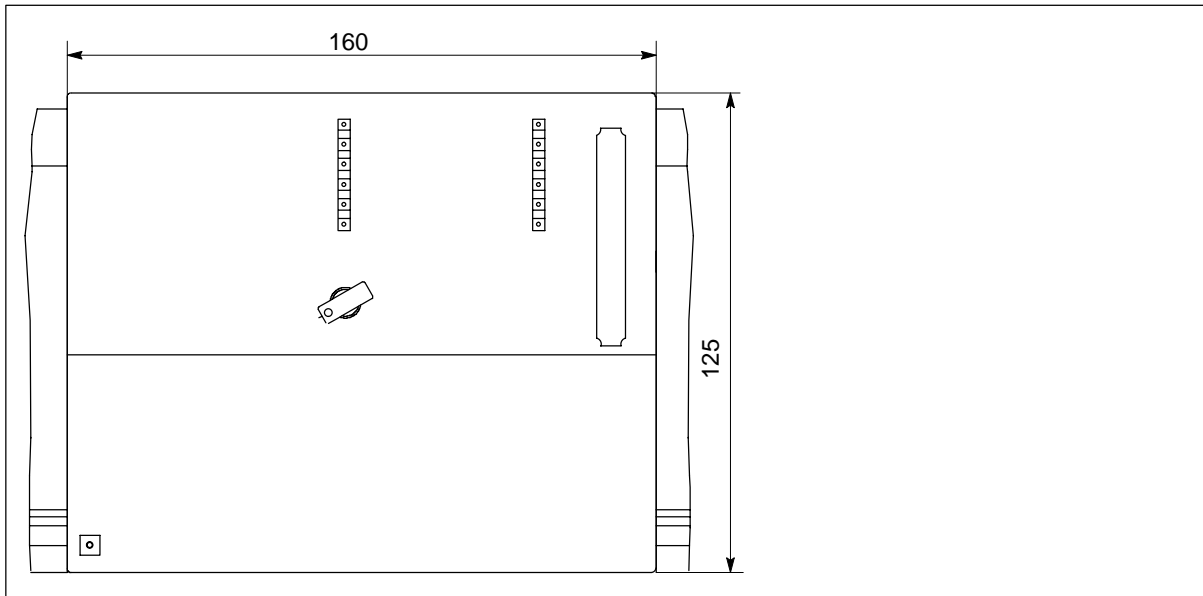


Figure B-3 Plan d'encombrement de la CPU 318-2

CPU 314 IFM, vue de face

La figure B-4 représente le plan d'encombrement de la CPU 314 IFM en vue de face. La vue de côté est présentée à la figure B-5.

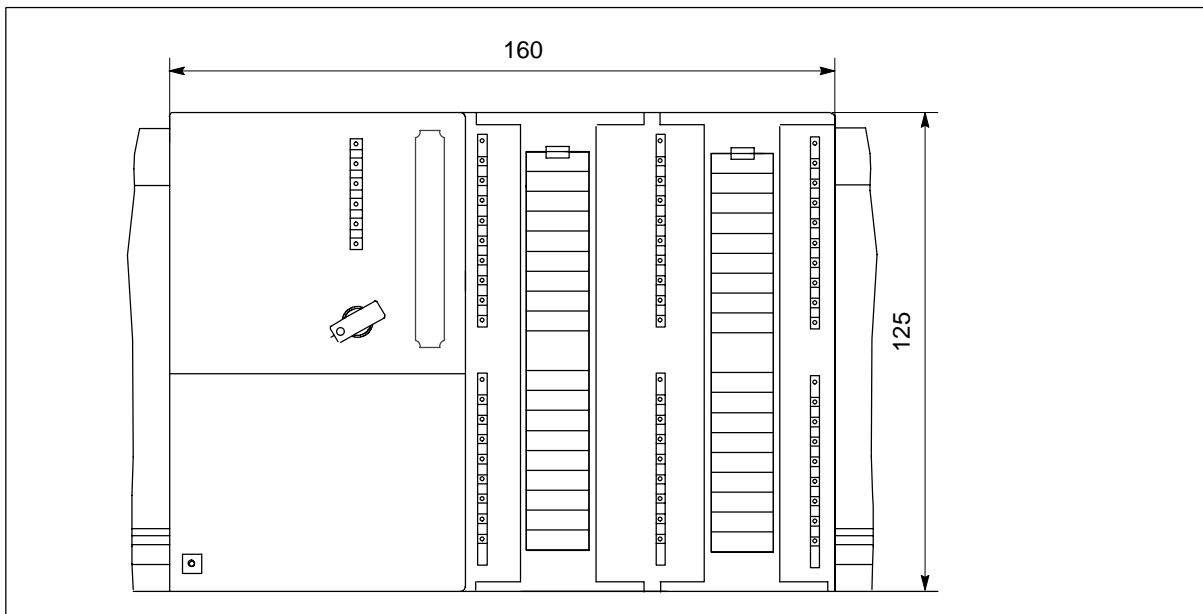


Figure B-4 Plan d'encombrement de la face avant de la CPU 314 IFM

CPU 314 IFM, vue de côté

La figure B-5 représente le plan d'encombrement de la CPU 314 IFM en vue de face.

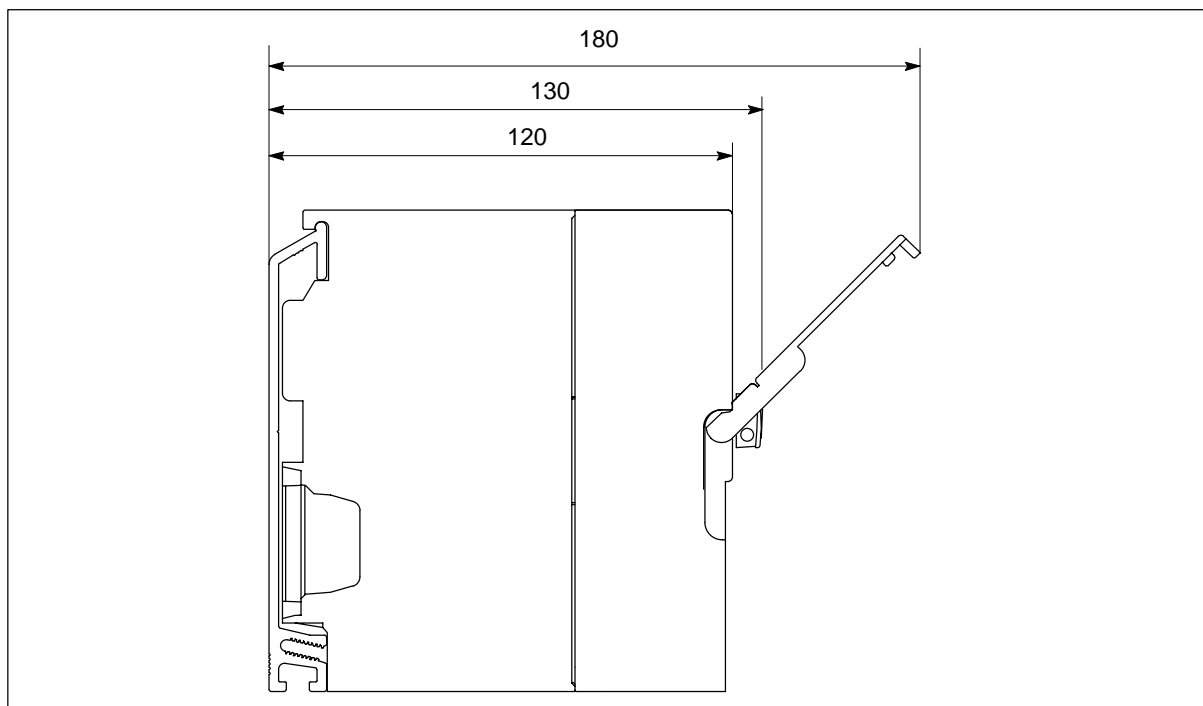


Figure B-5 Plan d'encombrement de la CPU 314 IFM vue de côté

Liste des abréviations

| Abréviations | Explications |
|--------------|---|
| LIST | Liste d'instructions (mode de représentation en STEP 7) |
| CP | Processeurs de communication (communication processor) |
| CPU | Unité centrale de l'automate programmable (central processing unit) |
| DB | Bloc de données |
| FB | Bloc fonctionnel |
| FC | Fonction |
| FM | Module de fonction |
| GD | Communication par données globales |
| IM | Coupleur (Interface Module) |
| IP | Périphérie intelligente |
| CONT | Schéma à contacts (mode de représentation en STEP 7) |
| LWL | Câble à fibres optiques |
| M | Connexion de masse |
| MPI | Interface multipoint (Multipoint Interface) |
| OB | Bloc d'organisation |
| OP | Pupitre opérateur (operator panel) |
| MIS | Mémoire image des sorties |
| MIE | Mémoire image des entrées |
| PG | Console de programmation |
| PS | Appareil d'alimentation électrique (power supply) |
| SFB | Bloc fonctionnel système |
| SFC | Fonction système |
| SM | Module de signaux (signal module) |

Glossaire

ACCU

Les accumulateurs sont des registres de la → CPU qui servent de mémoire intermédiaire pour des opérations de chargement, de transfert ainsi que de comparaison, de calcul et de conversion.

Adresse

Une adresse est l'identification d'un opérande donné ou d'une zone d'opérandes donnée. Exemples : entrée E 12.1 ; mot de memento MW 25 ; bloc de données DB 3.

Adresse MPI

→ MPI

Alarme

Le → système d'exploitation de la CPU connaît 10 classes de priorité qui participent à la gestion du traitement du programme utilisateur. Les alarmes, par exemple les alarmes du processus, font partie de ces classes de priorité. En cas d'apparition d'une alarme, le système d'exploitation appelle automatiquement un bloc d'organisation correspondant dans lequel l'utilisateur peut programmer la réaction voulue (par exemple dans un FB).

Alarme cyclique

→ Alarme cyclique

Alarme cyclique

Une alarme cyclique est générée périodiquement par la CPU à des intervalles de temps paramétrables. Un → bloc d'organisation correspondant est alors exécuté.

Alarme horaire

L'alarme horaire est l'une des classes de priorité dans le cadre du traitement de programme de SIMATIC S7. Elle est générée à une date donnée (ou quotidiennement) et à une heure donnée (par exemple 9:50 ou toutes les heures, toutes les minutes). Un bloc d'organisation correspondant est alors exécuté.

Alarme temporisée

L'alarme temporisée est l'une des classes de priorité dans le cadre du traitement de programme de SIMATIC S7. Elle est générée après écoulement d'une temporisation démarrée dans le programme utilisateur. Un bloc d'organisation correspondant est alors exécuté.

Alarme de diagnostic

Les modules prenant en charge la fonction de diagnostic signalent à la →CPU, les erreurs système détectées à l'aide d'alarmes de diagnostic.

Alarme du processus

→ Alarme du processus

Alarme du processus

Une alarme du processus est déclenchée par des modules déclencheurs d'alarmes lorsqu'ils détectent des événements donnés dans le processus. L'alarme du processus est signalée à la CPU. Le →bloc d'organisation correspondant est alors exécuté en fonction de la priorité de cette alarme.

Alarme temporisée

→ Alarme temporisée

Alimentation externe

Alimentation électrique des modules de signaux et de fonction ainsi que de la périphérie de processus qui leur est connectée.

Automate programmable

Les automates programmables (API) sont des commandes électroniques dont la fonction est enregistrée sous forme de programme dans l'appareil de commande. La structure et le câblage de l'appareil ne dépendent donc pas de la fonction de la commande. Un automate programmable est structuré comme un ordinateur ; il est constitué d'une → CPU (unité centrale) avec mémoire, modules d'entrée/sortie et système de bus interne. La périphérie et le langage de programmation sont adaptés aux besoins de l'automatique.

API

→ Automate programmable

Bloc de code

Un bloc de code SIMATIC S7 est un bloc qui contient une partie du programme utilisateur en *STEP 7*. (Ne pas confondre avec un → bloc de donnée, qui ne contient que des données.)

Bloc de données

Les blocs de données (DB) sont des zones de données du programme utilisateur qui contiennent des données utilisateur. On distingue les blocs de données globaux, auxquels tous les blocs de code peuvent accéder, et les blocs de données d'instance, qui sont associés à un appel de FB donné.

Bloc de données d'instance

Un bloc de données généré automatiquement qui est associé à chaque appel d'un bloc fonctionnel dans le programme utilisateur en *STEP 7*. Le bloc de données d'instance contient les valeurs des paramètres d'entrée, de sortie et d'entrée/sortie ainsi que les données locales de bloc.

Bloc fonctionnel

Selon CEI 1131-3, un bloc fonctionnel (FB) est un → bloc de code qui comporte des → données statiques. Un FB permet de transmettre des paramètres dans le programme utilisateur. Les blocs fonctionnels conviennent donc à la programmation de fonctions complexes itératives, par exemple des régulations, des choix de mode de fonctionnement.

Bloc fonctionnel système

Un bloc fonctionnel système (SFB) est un → bloc fonctionnel intégré au système d'exploitation de la CPU et qui peut être appelé dans le programme utilisateur en *STEP 7* en cas de nécessité.

Bloc d'organisation

Les blocs d'organisation (OB) constituent l'interface entre le système d'exploitation de la CPU et le programme utilisateur. Les blocs d'organisation fixent l'ordre de traitement du programme utilisateur.

Bus

Un bus est un support de communication qui relie plusieurs stations. Le transfert de données peut être réalisé de manière sérieuse ou parallèle, par des conducteurs électriques ou des câbles à fibres optiques.

Bus interne

Le bus interne est un bus de données série utilisé pour la communication entre modules et qui les alimente en tension. La liaison entre les modules est établie par le connecteur de bus.

Carte mémoire

Les cartes mémoire sont des supports de mémoire au format carte bancaire destinés aux CPU et aux CP. Elles existent sous forme de → RAM ou de → FEPRAM.

Cercle de données globales

Un cercle de données globales comprend un certain nombre de CPU qui échangent des données globales et sont utilisées comme suit :

- une CPU envoie un paquet de données globales aux autres CPU ;
- une CPU envoie et reçoit un paquet de données globales d'une autre CPU.

Un cercle de données globales est identifié par un numéro de cercle de données globales.

Classe de priorité

Le système d'exploitation d'une CPU S7 gère au maximum 26 classes de priorité (ou « niveaux de traitement de programme ») auxquels divers blocs d'organisation sont associés. Les classes de priorité déterminent quels OB peuvent interrompre d'autres OB. Si une classe de priorité contient plusieurs OB, ils ne peuvent pas s'interrompre réciproquement, mais sont traités de manière séquentielle.

Communication par données globales

La communication par données globales est un procédé de transfert de → données globales entre plusieurs CPU (sans CFB).

Comprimer

La fonction en ligne de console de programmation « Comprimer la mémoire » déplace tous les blocs valides de la RAM de la CPU au début de la mémoire utilisateur de manière contiguë, sans laisser d'espace. Cela supprime ainsi toutes les lacunes qui résultent d'effacements ou de corrections de blocs.

Compteur

Les compteurs sont des éléments constituant de la → mémoire système de la CPU. Le contenu des "cellules de comptage" peut être modifié par des instructions *STEP 7* (par exemple incrémenter, décrémenter).

Configuration

Affectation de modules à des profilés-supports/emplacements et (par exemple pour les modules de signaux) à des adresses.

Console de programmation

Les consoles de programmation sont en fait des microordinateurs durcis pour fonctionnement en environnement industriel, compacts et transportables. Ils se caractérisent par un équipement matériel et logiciel spécial pour automates programmables SIMATIC.

CP

→ Processeur de communication

CPU

Central Processing Unit = unité centrale de l'automate programmable S7, avec unité de commande et de calcul, mémoire, système d'exploitation et interface pour console de programmation.

DEMARRAGE

L'état de fonctionnement DEMARRAGE est un état transitoire entre les états de fonctionnement STOP et RUN.

Il peut être déclenché par le → commutateur de mode de fonctionnement, par une mise sous tension ou par intervention sur la console de programmation. Dans le cas du S7-300, un → démarrage est effectué.

Démarrage

Lors de la mise en route d'une unité centrale (par exemple après positionnement du commutateur de mode de fonctionnement de STOP sur RUN ou après une mise sous tension secteur), le bloc d'organisation OB 100 (Démarrage) est exécuté en premier, avant le traitement du programme cyclique (OB 1). Lors du démarrage, la mémoire image des entrées est lue et le programme utilisateur en *STEP 7* est exécuté, en commençant par la première instruction de l'OB 1.

Diagnostic

→ Diagnostic système

Diagnostic système

Le diagnostic système consiste en la détection, l'évaluation et la signalisation de défauts au sein d'un automate programmable. Exemples de tels défauts : erreurs de programmation ou défaillances de modules. Les erreurs système peuvent être signalées par des LED de visualisation ou dans *STEP 7*.

Diagnostic, alarme de

→ Alarme de diagnostic

Données cohérentes

Des données dont les contenus sont associés et qui ne doivent pas être séparées sont appelées données cohérentes.

Par exemple les valeurs de modules analogiques doivent toujours être traitées comme des données cohérentes, c'est-à-dire que la valeur d'un module de périphérie analogique ne doit pas être faussée par lecture à deux instants différents.

Données locales

→ Données temporaires

Données globales

Des données globales sont des données qui peuvent être appelées depuis tous les → blocs de code (FC, FB, OB). Il s'agit des mementos M, entrées E, sorties A, temporisations, compteurs et blocs de données DB. L'accès aux données globales peut être réalisé par adresse absolue ou par mnémonique.

Données statiques

Les données statiques sont des données qui ne sont utilisées qu'au sein d'un bloc fonctionnel. Ces données sont enregistrées dans un bloc de données d'instance associé au bloc fonctionnel. Les données enregistrées dans le bloc de données d'instance sont mémorisées jusqu'à l'appel suivant du bloc fonctionnel.

Données temporaires

Les données temporaires sont des données locales d'un bloc qui sont mémorisées dans la pile L pendant le traitement d'un bloc et ne sont plus disponibles après ce traitement.

Élément de données globales

Un élément de données globales est créé par affectation des → données globales à échanger et est identifié de manière univoque dans la table des données globales par l'identificateur de données globales.

Erreur d'exécution

Erreurs qui se produisent pendant l'exécution du programme utilisateur dans l'automate programmable (et non pas dans le processus).

Esclave

Un esclave ne peut échanger des données avec un → maître qu'après y avoir été invité par ce dernier.

Esclave DP

Un → esclave utilisé sur le PROFIBUS avec le protocole PROFIBUS DP et se comportant selon la norme EN 50170, partie 3, est appelé esclave DP.

Etat de fonctionnement

Les automates programmables SIMATIC S7 peuvent prendre les états de fonctionnement suivants : STOP, → DEMARRAGE, RUN.

Equipotentialité

Liaison électrique (conducteur d'équipotentialité) qui met à un potentiel identique ou proche les corps de moyens d'exploitation électriques et corps étrangers conducteurs afin d'empêcher les tensions perturbatrices ou dangereuses entre ces corps.

FB

→ Bloc fonctionnel

FC

→ Fonction

FEPRM, EPROM flash

Les FEPRM correspondent, de par leur faculté de conserver les données en cas de perte de tension, aux EEPROM effaçables électriquement, tout en étant beaucoup plus rapides (FEPRM = Flash Erasable Programmable Read Only Memory). Elles sont utilisées sur les →cartes mémoire.

Fichier GSD

Un fichier de données de base de station (fichier GSD) contient toutes les propriétés spécifiques d'une station esclave. Le format du fichier GSD est défini dans la norme EN 50170, volume 2, PROFIBUS.

Forçage permanent

La fonction « Forçage permanent » écrase une variable (par exemple memento, sortie) avec une valeur définie par l'utilisateur S7. Cette variable est en même temps protégée contre l'écriture, de sorte que cette valeur ne peut être modifiée en aucune façon (notamment par le programme utilisateur en STEP 7). Cette valeur est également conservée après déconnexion de la console de programmation. Seule la fonction « Unforce » permet de lever cette protection contre l'écriture et d'écrire la valeur prescrite par le programme utilisateur dans la variable. La fonction « Forçage permanent » permet de mettre des sorties données à l'état « 1 » pour une durée indéterminée, par exemple pendant la phase de mise en service, même lorsque les conditions logiques correspondantes ne sont pas remplies dans le programme utilisateur (par exemple parce que des entrées ne sont pas connectées).

Fonction

Selon CEI 1131-3, une fonction (FC) est un → bloc de code dépourvu de →données statiques. Une fonction permet de transmettre des paramètres dans le programme utilisateur. Les fonctions conviennent donc à la programmation de fonctions complexes itératives, par exemple des calculs.

Fonction système

Une fonction système (SFC) est une
→ fonction intégrée au système d'exploitation de la CPU et qui peut être appelée dans le programme utilisateur en STEP 7 en cas de nécessité.

Horaire, alarme

→ Alarme horaire

Interface multipoint

→ MPI

Isolé de la terre

Sans liaison galvanique à la terre.

Jeton

Droit d'accès au bus.

Liste d'état système

La liste d'état système renferme des données qui décrivent l'état momentané du S7-300. Elle fournit à tout moment une vue d'ensemble concernant :

- la configuration du S7-300 ;
- le paramétrage courant de la CPU et des modules de signaux paramétrables ;
- les états et séquences actuels de la CPU et des modules de signaux paramétrables.

Maître

Lorsqu'il possède le → jeton, le maître peut envoyer des données à d'autres stations et leur en demander (= partenaire actif).

Maître DP

Un → maître qui se comporte selon la norme EN 50170, partie 3, est appelé maître DP.

Masse

La masse correspond à la totalité des parties inactives reliées entre elles sur un moyen d'exploitation et ne pouvant pas adopter une tension dangereuse par contact, même en cas d'anomalie.

Mémento

Les mémentos sont des éléments constituant de la → mémoire système de la CPU qui mémorisent des résultats intermédiaires. Ils autorisent un accès au niveau du bit, de l'octet, du mot ou du double mot.

Mémentos de cadence

Mémentos servant à réaliser le cadencement dans le programme utilisateur (1 octet de memento).

Nota

Dans le cas des CPU S7-300, il faut veiller à ce que l'octet de memento de cadence ne soit pas écrasé par le programme utilisateur.

Mémoire de chargement

La mémoire de chargement est un élément constituant de l'unité centrale. Elle contient des objets créés par la console de programmation. Elle est matérialisée par une carte mémoire enfichable ou par une mémoire intégrée fixe.

Mémoire de travail

La mémoire de travail, ou mémoire vive, est une mémoire RAM de la →CPU dans laquelle le processeur accède au programme utilisateur pendant l'exécution du programme.

Mémoire de sauvegarde

La mémoire de sauvegarde assure une sauvegarde de zones mémoire de la → CPU sans pile de sauvegarde. Il est possible de sauvegarder un nombre paramétrable de temporisations, compteurs, mémentos et octets de données, qui sont les temporisations, compteurs, mémentos et octets de données rémanents.

Mémoire image

La mémoire image fait partie intégrante de la → mémoire système de la CPU. Au début du programme cyclique, les états des signaux des modules d'entrée sont transmis à la mémoire image des entrées. A la fin du programme cyclique, la mémoire image des sorties est transmise aux modules de sorties en tant qu'état de signal.

Mémoire système

La mémoire système est intégrée à l'unité centrale sous forme de mémoire RAM. La mémoire système contient les zones d'opérandes (par exemple les temporisations, compteurs, mémentos) ainsi que → les zones de données nécessaires aux besoins internes du système d'exploitation (par exemple tampons pour la communication).

Mémoire utilisateur

La mémoire utilisateur contient des → blocs de code et des →blocs de données du programme utilisateur. La mémoire utilisateur peut être intégrée dans la CPU ou se trouver sur des cartes mémoire ou modules mémoire amovibles. Le programme utilisateur est toutefois toujours exécuté dans la →mémoire de travail de la CPU.

Mettre à la terre

Mettre à la terre signifie mettre un élément conducteur en liaison avec la prise de terre (un ou plusieurs éléments conducteurs qui ont un très bon contact avec la terre) par l'intermédiaire d'un dispositif de mise à la terre.

Module de périphérie analogique

Les modules de périphérie analogique convertissent des valeurs processus analogiques (par exemple une température) en valeurs numériques qui peuvent ensuite être traitées par l'unité centrale ou, réciproquement, convertissent des valeurs numériques en valeurs analogiques.

Module de signaux

Les modules de signaux (SM) constituent l'interface entre le processus et l'automate programmable. Il existe des modules numériques d'entrée et sortie (module d'entrée/sortie, numérique) et des modules analogiques d'entrée et sortie (module d'entrée/sortie, analogique)

MPI

L'interface multipoint (MPI) est l'interface pour console de programmation des SIMATIC S7. Elle autorise un fonctionnement simultané de plusieurs stations (consoles de programmation, afficheurs de texte, pupitres opérateur) avec une ou plusieurs unités centrales. Chaque station est identifiée par une adresse univoque (adresse MPI).

OB

→ Bloc d'organisation

Paramètre

1. Variable d'un bloc de code de *STEP 7*
2. Variable permettant d'influer sur le comportement d'un module (une ou plusieurs par module). Chaque module est livré avec un réglage de base adéquat qui peut être modifié par configuration dans *STEP 7*.

On distingue les →paramètres statiques et les →paramètres dynamiques.

Paramètres de module

Les paramètres de module sont des valeurs qui permettent d'influer sur le comportement du module. On distingue les paramètres de module statiques et dynamiques.

Paramètre dynamique

Au contraire des paramètres statiques les paramètres dynamiques des modules peuvent être modifiés pendant le fonctionnement par appel d'une SFC dans le programme utilisateur. On peut ainsi par exemple modifier des seuils d'un module analogique d'entrées de signaux.

Paramètre statique

Au contraire des paramètres dynamiques, les paramètres statiques des modules ne peuvent pas être modifiés par le programme utilisateur, mais uniquement par configuration dans *STEP 7*. Il s'agit par exemple des retards des entrées d'un module TOR d'entrées de signaux.

Paquet de données globales

Un paquet de données globales peut être composé d'un ou plusieurs → éléments de données globales qui sont transférés ensemble dans un télégramme.

PG

→Console de programmation

Pile de sauvegarde

La pile de sauvegarde garantit que le → programme utilisateur de la → CPU reste mémorisé en cas de coupure de la tension secteur et que la mémorisation de zones de données ainsi que de mémentos, temporisations et compteurs déterminés soit rémanente.

Priorité des OB

Le → système d'exploitation de la CPU distingue diverses classes de priorité, par exemple le traitement de programme cyclique, le traitement de programme déclenché par alarme du processus. A chaque classe de priorité sont affectés des → blocs d'organisation (OB) dans lesquels l'utilisateur S7 peut programmer une réaction. Les OB reçoivent des priorités par défaut qui fixent leur ordre de traitement en cas de simultanéité ou d'interruption réciproque.

Processeur de communication

Les processeurs de communication sont des modules destinés aux couplages point à point et aux couplages réseau.

PROFIBUS-DP

Les modules analogiques et TOR, les modules intelligents ainsi qu'une vaste gamme d'appareils de terrain selon EN 50170, partie 3 comme p. ex. des entraînements ou des blocs d'électrovannes, sont déportés sur le site du processus, à une distance de l'automate pouvant atteindre 23 km.

Les modules et appareils de terrain sont reliés avec l'automate par le bus de terrain DP PROFIBUS et considérés par la CPU comme la périphérie centralisée.

Programme utilisateur

Dans SIMATIC, on distingue le → système d'exploitation de la CPU et les programmes utilisateur. Ces derniers sont écrits à l'aide du logiciel de programmation → *STEP 7* dans les langages de programmation disponibles (schéma à contacts CONT et liste d'instructions LIST) et enregistrés dans des blocs de code. Les données sont enregistrées dans des blocs de données.

Profondeur d'imbrication

Un appel de bloc permet d'appeler un bloc à partir d'un autre bloc. La profondeur d'imbrication représente le nombre de → blocs de code appelés simultanément.

Potentiel de référence

Potentiel à partir duquel les tensions des circuits électriques participants sont considérées et/ou mesurées.

RAM

Une RAM (Random Access Memory) est une mémoire à accès direct à semi-conducteurs (mémoire vive).

Réaction à l'erreur

Réaction à une → erreur d'exécution. Le système d'exploitation peut réagir des manières suivantes : faire passer l'automate programmable à l'état STOP, appeler un bloc d'organisation dans lequel l'utilisateur peut programmer une réaction ou visualiser l'erreur.

Rémanence

On dit qu'une zone mémoire est rémanente si son contenu reste conservé à la suite d'une coupure de la tension secteur et après le passage de STOP vers RUN. Les mementos, temporisations et compteurs non rémanents sont remis à « 0 » après une coupure de la tension secteur et après un passage de STOP en RUN.

Peuvent être rémanents

- Mémentos
- Temps S7 (**pas** avec CPU 312 IFM)
- compteurs S7
- les zones de données (uniquement avec carte mémoire ou mémoire morte intégrée)

Résistance de terminaison

Une résistance de terminaison est une résistance raccordée à l'extrémité d'une ligne de transfert de données pour éviter les réflexions.

Segment de bus

Un segment de bus est une partie cohérente d'un système de bus série. Les segments de bus sont reliés entre eux par des répéteurs.

Segment

→ Segment de bus

Séparation galvanique, sans

Avec les modules d'entrée/sortie sans séparation galvanique, les potentiels de référence des circuits de commande et de charge sont reliés électriquement.

Séparation galvanique, avec

Lorsque des modules d'entrée/sortie sont séparés galvaniquement, les potentiels de référence des circuits de commande et de charge sont également séparés galvaniquement ; p.ex. par un optocoupleur, un contact de relais ou un transformateur de séparation. Les circuits d'entrée/sortie peuvent être placés par groupes.

SFC

→ Fonction système

SFB

→ Bloc fonctionnel système

STEP 7

Langage de programmation destiné à l'écriture de programmes utilisateur pour automates SIMATIC S7.

Système d'automatisation

Un système d'automatisation est un → automate programmable SIMATIC S7.

Système d'exploitation de la CPU

Le système d'exploitation de la CPU organise toutes les fonctions et tous les mécanismes de la CPU qui ne sont pas liés à une tâche de commande particulière.

Tampon de diagnostic

Le tampon de diagnostic est une zone mémoire sauvegardée de la CPU dans laquelle les événements de diagnostic sont mémorisés dans l'ordre de leur apparition.

Taux de réduction

Le taux de réduction détermine à quels intervalles les → paquets de données globales doivent être envoyés et reçus en se basant sur le cycle de la CPU.

Temporisation

Les temporisations sont des éléments constitutifs de la → mémoire système de la CPU. Le contenu des « cellules de temporisation » est actualisé automatiquement par le système d'exploitation de manière asynchrone au programme utilisateur. Des instructions *STEP 7* permettent de déterminer la fonction exacte d'une cellule de temporisation (par exemple retard à la montée) et son traitement (par exemple démarrer).

Temps de cycle

Le temps de cycle est le temps nécessaire à la → CPU pour exécuter une fois le → programme utilisateur.

Terre

La terre conductrice dont le potentiel électrique en chaque point peut être considéré comme égal à zéro.

Au niveau des prises de terre, la terre peut avoir un potentiel différent de zéro. Pour caractériser cet état de fait, on utilise souvent le terme de « terre de référence ».

Terre de référence

→ Terre

Terre fonctionnelle

Une mise à la terre fonctionnelle est réalisée uniquement dans le but d'assurer le fonctionnement prévu du matériel électrique concerné. La mise à la terre fonctionnelle court-circuite les tensions perturbatrices qui risquent sinon de produire des influences inadmissibles sur le matériel.

Timer

→ Temporisation

Traitement des erreurs par OB

Si le système d'exploitation détecte une erreur donnée, (par exemple erreur d'accès pour *STEP 7*), il appelle le bloc d'organisation prévu pour ce cas (OB d'erreur) qui permet de déterminer le comportement subséquent de la CPU.

Valeur de remplacement

Les valeurs de remplacement sont des valeurs paramétrables que les modules de sorties transmettent au processus alors que la CPU est à l'état STOP.

Les valeurs de remplacement peuvent être écrites dans l'accumulateur à la place des valeurs d'entrée illisibles, en cas d'erreur d'accès aux modules d'entrées (SFC 44).

Varistance

Résistance dont la valeur dépend de la tension.

Version de produit

La version de produit permet de distinguer des produits ayant la même référence de commande. La version de produit est incrémentée en cas d'extensions fonctionnelles compatibles avec les versions postérieures, de modifications au niveau de la fabrication (utilisation de nouveaux modules/composants) ainsi que de corrections de défauts.

Visualisation de défaut

La visualisation de défaut est l'une des réactions possibles du système d'exploitation à une → erreur d'exécution. Les autres réactions possibles sont : → réaction à l'erreur dans le programme utilisateur, état STOP de la CPU.

Vitesse de transmission

Vitesse du transfert de données (bits/s).

Index

A

Accu, Glossaire-1
Accumulateur, alimentation de sauvegarde, 1-5
Actualisation, des temporisations S7, 3-7
Actualisation-de la mémoire image, temps de traitement, 3-6
Adresse, Glossaire-1
Adresse maître PROFIBUS, 2-27
Adresses de diagnostic, CPU 31x-2, 2-10, 2-22
Alarme, Glossaire-1
 processus-, Glossaire-2
Alarme cyclique, Glossaire-1
 reproductibilité, 3-17
Alarme de diagnostic, Glossaire-2
 CPU 31x-2 comme esclave DP, 2-30
Alarme de processus
 CPU 312 IFM, 1-25
 CPU 314 IFM, 1-43
Alarme du processus, Glossaire-2
 CPU 31x-2 comme esclave DP, 2-30
Alarme horaire, Glossaire-1
Alarme temporisée, Glossaire-2
 reproductibilité, 3-17
Alarme, temps de réponse, 3-14
Alarmes
 CPU 315-2 DP comme esclave DP, 2-31
 prolongation du cycle, 3-10
Alimentation de sauvegarde, 1-5

B

BATF, 1-22
Bloc d'organisation, Glossaire-3
Bloc de code, Glossaire-3
Bloc de données, Glossaire-3
Bloc de données d'instance, Glossaire-3
Bloc fonctionnel, FB, Glossaire-3
Bloc fonctionnel système, SFB, Glossaire-3
Bus, Glossaire-3
 interne, Glossaire-4
Bus interne, Glossaire-4
BUSF, 2-6, 2-19

C

Cadence d'émission par cycle, cercle de données globales, 1-18
Calcul, temps de réponse, 3-3
Carte mémoire, 1-6, Glossaire-4
 rôle, 1-6
CE, marquage, A-1
CEI 1131, A-1
Cercle de données globales, Glossaire-4
 cadence d'émission par cycle, 1-18
 conditions d'émission, 1-18
 conditions de réception, 1-18
Charge du cycle, communication par MPI, 3-2
Chargement, mémoire de, Glossaire-10
Classe de priorité, Glossaire-4
Cohérentes, données, Glossaire-6
Communication
 CPU, 1-12
 CPU 318-2, 1-68
 par données globales, 1-12
 PG-/OP-, 1-12
Communication de base S7, 1-12
Communication directe. *voir* échange direct de données
Communication par données globales, 1-12
Communication par MPI, charge du cycle, 3-2
Communication PG-/OP, 1-12
Commutateur à clé. *voir* commutateur de mode de fonctionnement
Commutateur de mode de fonctionnement, 1-4
Comportement en cas de court-circuit, CPU 312 IFM, 1-35
Comprimer, Glossaire-4
Compteur, Glossaire-4
 CPU 312 IFM, 1-25
 CPU 314 IFM, 1-43
Compteur A/B, CPU 314 IFM, 1-43
Compteur d'heures de fonctionnement, CPU, 1-10
Conditions d'émission, cercle de données globales, 1-18
Conditions de réception, cercle de données globales, 1-18

- Configuration, Glossaire-5
 - CONT_C, CPU 314 IFM, 1-43
 - CONT_S, CPU 314 IFM, 1-43
 - CPU
 - communication, 1-12
 - commutateur de mode de fonctionnement, 1-4
 - compteur d'heures de fonctionnement, 1-10
 - différences avec les versions antérieures, 4-6
 - fonctions de test, 1-19
 - horloge, 1-10
 - LED de visualisation d'état, 1-3
 - LED de visualisation de défaut, 1-3
 - organes de commande, 1-2
 - organes de visualisation, 1-2
 - plan d'encombrement, B-1
 - Ressources de liaison, 1-13
 - système d'exploitation, Glossaire-14
 - CPU 312 IFM, 1-25
 - caractéristiques techniques, 1-28
 - comportement en cas de court-circuit, 1-35
 - fonctions intégrées, 1-25
 - montage avec mise à la terre, 1-34
 - raccordement de l'alimentation, 1-35
 - schéma de principe, 1-36
 - schéma de raccordement, 1-34
 - CPU 313, 1-37
 - caractéristiques techniques, 1-37
 - CPU 314, 1-40
 - caractéristiques techniques, 1-40
 - CPU 314 IFM, 1-43
 - caractéristiques, 1-47
 - fonctions intégrées, 1-43
 - schéma de principe, 1-57
 - Schéma de raccordement, 1-56
 - CPU 315, 1-59
 - caractéristiques techniques, 1-59
 - CPU 315-2 DP, 1-62
 - voir aussi* CPU 31x-2
 - caractéristiques techniques, 1-62
 - maître DP, 2-5
 - CPU 316-2 DP, 1-65
 - voir aussi* CPU 31x-2
 - caractéristiques techniques, 1-65
 - CPU 318-2, 1-68
 - voir aussi* CPU 31x-2
 - caractéristiques techniques, 1-70
 - communication, 1-68
 - différences par rapport aux autres CPU série 300, 4-2
 - CPU 31x-2
 - adresses de diagnostic pour PROFIBUS, 2-10, 2-22
 - Echange direct de données, 2-32
 - esclave DP, 2-13
 - diagnostic, 2-18
 - diagnostic avec STEP 7, 2-19
 - diagnostic par LED, 2-19
 - interruption du bus, 2-11, 2-23, 2-33
 - maître DP
 - diagnostic avec STEP 7, 2-7
 - diagnostic par LED, 2-6
 - mémoire de transfert, 2-14
 - modifications d'état de fonctionnement, 2-11, 2-23, 2-33
 - plages d'adresses DP, 2-4
 - CSA, A-2
 - Cycles d'émission, pour les données globales, 1-18
 - Cyclique, alarme, Glossaire-1
- D**
- Démarrage, Glossaire-5
 - Diagnostic
 - alarme de, Glossaire-2
 - avec STEP 7, 1-22
 - CPU 31x-2 en tant qu'esclave DP, 2-18
 - Echange direct de données, 2-33
 - LED de visualisation, 1-22
 - orienté identificateur, CPU 315-2 DP comme esclave DP, 2-28
 - orienté station, CPU 31x-2 comme esclave, 2-29
 - Diagnostic d'esclave DP, structure, 2-24
 - Diagnostic orienté identificateur, CPU 31x-2 comme esclave DP, 2-28
 - Diagnostic orienté station, CPU 31x-2 comme esclave DP, 2-29
 - Diagnostic système, Glossaire-5
 - Différences, 318-2 par rapport aux autres CPU, 4-2
 - Directives CEM, A-2
 - Données
 - statiques, Glossaire-6
 - temporaires, Glossaire-6
 - Données cohérentes, Glossaire-6

Données globales, Glossaire-6
cycles d'émission, 1-18
Données locales, Glossaire-6

E

Echange de données, direct, 2-32
Echange direct de données
CPU 31x-2, 2-32
diagnostic, 2-33
Edition. *voir* version de produit
Effacement général, avec commutateur de mode, 1-4
Élément de données globales, Glossaire-6
Entrées, retard, 3-8
Entrées/sorties
intégrées, CPU 312 IFM, 1-25
intégrées, CPU 314 IFM, 1-43
Entrées/sorties intégrées
de la CPU 312 IFM, 1-25
de la CPU 314 IFM, 1-43
Equipotentialité, Glossaire-7
Erreur d'exécution, Glossaire-6
Esclave DP, Glossaire-7
CPU 31x-2, 2-13
diagnostic avec STEP 7, 2-19
diagnostic par LED, 2-19
Etat 1 à 3 de station, 2-25
Etat de fonctionnement, Glossaire-7
Exemple de calcul, temps de réponse à une alarme, 3-16

F

Fichier de données de base de station, Glossaire-7
Fichier GSD, Glossaire-7
FM, Homologation, A-2
Fonction, FC, Glossaire-8
Fonction système, SFC, Glossaire-8
Fonctions de test, 1-19
Fonctions intégrées, CPU 314 IFM, 1-43
Forçage permanent, 1-20, Glossaire-8
Fréquence-mètre
CPU 312 IFM, 1-25
CPU 314 IFM, 1-43

G

Gestion du cycle, temps de traitement, 3-6

H

Homologations, A-1
Horaire, alarme, Glossaire-1

Horloge, CPU, 1-10

I

Identificateur de constructeur, CPU 31x-2 comme esclave DP, 2-27
Information de lancement pour les entrées/sorties intégrées, OB 40, 1-26, 1-44
Interface, CPU, 1-7
Interface MPI, 1-7
Interface PROFIBUS DP, 1-7
Isolé de la terre, Glossaire-8

L

LED de visualisation d'état, CPU, 1-3
LED de visualisation de défaut, CPU, 1-3

M

Maître DP, Glossaire-9
CPU 31x-2, 2-5
diagnostic avec STEP 7, 2-7
diagnostic par LED, 2-6
Masse, Glossaire-9
Mémento, Glossaire-9
Mémoire
utilisateur, Glossaire-10
vive, Glossaire-10
Mémoire de chargement, Glossaire-10
Mémoire de sauvegarde, Glossaire-10
Mémoire de transfert
CPU 31x-2, 2-14
pour transfert de données, 2-14
Mémoire de travail, Glossaire-10
Mémoire image, Glossaire-10
Mémoire système, Glossaire-10
Mémoire utilisateur, Glossaire-10
Mettre à la terre, Glossaire-10
Module, paramètres de, Glossaire-11
Module de périphérie analogique, Glossaire-11
Module de signaux, Glossaire-11
Montage avec mise à la terre, CPU 312 IFM, 1-34
MPI, Glossaire-11
MRES, 1-4

N

Normes, A-1

O

OB, Glossaire-3
priorité, Glossaire-12

OB 40, information de lancement pour les entrées/sorties intégrées, 1-26, 1-44
Organes de commande, CPU, 1-2
Organes de visualisation, CPU, 1-2

P

Paquet de données globales, Glossaire-12
Paramètre, Glossaire-11
Paramètres de module, Glossaire-11
Pile de sauvegarde, Glossaire-12
 alimentation de sauvegarde, 1-5
Plage d'adresses, CPU 31x-2, 2-4
Plan d'encombrement, CPU, B-1
PNO, certificat, A-3
Positionnement, CPU 314 IFM, 1-43
Priorité des OB, Glossaire-12
PROFIBUS-DP, Glossaire-12
Profondeur d'imbrication, Glossaire-13
Programme utilisateur, Glossaire-13
 temps de traitement, 3-7
Programme utilisateur, temps de traitement, 3-2
Prolongation du cycle, par des alarmes, 3-10
PULSEGEN, CPU 314 IFM, 1-43

R

Réaction à l'erreur, Glossaire-13
Rémanence, Glossaire-13
Reproductibilité, alarme temporisée/cyclique, 3-17
Résistance de terminaison, Glossaire-13
Ressources de liaison, 1-13
Retard, des entrées/sorties, 3-8
Routage de fonctions PG, 1-12
RUN, 1-4

S

Sauvegarde, mémoire de, Glossaire-10
Sauvegarde, pile, Glossaire-12
Schéma de principe, CPU 312 IFM, 1-36
Segment de bus, Glossaire-14
Séparation galvanique, avec, Glossaire-14
Séparation galvanique, sans, Glossaire-14
SF, 1-22
SFB de communication pour liaisons S7 configurées. *voir* communication S7
SFC de communication pour liaisons S7 non configurées. *voir* communication de base S7
SINEC L2-DP. *voir* PROFIBUS DP
Sorties, retard, 3-8
Sous-réseau DP PROFIBUS, temps de cycle du bus, 3-9
STOP, 1-4
 LED, 1-22

Système
 diagnostic, Glossaire-5
 mémoire, Glossaire-10
Système d'exploitation
 de la CPU, Glossaire-14
 temps de traitement, 3-6

T

Tampon de diagnostic, Glossaire-15
Taux de réduction, Glossaire-15
Télégramme de configuration. *voir* sur Internet, adresse <http://www.ad.siemens.de/simatic-cs>
Télégramme de paramétrage. *voir* sur Internet, adresse <http://www.ad.siemens.de/simatic-cs>
Temporisation, Glossaire-15
Temporisations S7, actualisation, 3-7
Temporisée, alarme, Glossaire-2
Temps de cycle, 3-2, Glossaire-15
 exemple de calcul, 3-10
 prolonger, 3-3
Temps de cycle du bus, sous-réseau DP PROFIBUS, 3-9
Temps de réponse, 3-3
 alarme, 3-14
 calcul, 3-3
 calcul du, 3-6
 exemple de calcul, 3-10
 le plus court, 3-4
 le plus long, 3-5
Temps de réponse à une alarme, exemple de calcul, 3-16
Temps de réponse à une alarme de diagnostic, des CPU, 3-15
Temps de réponse à une alarme du processus de la CPU, 3-14
 des modules de signaux, 3-15
Temps de traitement
 actualisation-de la mémoire image, 3-6
 gestion du cycle, 3-6
 programme utilisateur, 3-2, 3-7
 système d'exploitation, 3-6
Terre, Glossaire-15
Terre fonctionnelle, Glossaire-15
Traitement d'alarme du processus, 3-15

U

UL, A-2

V

Valeur de remplacement, Glossaire-16
Version de produit, Glossaire-16
Visualisation de défaut, Glossaire-16